

130

TICTAC::BRUTUS - UM SISTEMA DISTRIBUÍDO PARA ANÁLISE DE ATRASO DE CIRCUITOS DIGITAIS NUMA REDE HETEROGÊNEA. *Lucas Brusamarello, Gustavo Reis Wilke, José Luís Almada Güntzel, Ricardo Augusto da Luz Reis (orient.)* (Departamento de Informática

Aplicada, Instituto de Informática, UFRGS).

O presente trabalho introduz uma ferramenta de análise de atraso de circuitos digitais capaz de realizar simulação distribuída, dividindo o espaço de vetores a serem simulados em um grid de computadores. Primeiramente, é realizado o cálculo do atraso do circuito buscando-se pelo caminho mais longo k do grafo acíclico dirigido que o representa. Devido ao modelo de atraso utilizado, sabe-se que o atraso t dado pelo caminho mais longo é o limite superior para o atraso do circuito em questão. Esse limite superior está correto se e somente se o caminho mais longo do grafo for sensibilizável. A fim de buscar o atraso real do circuito, o segundo passo da simulação consiste em verificar se o caminho mais longo do grafo é sensibilizável. É realizada simulação em modo flutuante, que nos dá um atraso a_i para cada vetor v_i do espaço de possíveis vetores de entrada do circuito. Por definição, $a_i = t$ se e somente se o caminho k é sensibilizável por v_i , e, desta forma, temos que $a_i = t$ é o atraso crítico do circuito, e podemos parar a simulação. Podemos determinar com certeza que não existe um vetor v_i que sensibiliza k se ao fim da simulação, dado m o maior a_i , $m < t$. Então, temos que o atraso crítico do circuito é m . TicTac::BRUTUS adota o modelo distribuído proposto pelo Projeto ISAM. Nesse modelo, encontramos a entidade Worker e a entidade Master. Os Workers consultam o Master, a fim de buscar um circuito e um conjunto de vetores a serem simulados. Assim, dizemos que os Workers executam tarefas, e retornam ao Master as respostas das tarefas executadas. O Master pode ser dividido em três módulos de controle: splitter (determina o tamanho da tarefa a ser dada ao worker), work unit manager (faz a comunicação com os workers) e aggregator (gerencia os resultados parciais enviados pelos workers). Nos tempos de execução obtidos em testes com cerca de 30 máquinas, a simulação distribuída de circuitos complexos apresentou speedup de até 16 vezes em relação a simulação seqüencial. (CNPq-Proj. Integrado).