

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL  
ESCOLA DE ENGENHARIA  
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

**LÚCIO JOSÉ BARALDI**

**PROJETO DE DIPLOMAÇÃO**  
**FLYBACK ISOLADA AUTO-OSCILANTE**

Porto Alegre  
(2011)

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL  
ESCOLA DE ENGENHARIA  
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

## **FLYBACK AUTO-OSCILANTE**

Projeto de Diplomação apresentado ao Departamento de Engenharia Elétrica da Universidade Federal do Rio Grande do Sul, como parte dos requisitos para Graduação em Engenharia Elétrica.

ORIENTADOR: (Yeddo Braga Blauth)

Porto Alegre  
(2011)

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL  
ESCOLA DE ENGENHARIA  
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

LÚCIO JOSÉ BARALDI

## **FLYBACK ISOLADA AUTO-OSCILANTE**

Este projeto foi julgado adequado para fazer jus aos créditos da Disciplina de “Projeto de Diplomação”, do Departamento de Engenharia Elétrica e aprovado em sua forma final pelo Orientador e pela Banca Examinadora.

Orientador: \_\_\_\_\_

Prof. (Nome do professor Orientador), UFRGS

Formação (Instituição onde obteve o título – Cidade, País)

Banca Examinadora:

Prof. Dr. Yeddo Braga Blauth, UFRGS

Prof. MSc. Ramon Carlos Poisl, UFRGS

Prof. Tristão Júlio Garcia dos Santos, UFRGS

Porto Alegre, (dezembro de 2011).

## **DEDICATÓRIA**

Dedico este trabalho aos meus pais, em especial pela dedicação e apoio em todos os momentos difíceis.

## **AGRADECIMENTOS**

Agradeço aos meus pais, ao meu orientador, professor Yeddo, à empresa em qual trabalho, pela oportunidade e confiança, e a todos os professores, colegas e funcionários com quem tive convivência na Universidade.

## **RESUMO**

Este trabalho de conclusão de curso tem como objetivo analisar e implementar um conversor flyback com controle auto-oscilante, que é largamente utilizado industrialmente, mas pouco comentado. É mostrado o método industrial de escolha da topologia adequada de conversor. O funcionamento do conversor flyback será analisado e demonstrado matematicamente, com ênfase no modo de condução descontínua. A análise transiente do conversor flyback auto-oscilante é também discutida. Posteriormente, esse trabalho apresenta o método de controle desses conversores utilizado pelos projetistas, considerando a função transferência do conversor e o circuito de compensação. O projeto de um conversor flyback auto-oscilante de 25W de potência e 5V de tensão de saída é mostrado e verificado experimentalmente.

**Palavras-chaves: Engenharia Elétrica. Flyback auto-oscilante. Fontes chaveadas.**

## **ABSTRACT**

This conclusion of course work is to analyze and implement a flyback converter with controlled self-oscillating, which is widely used industrially, but little comment. Shown is the industrial method of choice of suitable converter topology. The operation of the flyback converter is analyzed and demonstrated mathematically, with emphasis on discontinuous conduction mode. The transient analysis of self-oscillating flyback converter is also discussed. Later, this paper presents the control method used by the designers of these converters, considering the transfer function of the converter and the compensation circuit. The design of a self-oscillating flyback converter 25W of power and 5V output voltage is shown and verified experimentally.

**Keywords: Electrical Engineering. Self-oscillating flyback. switching power supply.**

## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO .....</b>	<b>11</b>
<b>2</b>	<b>CONSIDERAÇÕES INICIAIS .....</b>	<b>12</b>
<b>3</b>	<b>ANÁLISE TEÓRICA BÁSICA DO CONVERSOR FLYBACK.....</b>	<b>15</b>
<b>4</b>	<b>FLYBACK AUTO-OSCILANTE.....</b>	<b>19</b>
<b>4.1</b>	<b>Análise de operação do flyback auto-oscilante .....</b>	<b>19</b>
<b>5</b>	<b>EQUACIONAMENTO PARA CONDUÇÃO DESCONTÍNUA.....</b>	<b>33</b>
<b>5.1</b>	<b>Tensões, Correntes, Potência e Energia.....</b>	<b>33</b>
<b>5.2</b>	<b>Relação de espiras.....</b>	<b>36</b>
<b>5.3</b>	<b>Tempo de Condução Máximo.....</b>	<b>36</b>
<b>5.4</b>	<b>Indutância Primária.....</b>	<b>37</b>
<b>5.5</b>	<b>Correntes RMS no Primário e Secundário.....</b>	<b>37</b>
<b>6</b>	<b>MALHA REALIMENTADA DE CONTROLE.....</b>	<b>38</b>
<b>6.1</b>	<b>Regulação da Tensão para Carga Máxima e Mínima.....</b>	<b>44</b>
<b>7</b>	<b>PROJETO.....</b>	<b>47</b>
<b>7.1</b>	<b>Dimensionamento do capacitor de retificação e da faixa de tensão de DC de entrada...47</b>	<b>47</b>
<b>7.2</b>	<b>Escolha do transistor de chaveamento.....</b>	<b>48</b>
<b>7.3</b>	<b>Tempo de condução máximo.....</b>	<b>49</b>
<b>7.4</b>	<b>Indutância primária.....</b>	<b>50</b>
<b>7.5</b>	<b>Projeto do Transformador.....</b>	<b>50</b>
<b>7.6</b>	<b>Cálculo do capacitor secundário.....</b>	<b>50</b>
<b>7.7</b>	<b>Corrente de pico no secundário.....</b>	<b>51</b>
<b>7.8</b>	<b>Malha de Controle.....</b>	<b>51</b>
<b>8</b>	<b>RESULTADOS EXPERIMENTAIS.....</b>	<b>52</b>
<b>9</b>	<b>CONCLUSÕES.....</b>	<b>56</b>
	<b>REFERÊNCIAS BIBLIOGRÁFICAS.....</b>	<b>57</b>

## LISTA DE ILUSTRAÇÕES

FIGURA 2.1 topologias preferenciais das fontes chaveadas em função da potência de saída e da tensão de entrada.....	3
FIGURA 3.1 esquemático básico do conversor flyback.....	15
FIGURA 3.2 formas de onda das tensões e correntes do conversor flyback : de cima para baixo : tensão $V_{DS}$ no transistor; tensão no enrolamento secundário; corrente no enrolamento primário; corrente no diodo.....	16
FIGURA 3.3 modo descontínuo : a) $V_{GS}$ , b) Corrente no enrolamento primário.....	17
FIGURA 3.4 modo contínuo : a) tensão $V_{GS}$ , b) Corrente no primário.....	18
FIGURA 3.5 esquemático de um conversor flyback auto-oscilante.....	21
FIGURA 3.5 esquemático de um conversor flyback auto-oscilante.....	21
FIGURA 4.2A ANTES DE $t = t_0$ .....	22
FIGURA 4.2B $t_0 \rightarrow t_1$ .....	24
FIGURA 4.2C $t_1 \rightarrow t_2$ .....	24
FIGURA 4.2D $t_2 \rightarrow t_3$ .....	25
FIGURA 4.2E $t_3 \rightarrow t_4$ .....	26
FIGURA 4.2F $t_4 \rightarrow t_5$ .....	27
FIGURA 4.2G $t_5 \rightarrow t_6$ .....	28
FIGURA 4.2H $t_6 \rightarrow t_7$ .....	28
FIGURA 4.2I $t_7 \rightarrow t_8$ .....	29
FIGURA 4.2J $t_8 \rightarrow t_9$ .....	30
FIGURA 4.2K $t_9 \rightarrow t_{10}$ .....	30
FIGURA 4.2L $t_{10} \rightarrow t_{11}$ .....	31
FIGURA 4.3 estágio de potência e controle das formas de onda.....	32
FIGURA 5.1 superposição das correntes no primário e no secundário do transformador flyback com carga constante e variação da tensão de entrada $V_{DC}$ : corrente no primário com inclinação igual a $V_{DCmax}/L_{pri}$ e corrente no primário com inclinação igual a $V_{DCmin}/L_{pri}$ ; no secundário existe uma declinação de $V_{out}/L_{sec}$ .....	34
FIGURA 6.1 diagrama simplificado do circuito para análise da função transferência do conversor flyback.....	38
FIGURA 6.2 diagrama de blocos do TL431.....	39
FIGURA 6.3 símbolo do TL431.....	39
FIGURA 6.4 esquemático do circuito de realimentação.....	39
FIGURA 6.5 diagrama de blocos do TL431 polarizado.....	40
FIGURA 6.6 diagrama de bode da função transferência do conversor flyback da figura 6.1 para o pior caso de tensão de entrada e de carga.....	44
FIGURA 6.7 forma de onda da tensão em VFB variando $V_{out}$ de 4,9V a 5,1V.....	45
FIGURA 6.8 soma da tensão VFB com a tensão proporcional à corrente no primário (tensão em $R_s$ ) para carga mínima.....	45
FIGURA 6.9 soma da tensão VFB com a tensão proporcional à corrente no primário (tensão em $R_s$ ) para carga máxima.....	45
FIGURA 7.1 esquemático utilizado para o projeto do conversor flyback.....	47
FIGURA 7.2 forma de onda da tensão retificada no capacitor $C_{DC}$ .....	48
FIGURA 8.1 forma de onda da tensão $V_{DS}$ para $V_{DC} = \sqrt{2} \cdot 127V$ e $R_{out} = 27\Omega$ .....	52
FIGURA 8.2 forma de onda da corrente no primário para $V_{DC} = \sqrt{2} \cdot 127V$ e $R_{out} = 27\Omega$ .....	52
FIGURA 8.3 forma de onda da tensão $V_{DS}$ em cima e da tensão no secundário em baixo para $V_{DC} = \sqrt{2} \cdot 127V$ e $R_{out} = 27\Omega$ .....	53

<b>FIGURA 8.4</b> forma de onda da tensão <i>VDS</i> em baixo e da tensão no secundário em cima para $VDC = \sqrt{2}.127V$ e $R_{out} = 2\Omega$ .....	<b>53</b>
<b>FIGURA 8.5</b> forma de onda da corrente no primário para $VDC = \sqrt{2}.127V$ e $R_{out} = 2\Omega$ .....	<b>53</b>
<b>FIGURA 8.6</b> formas de onda da corrente no primário e da tensão <i>VDS</i> para $VDC = \sqrt{2}.127V$ e $R_{out} = 2\Omega$ .....	<b>54</b>
<b>FIGURA 8.7</b> formas de onda da corrente no primário e da tensão <i>VDS</i> para $VDC = \sqrt{2}.220V$ e $R_{out} = 27\Omega$ .....	<b>54</b>
<b>FIGURA 8.8</b> formas de onda da corrente no primário e da tensão <i>VDS</i> para $VDC = \sqrt{2}.220V$ e $R_{out} = 2\Omega$ .....	<b>54</b>
<b>FIGURA 8.9</b> protótipo da fonte flyback auto-oscilante.....	<b>55</b>

## 1) INTRODUÇÃO

Neste trabalho de conclusão de curso pretende-se projetar, implementar e testar uma fonte de alimentação chaveada do tipo flyback com controle auto-oscilante. Essa fonte será utilizada para alimentar placas de leds utilizadas em sinalização de trânsito e de rodovias fabricadas na empresa na qual trabalho, GSTECNO.

As especificações impostas pela empresa para a fonte a ser projetada são as seguintes :

- Tensão de entrada  $V_{in}$  entre 85 e 265  $V_{RMS}$  (entrada universal)
- Potência de saída  $P_{out} = 25W$
- Tensão de saída  $V_{out} = 5V$
- Tamanho reduzido ( para diminuir o custo do gabinete)
- Resistência a altas temperaturas, já que o gabinete poderá ficar exposto ao calor do sol

No capítulo 2 são feitas algumas considerações iniciais, justificando de forma simplificada a escolha da topologia flyback. No capítulo 3 é feita sua análise teórica básica. No capítulo 4 é discutido o funcionamento do conversor flyback auto-oscilante. No capítulo 5 é analisado o equacionamento matemático do conversor flyback para condução descontínua. É apresentado o método de controle do conversor flyback utilizado pelos projetistas no capítulo 6. Posteriormente, no capítulo 7, são mostrados alguns passos do projeto e os resultados experimentais estão no capítulo 8. Finalmente, as conclusões finais são apresentadas no capítulo 9.

## 2) CONSIDERAÇÕES INICIAIS

A escolha entre uma fonte linear ou chaveada depende do custo e dos requisitos elétricos da carga.

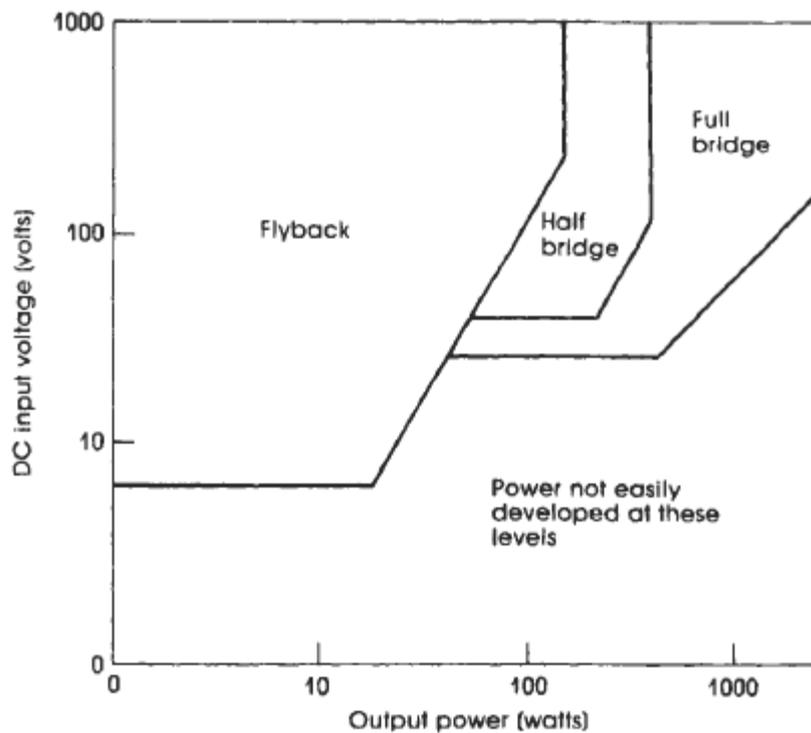
As fontes lineares tem como característica a simplicidade, já que necessitam de poucos componentes. Seu projeto é simples e razoavelmente padronizado. Possui como principal desvantagem a baixa eficiência. Por esta razão seu uso não é indicado em potências maiores que cerca de 15W.

Já as fontes chaveadas operam com alta eficiência, principalmente porque os transistores de chaveamento operam como chaves e não como amplificadores. Assim, dissipam menor energia em forma de calor, diminuindo o custo com dissipadores. O custo também diminui em relação às fontes lineares porque as fontes chaveadas operam em altas frequências, o que faz com que transformadores, capacitores e indutores tenham menor tamanho. Possuem como desvantagens a emissão de ruído e o projeto mais complexo e pouco padronizado. A emissão de ruído é causada pela alta frequência de operação, mas pode ser minimizada com a adição de filtros. O projeto, entretanto, exige mais conhecimento técnico e é pouco padronizado porque existem diversos tipos de fontes chaveadas e ainda muita discussão sobre o assunto. E mesmo para um determinado tipo de fonte chaveada existem variações, como por exemplo, em relação ao tipo de condução (contínua ou descontínua) e ao tipo de controle (com integrado dedicado, auto-oscilante, etc).

Ante o exposto, conclui-se que o ideal para o presente projeto é utilizar uma fonte chaveada, já que deseja-se tamanho reduzido, elevada eficiência e uma potência de 25W (maior que 15W).

A indústria tem estabelecido topologias típicas para a maioria das aplicações. A figura 2.1 mostra um diagrama de faixas de uso para as diversas topologias.[1] Os limites dessas áreas são determinados primeiramente pela quantidade de estresse que os transistores de

chaveamento devem suportar e ainda prover um funcionamento confiável.[1] Os limites delineados na figura representam aproximadamente 20A de corrente de pico.[1] Altas correntes de pico podem ser usadas, mas os transistores de chaveamento poderão falhar, e itens como layout do circuito impresso e comprimentos das trilhas podem se tornar críticos.[1] Todas as topologias do gráfico são isoladas. As topologias não isoladas são muito susceptíveis a falhas, então não é aconselhável seu uso.[1] O conversor flyback, que é isolado, tem seu uso predominantemente para aplicações de baixas e médias potências (<150W) devido a sua simplicidade e baixo custo.[1]



**Figura 2.1 : topologias preferenciais das fontes chaveadas em função da potência de saída e da tensão de entrada retificada[1]**

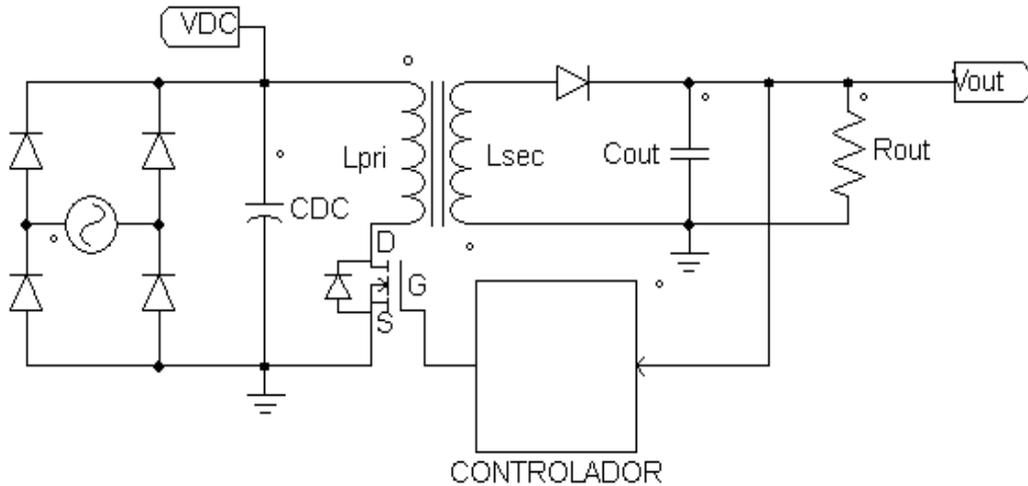
Analisando-se a figura 2.1 conclui-se que o conversor flyback mostra-se adequado às especificações desejadas :

- $85V_{RMS} \leq V_{in} \leq 265V_{RMS}$ , e  $85\sqrt{2} \cong 120V \leq V_{DC} \leq 265\sqrt{2} \cong 375V$
- $P_{out} = 25W$

Outro motivo para a utilização de um conversor flyback é o fato da empresa ter alguma experiência prévia no assunto.

### 3) ANÁLISE TEÓRICA BÁSICA DO CONVERSOR FLYBACK

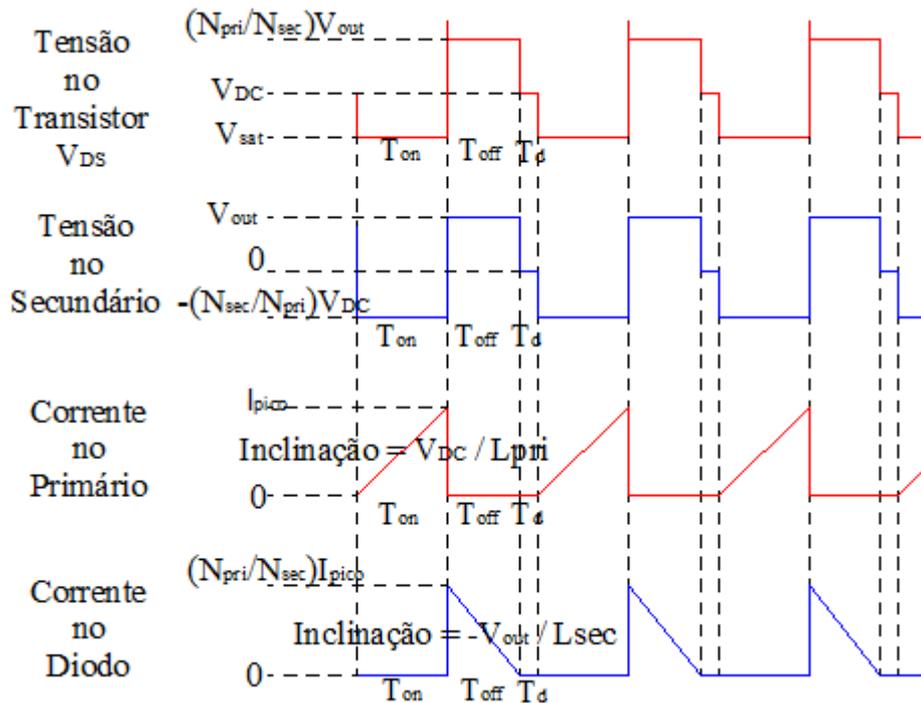
A figura 3.1 mostra o esquemático básico do conversor flyback.



**Figura 3.1 : esquemático básico do conversor flyback**

Através da figura 3.1 pode-se distinguir os seguintes elementos básicos do conversor flyback : entrada retificada  $V_{DC}$ , capacitor de retificação  $C_{DC}$ , transformador flyback composto pelos enrolamentos primário  $L_{pri}$  e secundário  $L_{sec}$ , um transistor MOSFET canal N de chaveamento, um diodo no secundário, um capacitor  $C_{out}$  de saída, o controlador da tensão de saída  $V_{out}$  e a carga  $R_{out}$ .

O funcionamento do conversor flyback da figura 3.1 pode ser compreendido a partir das formas de onda mostradas na figura 3.2.



**Figura 3.2 : formas de onda das tensões e correntes do conversor flyback : de cima para baixo : tensão  $V_{DS}$  no transistor; tensão no enrolamento secundário; corrente no enrolamento primário; corrente no diodo**

A operação do conversor flyback pode ser discutida dividindo um período de operação em duas partes : tempo em que o transistor de chaveamento está conduzindo, conhecido como  $T_{on}$  e tempo em que transistor está aberto, conhecido como  $T_{off}$ .

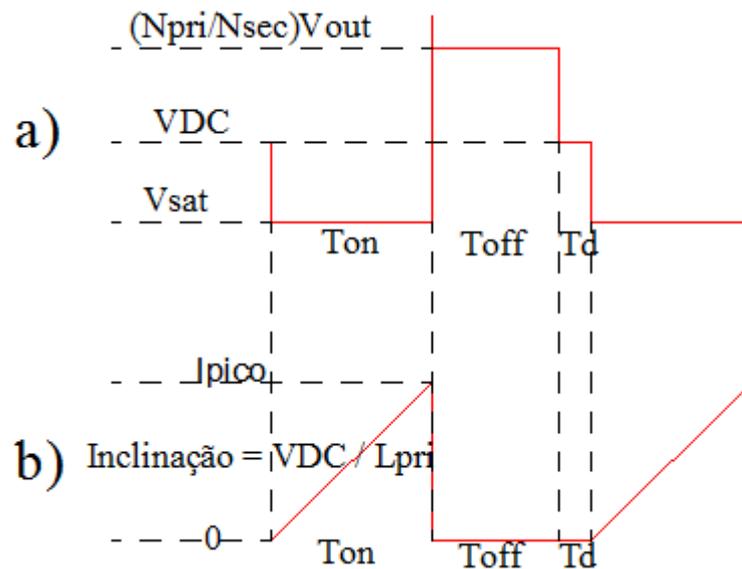
Quando o transistor de chaveamento está conduzindo, um fluxo de corrente atravessa o indutor, assim armazenando nele energia. Esse período é conhecido como  $T_{on}$ . Nesse período a inteira tensão de entrada é colocada no enrolamento primário do transformador. Disso resulta uma corrente em forma de rampa com inclinação positiva de valor igual a  $V_{DC}/L_{pri}$ . Isso continua até o transistor de chaveamento desligar.

Quando o transistor desliga, surge uma tensão reversa no transformador, já que a corrente num indutor não pode variar instantaneamente. Assim o diodo conduz e a energia anteriormente armazenada é descarregada no capacitor de saída  $C_{out}$  e na carga  $R_{out}$ . Esse período é conhecido como  $T_{off}$ . Nesse período a tensão medida no transistor de chaveamento é a soma da tensão de entrada  $V_{DC}$  com a tensão de saída  $V_{out}$  mais a queda de tensão do diodo refletidas no primário (tensão do enrolamento secundário multiplicada pela relação de espiras do transformador). O período  $T_{off}$  continua até o núcleo descarregar sua energia antes armazenada, depois que a tensão sobre o transistor de chaveamento retorna à tensão de entrada, ou até o transistor de chaveamento novamente conduzir. Também nesse período a corrente no secundário tem forma de rampa com inclinação negativa de valor igual a  $-V_{out}/L_{sec}$ .

Na figura 3.2 também tem um intervalo de tempo  $T_d$  após  $T_{off}$  em que não há corrente em nenhum enrolamento. Esse intervalo de tempo caracteriza o modo de condução descontínua, que será comentado.

O *duty cycle*, tempo em que o transistor está conduzindo em relação ao período total do sinal, costuma ser limitado na faixa de 0 a 50%, desde que a energia armazenada no núcleo do transformador precisa de um certo tempo para ser descarregada no capacitor de saída  $C_{out}$  e na carga  $R_{out}$ . O *duty cycle* é regulado pelo controlador da figura 3.1.

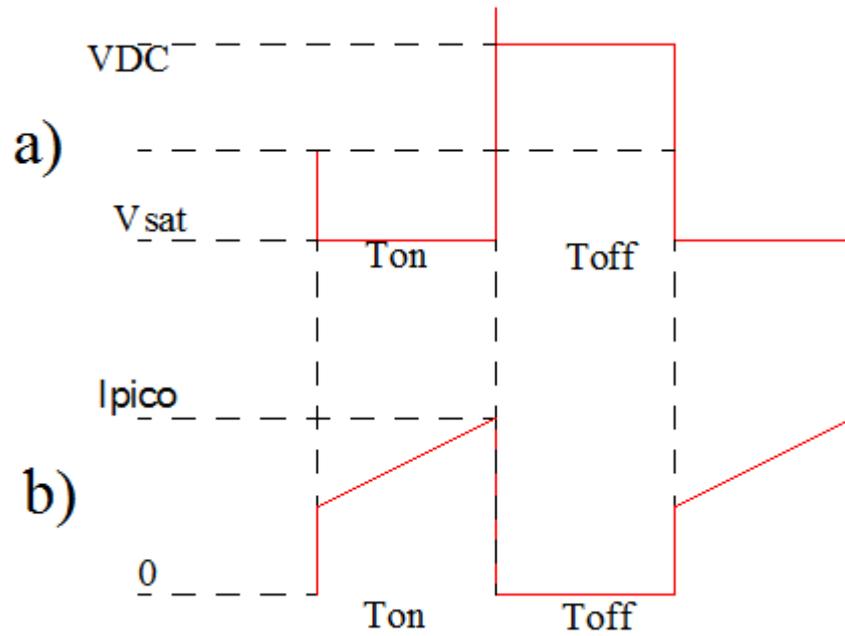
O conversor flyback pode operar nos modos contínuo e descontínuo. No modo descontínuo a energia armazenada no núcleo durante o período  $T_{on}$  é completamente descarregada durante o período  $T_{off}$ . A ocorrência desse modo pode ser vista facilmente analisando a tensão sobre o transistor de chaveamento e determinando se essa tensão retorna à tensão de entrada antes de começar o próximo período  $T_{on}$  (ver figura 3.3). Nesse modo de condução há o período de tempo  $T_d$ .



**Figura 3.3 : modo descontínuo : a)  $V_{GS}$ , b) Corrente no enrolamento primário**

No modo contínuo o transistor de chaveamento é ligado antes do núcleo descarregar sua energia no período  $T_{off}$  (ver figura 3.4). Assim não há o período de tempo  $T_d$ .

Um típico conversor flyback pode operar em ambos os modos de condução dependendo da carga e da tensão de entrada. O conversor flyback entrará no modo contínuo em baixas tensões de entrada quando o incremento do tempo  $T_{on}$  não permite tempo suficiente para o núcleo esvaziar sua energia armazenada. Geralmente isso indica que brevemente o conversor flyback sairá fora da regulação. Projetando o conversor para a carga mais pesada e para a menor tensão de entrada garante que, então em toda faixa de operação o conversor flyback estará no modo descontínuo e esperará que a demanda de carga alcance a capacidade de fornecimento de potência. Essa capacidade permite ao conversor flyback operar sobre uma larga faixa de tensões de entrada e de correntes de carga.



**Figura 3.4 : modo contínuo : a)tensão  $V_{GS}$ , b)Corrente no primário**

As correntes dos enrolamentos primário e secundário não circulam ao mesmo tempo. Assim, os enrolamentos primário e secundário podem ser vistos como indutores durante seus respectivos períodos de condução.

## 4) FLYBACK AUTO-OSCILANTE

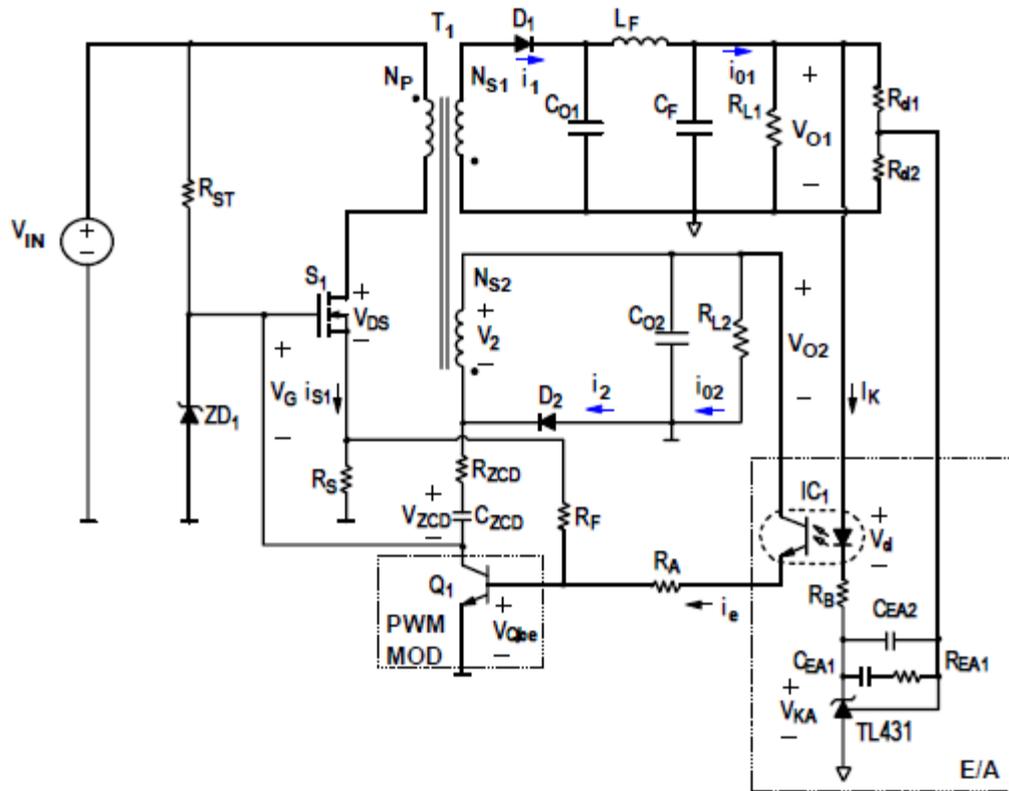
### 4.1) ANÁLISE DE OPERAÇÃO DO FLYBACK AUTO-OSCILANTE

O conversor flyback auto-oscilante, é um robusto circuito com baixa quantidade de componentes que é largamente usado em aplicações de baixa potência. Desde que o controle do circuito pode ser implementado com poucos componentes discretos sem perda de qualidade, o custo total do circuito é geralmente menor do que o convencional conversor flyback que emprega um integrado comercial para o controle por PWM. Geralmente a operação do circuito não é bem entendida. Isso é primeiramente devido ao fato que a literatura existente trata o assunto de maneira muito superficial. Portanto, o projeto deste conversor normalmente segue uma abordagem de tentativa e erro, que é um demorado processo e que geralmente não leva a um projeto otimizado.[5]

O conversor flyback auto-oscilante opera no limite entre as conduções contínua e descontínua e utiliza o pico de corrente como modo de controle. Portanto, o circuito opera com uma frequência variável de chaveamento. A implementação do controle é feita discretamente, que é mais simples e tem melhor custo-benefício em relação ao controle por PWM, e o driver de chaveamento é implementado com um simples transistor, um enrolamento de realimentação positiva e um divisor de tensão. Em aplicações que não requerem uma regulação apurada, um simples controle de realimentação consistindo de um único diodo zener pode ser implementado. Entretanto, em aplicações que requerem uma regulação de saída mais apurada, tais como aplicações com uma larga faixa de tensão de entrada e corrente de carga, um amplificador de erro é geralmente implementado.[5]

O esquemático de um conversor flyback auto-oscilante com tensão de saída controlada é mostrado na figura 4.1. O transformador  $T_1$  consiste de dois enrolamentos secundários : enrolamento de saída  $N_{S1}$  e enrolamento de realimentação positiva  $N_{S2}$ . A saída principal  $V_{O1}$

é isolada e bem regulada pelo amplificador de erro E/A, enquanto que a saída auxiliar  $V_{O2}$  não é isolada e é regulada pela saída principal  $V_{O1}$  através do transformador  $T_1$ . A tensão de saída  $V_{O1}$  é sentida através do divisor resistivo  $R_{d1}$  e  $R_{d2}$ , e comparada à tensão estável de referência de um amplificador de transcondutância (TL431). Os componentes  $C_{EA1}$ ,  $C_{EA2}$ , e  $R_{EA1}$  são usados como compensadores para estabilizar a malha de controle de tensão. A diferença entre a tensão de saída sentida e a tensão de referência é amplificada pelo TL431 e refletida ao lado primário através do fotoacoplador  $IC_1$  como uma corrente de erro  $i_e$ , que em volta desenvolve uma tensão de erro  $V_e$  através da soma dos resistores  $R_S$  e  $R_F$ . A tensão de erro  $V_e$  é somada com uma tensão proporcional à corrente de chaveamento  $I_{S1}$  e comparada a um modulador PWM, que é implementado com o transistor bipolar  $Q_1$ , à tensão fixa de threshold, que nesse caso é a tensão de corte  $V_\gamma$  do transistor. Nenhuma corrente detecta os componentes  $C_{ZCD}$  e  $R_{ZCD}$  ao longo do enrolamento  $N_{S2}$  que sente, com algum atraso, o limite dos modos de condução contínuo e descontínuo do transformador  $T_1$ , e transporta carga à chave principal  $S_1$  para ligá-la. Finalmente, o circuito de start-up é iniciado através do resistor  $R_{ST}$ , que libera carga à capacitância  $C_{ISS}$  da chave  $S_1$  a partir da tensão de entrada  $V_{IN}$ . [5]



**Figura 4.1 : esquemático de um conversor flyback auto-oscilante**

Durante a operação de estado permanente, algumas aproximações são feitas para simplificar a explicação de funcionamento. A primeira aproximação é negligenciar a indutância de dispersão do transformador  $T_1$ . Isso elimina a necessidade de considerar a ação de uma proteção de tensão no primário para proteger a chave  $S_1$ , que é implementada pelo MOSFET. A segunda aproximação é modelar a corrente  $i_e$  como uma fonte de corrente constante, isto é, recolocar o amplificador de erro TL431, o opto-acoplador  $IC_1$ , o capacitor  $C_F$ , e os resistores  $R_{d1}$ ,  $R_{d2}$ ,  $R_A$  e  $R_B$  com uma fonte de corrente constante  $i_e$ . A última aproximação é negligenciar a capacitância  $C_{GD}$  entre os terminais gate e o dreno da chave  $S_1$  e modelar os terminais das capacitâncias entre gate e source  $C_{GS}$  e entre dreno e source  $C_{DS}$  como capacitâncias de entrada  $C_{ISS}$  e saída  $C_{OSS}$  respectivamente. Também é assumido que  $C_{O1} \gg C_{O2}$  e  $R_{L1} \gg R_{L2}$ . A afirmação  $C_{O1} \gg C_{O2}$  que o ripple de tensão da saída  $V_{O2}$  é muito maior que o ripple de tensão da saída principal  $V_{O1}$ . Outra afirmação é que a constante de

tempo  $R_{ST}C_{ISS}$  é muito maior do que o período de chaveamento  $T_S$ , isto é,  $R_{ST}C_{ISS} \gg T_S$ . Com essa afirmação é possível ignorar o resistor de start-up  $R_{ST}$  durante a operação de estado permanente. Finalmente, é assumido que os retificadores  $D_1$  e  $D_2$  são ideais, isto é, possuem queda de tensão igual a zero quando diretamente polarizados.[5]

Para facilitar a explicação da operação do conversor, a figura 4.2 mostra os 11 passos de funcionamento do circuito da figura 4.1 durante o ciclo de chaveamento, incluindo as direções das correntes e tensões, enquanto que a figura 4.3 mostra as formas de onda dos estágio de potência e controle.[5]

Antes de  $t = t_0$ , a corrente  $i_{Qce}$  e a tensão  $V_{CZCD}$  são positivas, e a chave  $S_1$  está desligada porque a carga é puxada a partir da capacitância de entrada  $C_{ISS}$  da chave principal  $S_1$  pelo transistor  $Q_1$ . Como resultado, a tensão dreno-source  $V_{DS}$  incrementa em direção a  $V_{IN} + NV_0$ . A figura 4.2a mostra essa situação.[5]

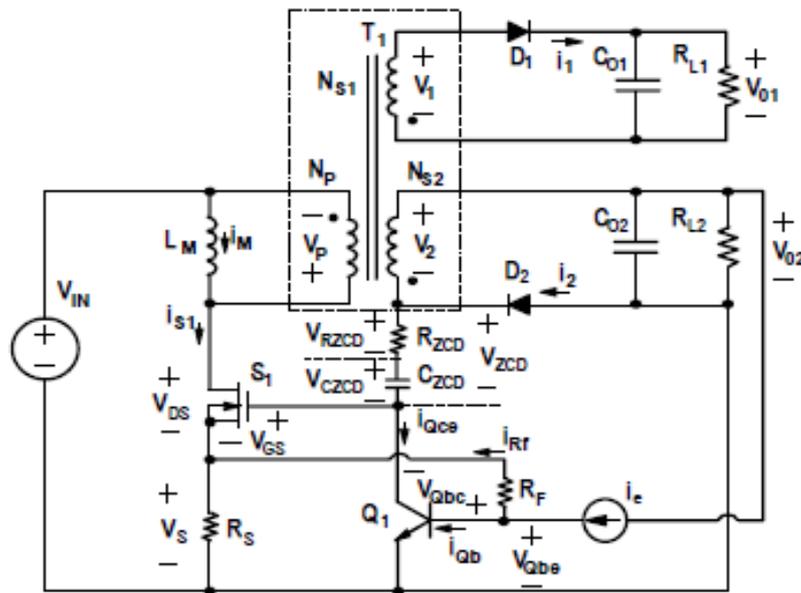


Figura 4.2a : antes de  $t = t_0$

Quando em  $t = t_0$ , a tensão  $V_{DS}$  alcança  $V_{IN} + NV_0$ , e os diodos  $D_1$  e  $D_2$  começam a conduzir. Durante esse estágio, que é mostrado na figura 4.2b, a corrente de magnetização  $i_M$

é instantaneamente comutada a partir da chave  $S_1$  para os retificadores de saída  $D_1$  e  $D_2$  desde que é assumido que a indutância de dispersão  $L_{lkg}$  do transformador é zero. Na presença das resistências de enrolamento, que não é mostrado na figura, o fato de  $C_{01} \gg C_{02}$  faz a tensão  $V_{01}$  ser aproximadamente constante enquanto  $V_{02}$  incrementa, que resulta em um rápido decremento da corrente  $i_2$  em relação à corrente  $i_1$ , como mostra as formas de onda na figura 4.3d e 4.3e. Devido durante esse estágio o retificador  $D_2$  estar conduzindo, a tensão  $V_{RZCD}$  através do resistor  $R_{ZCD}$  é igual a  $-(V_{GS} + V_S + V_{CZCD}) \approx -(V_{GS} + V_{CZCD})$  desde que  $V_S \ll V_{GS} + V_{CZCD}$ . Essa tensão induz a corrente  $i_{CZCD}$  através do resistor  $R_{ZCD}$  que descarrega o capacitor  $C_{ISS}$  e  $C_{ZCD}$ . Ao mesmo tempo, transistor  $Q_1$  está desligado e a corrente  $i_e$  flui através da malha composta dos resistores  $R_F$ ,  $R_S$  e  $R_{L2}$ . Deve ser notado que o transistor  $Q_1$  estará desligado somente se sua tensão base emissor  $V_{Qbe}$  estiver abaixo de sua tensão de corte  $V_\gamma$ . Desde que, a partir da figura 4.2,  $V_{Qbe} = i_e R_F + i_{S1} R_S \approx i_e R_F$  devido  $i_{S1} R_S \ll i_e R_F$ , o transistor  $Q_1$  está desligado durante  $t_0 < t < t_1$  se  $i_e R_F < V_\gamma$ . O estágio na figura 4.2b termina em  $t = t_1$  quando a tensão  $V_{GS}$  decrementa num nível de tensão que é aproximadamente a queda de tensão de um diodo abaixo da tensão  $V_{Qbe}$  do transistor  $Q_1$  tal que sua junção base-coletor torna-se diretamente polarizada.[5]

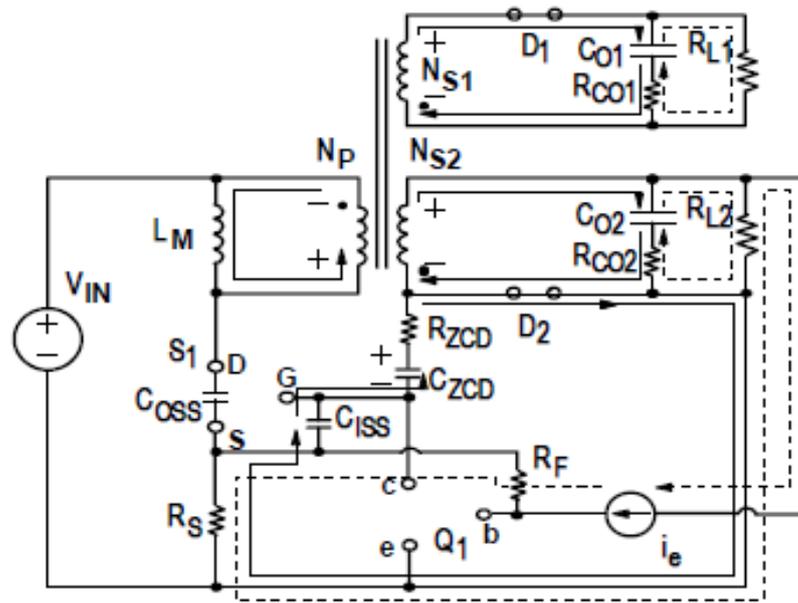


Figura 4.2b :  $t_0 \rightarrow t_1$

Depois que o diodo base-coletor  $D_{BC}$  começa a conduzir em  $t = t_1$ , a corrente  $i_e$  é dividida entre os resistores  $R_F$  e a base de  $Q_1$ . Devido a tensão de coletor emissor  $V_{Qce}$  ser negativa, o transistor  $Q_1$  opera na região de corrente constante inversa e a corrente  $i_{Qce}$  flui do emissor para o coletor, como mostrado na figura 4.2c. Durante esse estágio, o capacitor  $C_{ZCD}$  continua descarregando pela soma das correntes  $i_{Qce}$  e  $i_{Qbc}$ . Como resultado, a tensão  $V_{Qbe}$  incrementa exponencialmente como ilustrado na forma de onda da figura 4.3f. Ao mesmo tempo, as correntes  $i_1$  e  $i_2$  continuam a decrementar. Esse estágio termina em  $t = t_2$  quando o aumento de tensão  $V_{O2}$  alcança a tensão do enrolamento  $V_2$  e o retificador  $D_2$  desliga.[5]

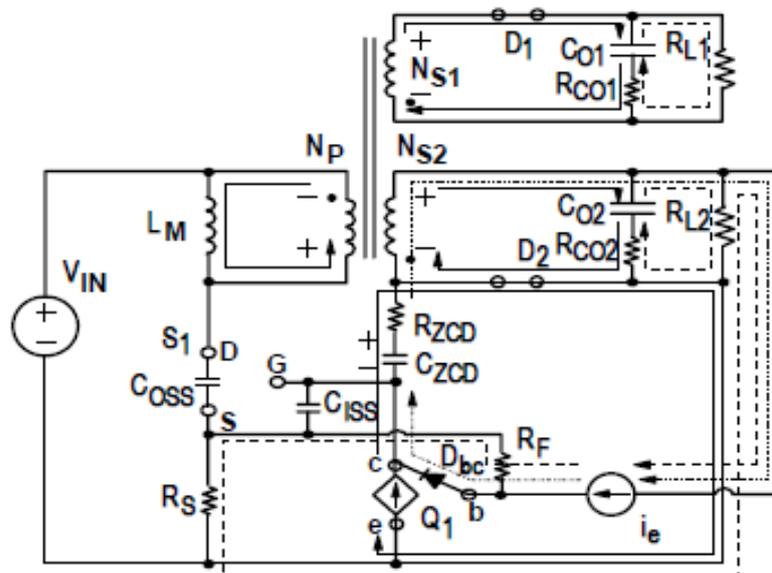


Figura 4.2c :  $t_1 \rightarrow t_2$

Entretanto, o capacitor  $C_{ZCD}$  continua descarregando através do enrolamento  $N_{S2}$ , como mostrado na figura 4.2d. Durante esse estágio, a corrente  $i_1$  continua decrementando. Esse estágio termina em  $t = t_3$  quando a corrente  $i_1$  alcança zero, isto é, quando a energia de magnetização do transformador é completamente descarregada.[5]

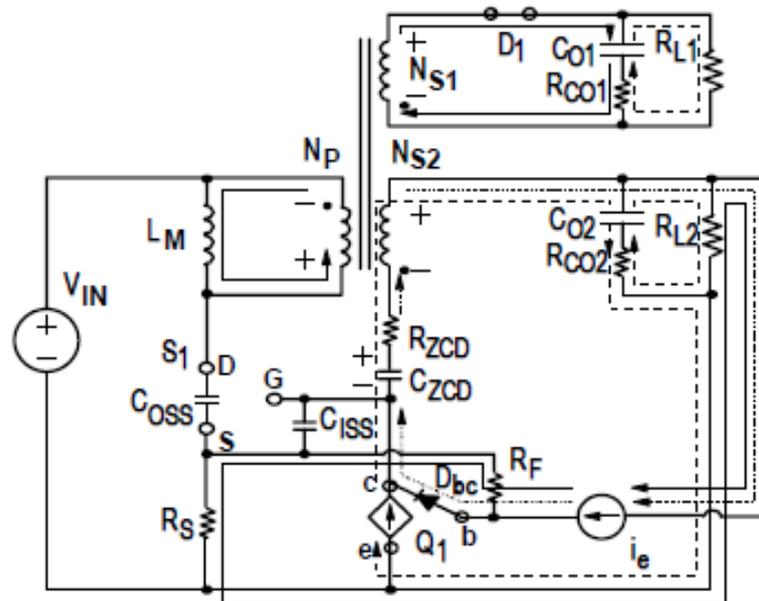


Figura 4.2d :  $t_2 \rightarrow t_3$

Desde  $t = t_3$ , a tensão dreno source  $V_{DS}$  da chave  $S_1$  é maior do que a tensão de entrada  $V_{IN}$ , o capacitor  $C_{OSS}$  começa ressonantemente descarregar através da indutância de magnetização  $L_M$ , como pode ser visto na forma de onda da figura 4.3e. Como resultado, a tensão do primário  $V_p$  decrementa, causando um proporcional decremento na tensão do secundário  $V_2$ . Como a tensão do secundário decrementa, a tensão através de  $R_{ZCD}$  também decrementa que decrementa a corrente  $i_{ZCD}$ . Esse estágio termina em  $t = t_4$  quando a corrente  $i_{ZCD}$  alcança zero.[5]

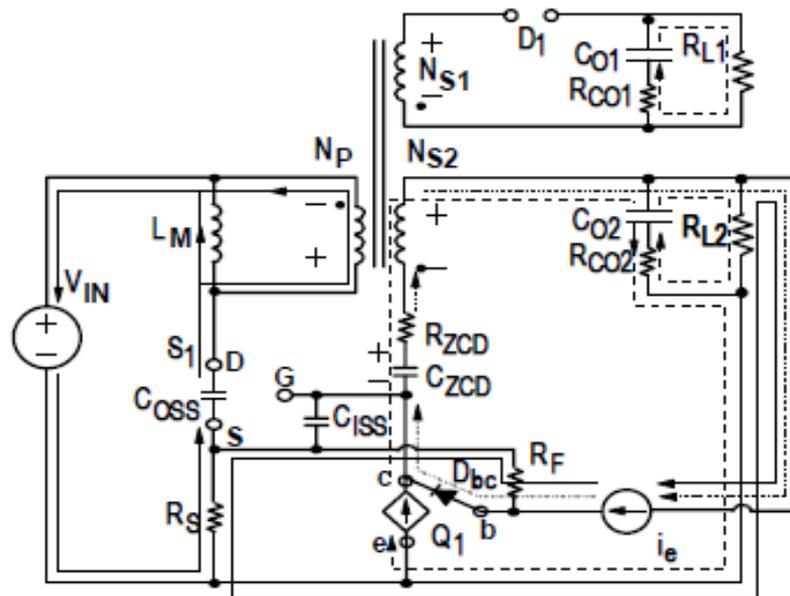


Figura 4.2e :  $t_3 \rightarrow t_4$

Depois de  $t = t_4$ , a corrente  $i_{ZCD}$  começa a fluir em direção oposta tal que os capacitores  $C_{ZCD}$  e  $C_{ISS}$  começam a carregar como mostrado na figura 4.2f. Desde que o incremento da tensão  $V_{GS}$  leva ao incremento da tensão de coletor emissor  $V_{Qce}$ , o diodo  $D_{bc}$  desliga, causando o desligamento do transistor  $Q_1$ . Ao mesmo tempo, o capacitor  $C_{OSS}$  descarregando ressonantemente, que adicionalmente decrementa a tensão de enrolamento secundário  $V_2$ . Como resultado, a tensão através de  $R_{ZCD}$  incrementa que causa um adicional incremento da corrente  $i_{ZCD}$ . Esse estágio termina em  $t = t_5$  quando a tensão através dos enrolamentos do transformador tornam-se igual a zero.[5]

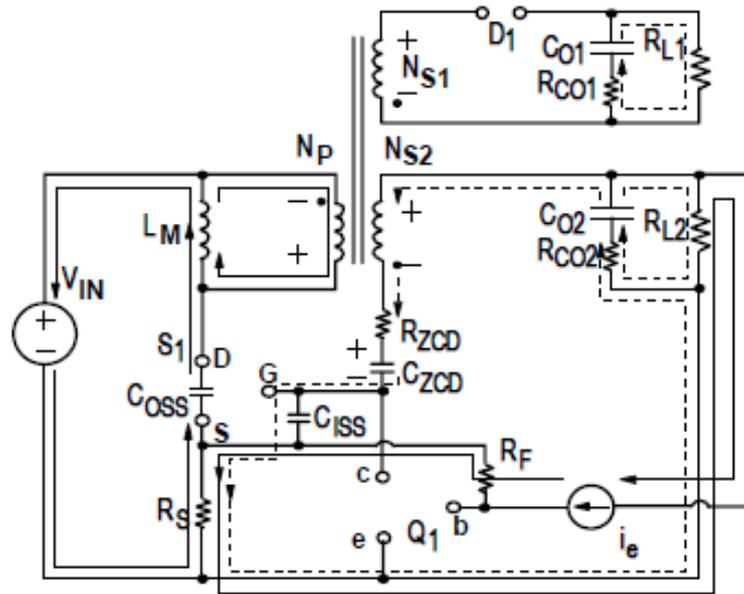


Figura 4.2f :  $t_4 \rightarrow t_5$

Depois de  $t = t_5$ , o capacitor  $C_{OSS}$  continua descarregando e a muda a polaridade das tensões de enrolamento, como mostrado na figura 4.2g. Devido a tensão  $V_{O2} + V_2$ , que direciona a corrente  $i_{ZCD}$ , continuar a incrementar, a corrente  $i_{ZCD}$  também incrementa. O incremento da corrente  $i_{ZCD}$  incrementa a tensão  $V_{GS}$ , que em torno produz uma adicional descarga do capacitor  $C_{OSS}$  e conseqüentemente um adicional incremento na soma das tensões  $V_{O2}$  e  $V_2$ . Essa realimentação positiva continua até a tensão  $V_{GS}$  alcançar a tensão  $V_{TH}$  em  $t = t_6$  e a chave  $S_1$  ser ligada por entrar na sua região de corrente constante.[5]

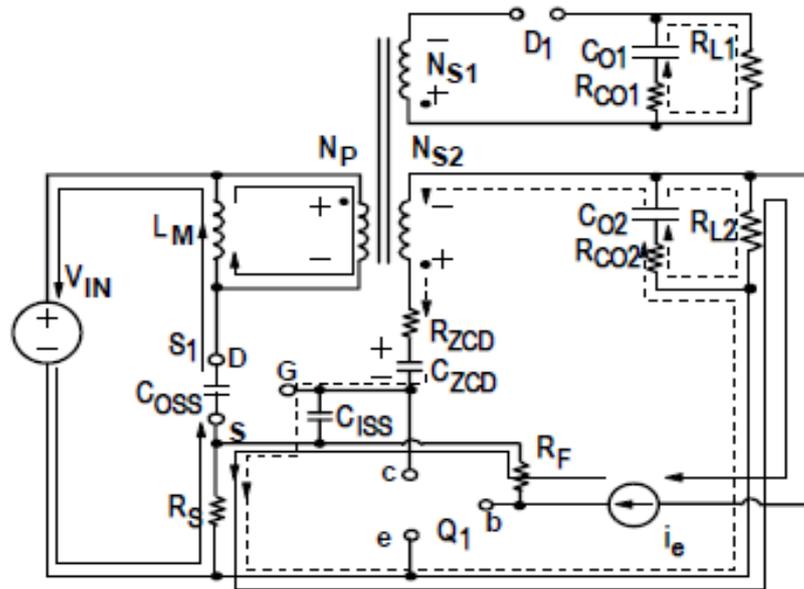


Figura 4.2g :  $t_5 \rightarrow t_6$

Depois de  $t = t_6$ , a tensão gate source  $V_{GS}$  continua a incrementar como a corrente  $i_{ZCD}$  continua a fluir através do capacitor  $C_{ISS}$ , como mostrado na figura 4.2h. Esse estágio termina em  $t = t_7$  quando a tensão gate source  $V_{GS}$  alcança o nível onde a chave  $S_1$  começa a operar na região ôhmica, isto é, quando a chave  $S_1$  é inteiramente ligada.[5]

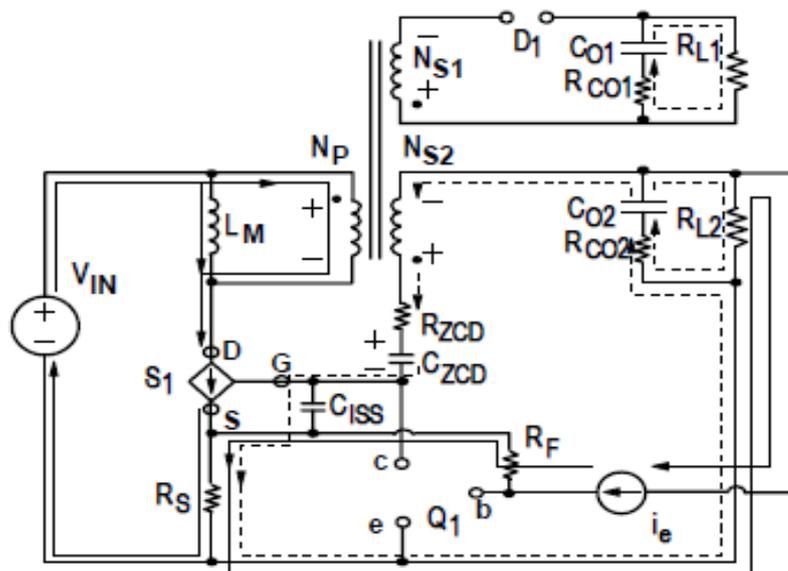


Figura 4.2h :  $t_6 \rightarrow t_7$

Depois que chave  $S_1$  é inteiramente ligada em  $t = t_7$ , a corrente dreno source  $I_{S1}$  começa a incrementar linearmente com inclinação  $di_{S1}/dt = V_{IN}/L_M$ . Como resultado, a queda de tensão  $V_S = i_{S1}R_S$  através do resistor de sensoriamento  $R_S$  também incrementa com a mesma inclinação. Isso incrementa o potencial do terminal source da chave  $S_1$ , que também incrementa os potenciais do terminal de gate de  $S_1$  e do terminal de base de  $Q_1$ , como mostrado nas formas de onda das figuras 4.3a e 4.3f. [5]

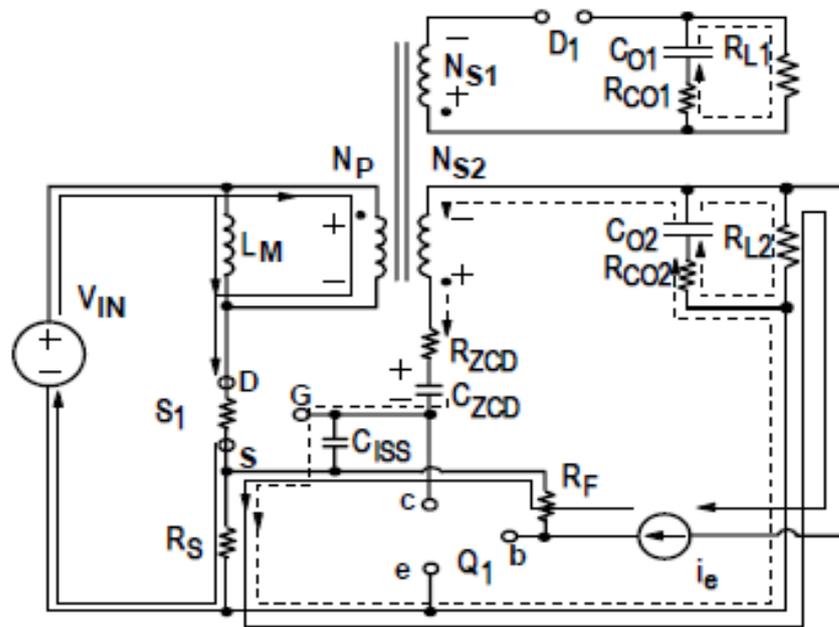


Figura 4.2i :  $t_7 \rightarrow t_8$

Quando, em  $t = t_8$ , a tensão base emissor  $V_{Qbe}$  alcança sua tensão de corte  $V_V$ , o transistor  $Q_1$  começa a conduzir, como mostrado na figura 4.2j. Deve ser notado que para prevenir a tensão de gate da chave  $S_1$  exceder a máxima tensão taxada, um grampeador de tensão (tal como um diodo zener) deve ser conectado entre o terminal de gate de  $S_1$  e o terra. Uma vez a tensão de gate esteja grampeada, a corrente é desviada da capacitância de entrada  $C_{ISS}$  para o grampeador de tensão até a tensão de gate cair abaixo do nível de tensão do grampeador. Desde que depois de  $t = t_8$  a tensão  $V_{Qbe}$  continua a incrementar porque a tensão  $V_S = i_{S1}R_S$  incrementa, a corrente de base  $i_{Qbe}$  de  $Q_1$  incrementa causando o incremento da corrente  $i_{Qce}$ . Esse estágio termina em  $t = t_9$  quando a corrente  $i_{Qce}$  torna-se igual a corrente  $i_{ZCD}$  e a capacitância gate source começa a descarregar, como mostrado na figura 4.2j.[5]

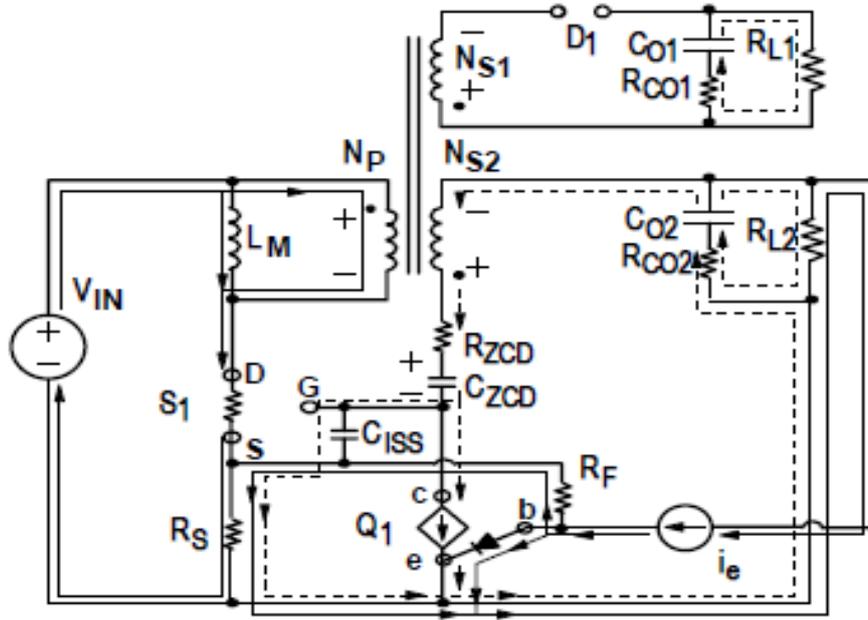


Figura 4.2j :  $t_8 \rightarrow t_9$

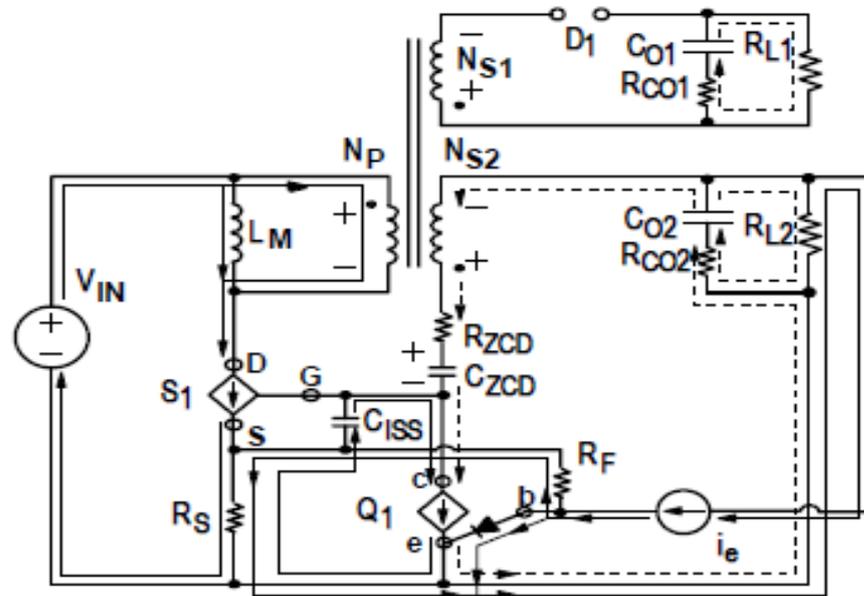


Figura 4.2k :  $t_9 \rightarrow t_{10}$

Como a tensão  $V_{GS}$  decrementa, a chave  $S_1$  é desligada. Em  $t = t_{10}$ , a tensão  $V_{GS}$  decrementa à tensão de threshold  $V_{TH}$  da chave  $S_1$  tal que é desligada. Depois que  $S_1$  é

desligada em  $t = t_{10}$ , a capacitância de saída  $C_{OSS}$  da chave  $S_1$  começa a carregar tal que a tensão  $V_{DS}$  começa a incrementar. Esse estágio é mostrado na figura 4.2k termina quando a tensão  $V_{DS} + V_S \approx V_{DS}$  alcança  $V_{IN} + NV_0$ . Ao mesmo tempo, os retificadores secundários  $D_1$  e  $D_2$  começam a conduzir e o transistor  $Q_1$  desliga, que completa o ciclo de chaveamento.[5]

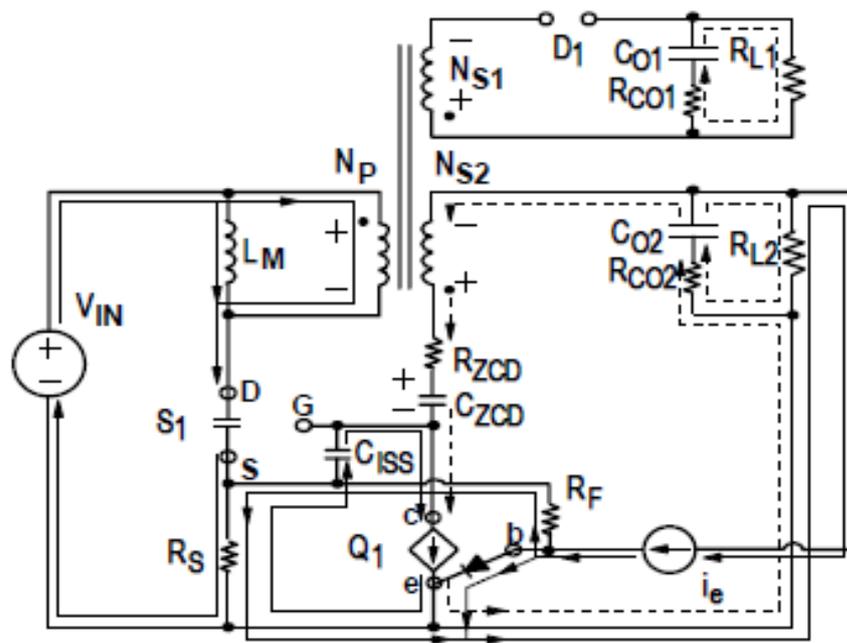


Figura 4.2l :  $t_{10} \rightarrow t_{11}$

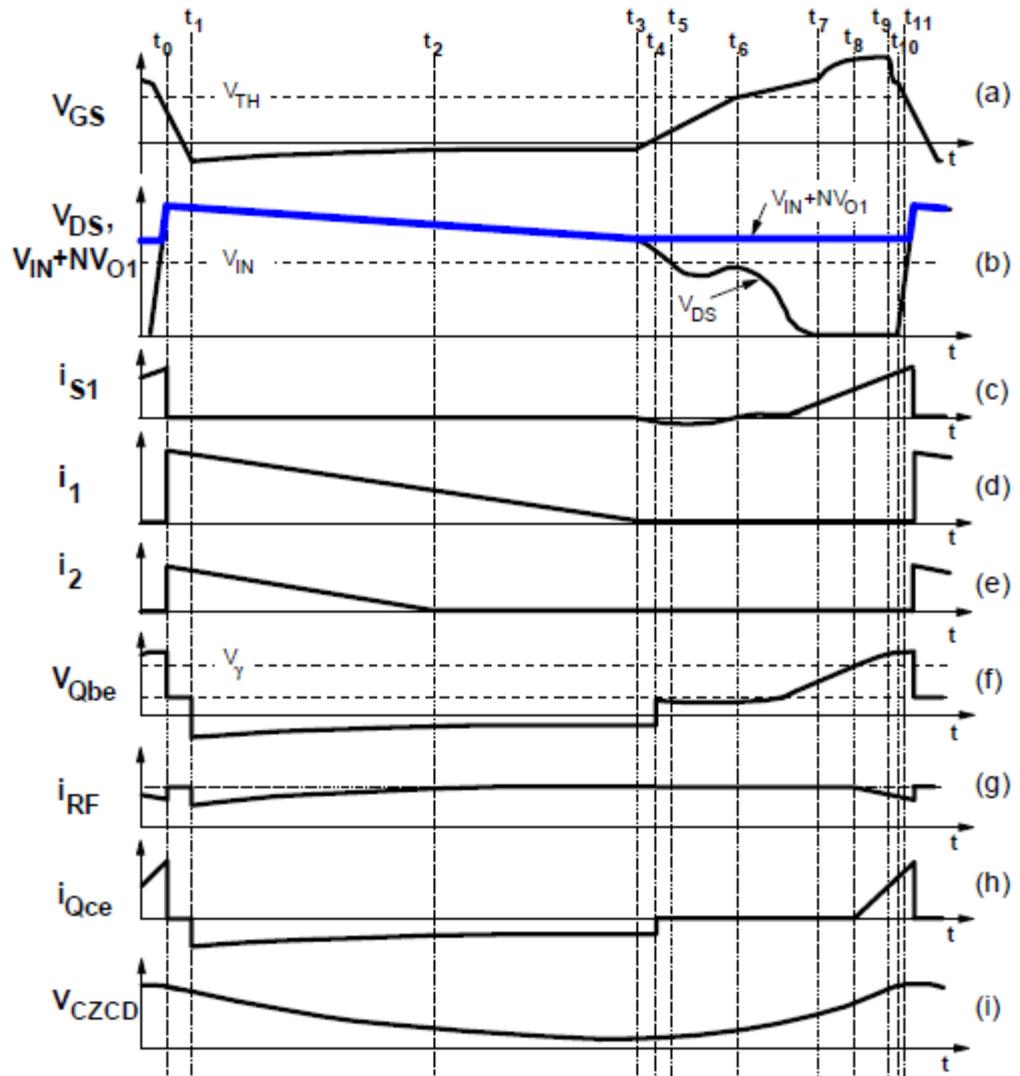


Figura 4.3 : estágio de potência e controle das formas de onda

## 5) EQUACIONAMENTO PARA CONDUÇÃO DESCONTÍNUA

### 5.1) TENSÕES, CORRENTES, POTÊNCIA E ENERGIA

Quando o transistor de chaveamento está conduzindo ( $T_{on}$ ), a corrente através do primário, que pode ser vista na figura 3.2, é descrita da seguinte forma :

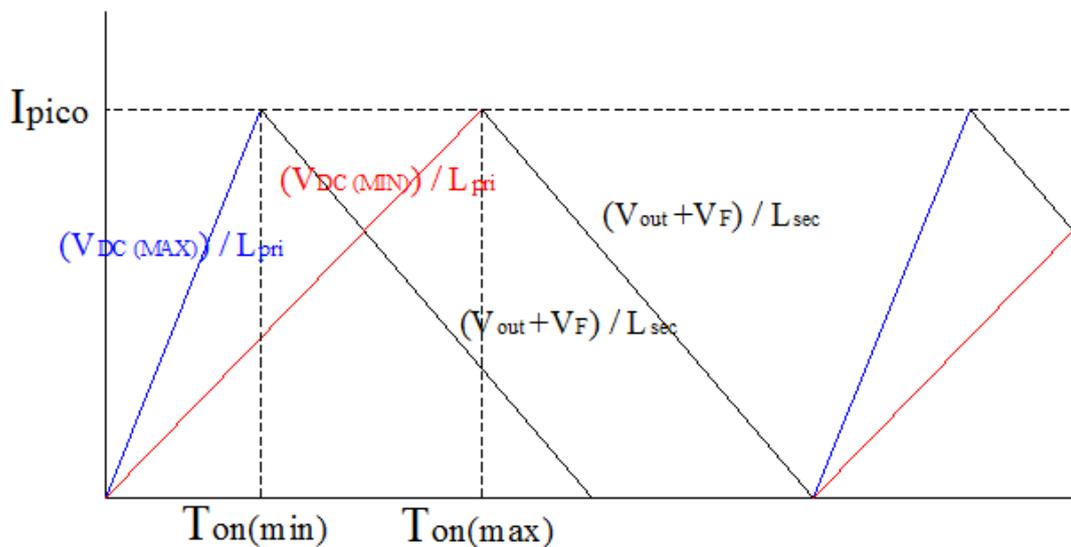
$$\begin{aligned} i_{pri}(t) &= \frac{1}{L_{pri}} \int_0^{T_{on}} V_{DC} dt \\ i_{pico} &= \frac{V_{DC} \cdot T_{on}}{L_{pri}} \end{aligned} \quad (5.1)$$

Através da equação 5.1 nota-se que a corrente de pico no primário é dependente da tensão de entrada retificada  $V_{DC}$  e do tempo de condução  $T_{on}$ . A potência armazenada no núcleo é proporcional à corrente de pico ao quadrado. Assim, com a variação da tensão de entrada retificada  $V_{DC}$ , o tempo de condução  $T_{on}$  deve também mudar para manter a corrente de pico desejada. Para o projeto do transformador, é importante considerar a energia armazenada e o tempo máximo de condução ( $T_{on}$  máximo) permitido para armazenar a energia necessária à carga.

O transformador flyback pode operar nos modos de condução contínua e descontínua. Isso pode ser visto nas figuras 3.3 e 3.4. No modo descontínuo, toda energia armazenada do núcleo é descarregada no secundário. Assim a corrente no primário sempre começa com valor nulo no início de cada período de condução  $T_{on}$ . No modo contínuo, parte da energia permanece no núcleo e, portanto, a corrente inicial no início de cada período de condução não é nula.

O transformador flyback é tratado como dois indutores dividindo o mesmo núcleo, considerando os enrolamentos primário e secundário, já que esses enrolamentos não são ativados ao mesmo tempo. O primário serve para armazenar energia da fonte de entrada no núcleo. Quando o primário completa esse processo, o secundário começa a conduzir e remove essa energia armazenada, colocando-a no capacitor de saída e na carga  $R_{out}$ .

No projeto do transformador flyback deve-se garantir que o primário seja capaz de armazenar a energia necessária no núcleo no período de tempo permitido. É padrão projetar o transformador para o pior caso de tensão de entrada e de carga, considerando um período de condução ( $T_{on max}$ ) de no máximo 50% do período total. O pior caso ocorre na mínima tensão de entrada e na máxima carga. Considerando uma carga constante com variação da tensão de entrada, pode-se concluir através do gráfico da figura 5.1, que aumenta o tempo de condução ( $T_{on}$ ) com a diminuição da tensão de entrada; assim a condução descontínua fica mais próxima do limite que a separa da condução contínua.



**Figura 5.1 : superposição das correntes no primário e no secundário do transformador flyback com carga constante e variação da tensão de entrada  $V_{DC}$  : corrente no primário com inclinação igual a  $V_{DCmax}/L_{pri}$  e corrente no primário com inclinação igual a  $V_{DCmin}/L_{pri}$  ; no secundário existe uma declinação de  $V_{out}/L_{sec}$**

A figura 5.1 mostra a superposição das correntes do primário e do secundário do transformador flyback com a variação da tensão de entrada.

A maioria dos conversores flyback são projetados para operar no modo descontínuo. Isso ocorre porque os transformadores requerem menores indutâncias, assim diminuindo seu tamanho. E também porque a faixa de tensões de entrada é maior e a estabilização da tensão de saída torna-se mais fácil devido a função transferência de controle ser mais simples. Portanto, para esse projeto, foi decidido operar a fonte no modo descontínuo.

A energia armazenada no núcleo é descrita como

$$W(t) = \frac{1}{2} \cdot L_{pri} \cdot (i_{pico}^2 - i_{min}^2) = \frac{1}{2} \cdot L_{pri} \cdot i_{pico}^2 \quad (5.2)$$

onde  $i_{min} = 0$  para condução descontínua. E a potência é a energia armazenada em cada período de condução ( $T_{on}$ ) multiplicada pela frequência.

$$P_{pri} = \frac{1}{2} \cdot L_{pri} \cdot i_{pico}^2 \cdot f \quad (5.3)$$

Como  $i_{pico} = \frac{V_{DC} \cdot T_{on}}{L_{pri}}$ , a potência  $P_{pri}$  também pode ser representada da seguinte forma:

$$P_{pri} = \frac{1}{2} \cdot L_{pri} \cdot \left( \frac{V_{DC} \cdot T_{on}}{L_{pri}} \right)^2 \cdot f = \frac{1}{2} \cdot \frac{V_{DC}^2 \cdot T_{on}^2}{L_{pri}} \cdot f \quad (5.4)$$

A equação da potência mostra que, para uma certa carga, o controlador mantém a potência constante ajustando  $T_{on}$ . [3]

A relação entre a tensão de saída  $V_{out}$ , a tensão de entrada retificada  $V_{DC}$ , o período de condução  $T_{on}$  e a carga de saída  $R_{out}$  é um conceito importante, que, considerando um rendimento  $\eta$ , pode ser deduzido pelas equações abaixo. [3]

$$P_{in} = (1/\eta) \times P_{out}$$

$$\frac{(1/\eta) \cdot V_{out}^2}{R_{out}} = \frac{1}{2} \cdot \frac{L_{pri} \cdot i_{pico}^2}{T}$$

Considerando o pior caso, tensão de entrada retificada mínima e tempo de condução máximo, que é o utilizado para os cálculos do projeto, a corrente no primário é representada como

$$i_{pico} = \frac{V_{DC \min} \cdot T_{on \max}}{L_{pri}}$$

Então

$$\frac{(1/\eta) \cdot V_{out}^2}{R_{out}} = \frac{1}{2} \cdot \frac{L_{pri} \cdot \left( \frac{V_{DC \min} \cdot T_{on \max}}{L_{pri}} \right)^2}{T} = \frac{1}{2} \cdot \frac{V_{DC \min}^2 \cdot T_{on \max}^2}{L_{pri} \cdot T}$$

$$V_{out} = V_{DC \min} \cdot T_{on \max} \cdot \sqrt{\frac{R_{out}}{(2/\eta) \cdot T \cdot L_{pri}}} \quad (5.5)$$

A equação acima mostra que, com as variações de  $V_{DC}$  e  $R_{out}$ , o controlador mantém a tensão de saída  $V_{out}$  constante através do ajuste de  $T_{on}$ . [3]

A relação entre a corrente de pico do primário e a potência de saída para o pior caso é deduzida abaixo.

$$\frac{P_{out}}{\eta} \cdot T = \frac{1}{2} \cdot I_{pico}^2 \cdot L_{pri}$$

Onde  $L_{pri} = \frac{V_{DC \min} \cdot T_{on \max}}{I_{pico}}$

Então

$$\frac{P_{out}}{\eta} \cdot T = \frac{1}{2} \cdot I_{pico}^2 \cdot \frac{V_{DC \min} \cdot T_{on \max}}{I_{pico}} = \frac{1}{2} \cdot I_{pico} \cdot V_{DC \min} \cdot T_{on \max}$$

$$I_{pico} = \frac{2 \cdot P_{out} \cdot T \cdot (1/\eta)}{V_{DC \min} \cdot T_{on \max}}$$

Onde  $\frac{T}{T_{on}} = \frac{1}{D}$

Então

$$I_{pico} = \frac{2 \cdot P_{out} \cdot (1/\eta)}{V_{DC\ min} \cdot D} \quad (5.6)$$

## 5.2) RELAÇÃO DE ESPIRAS

A relação de espiras entre os enrolamentos primário e secundário  $N_{pri}/N_{sec}$  é um parâmetro importante na determinação do correto transistor de chaveamento, já que durante o período  $T_{off}$  a soma da tensão de saída  $V_{out}$  com a queda de tensão direta no diodo secundário  $V_F$  será refletida no primário por essa relação de espiras. Assim, durante o período  $T_{off}$ , tem-se uma tensão no transistor de chaveamento  $V_{GS}$  igual a soma da tensão de entrada  $V_{DC}$  com essa tensão refletida  $V_{Rout}$ . Isso pode ser observado nos gráficos da figura 3.2.[3]

A tensão de saída refletida no primário é igual a

$$V_{Rout} = \frac{N_{pri}}{N_{sec}} \cdot (V_{out} + V_F)$$

Onde  $V_F$  é a queda de tensão direta no diodo do secundário.

A tensão no transistor  $V_{DS}$  será máxima quando a tensão de entrada  $V_{DC}$  for máxima. Portanto,

$$\begin{aligned} V_{DS\ max} &= V_{DC\ max} + \frac{N_{pri}}{N_{sec}} \cdot (V_{out} + V_F) \\ V_{DS\ max} &= V_{DC\ max} + \frac{N_{pri}}{N_{sec}} \cdot (V_{out} + V_F) \end{aligned} \quad (5.7)$$

## 5.3) TEMPO DE CONDUÇÃO MÁXIMO

Para assegurar que o núcleo do transformador não se movimente para cima ou para baixo do *loop* de histerese, uma boa relação a ser seguida é igualar o produto  $V_{GS}$  durante o período  $T_{on}$  vezes  $T_{on}$  igual ao produto  $V_{GS}$  durante o período  $T_{off}$  vezes  $T_{off}$ .

Essa relação de produtos para o pior caso ( $V_{DC\ min}$  e  $T_{on\ max}$ ) pode ser representada

como

$$V_{DC\ min} \cdot T_{on\ max} = (V_{out} + V_F) \cdot \frac{N_{pri}}{N_{sec}} \cdot T_{off} \quad (5.8)$$

$$V_{DC\ min} \cdot D_{max} = (V_{out} + V_F) \cdot \frac{N_{pri}}{N_{sec}} \cdot (1 - D_{max})$$

$$D_{max} = \frac{(V_{out} + V_F) \cdot \frac{N_{pri}}{N_{sec}}}{V_{DC\ min} + (V_{out} + V_F) \cdot \frac{N_{pri}}{N_{sec}}} \quad (5.9)$$

#### 5.4) INDUTÂNCIA PRIMÁRIA

A indutância primária deve ser dimensionada para o pior caso ( $V_{DC\ min}$  e  $T_{on\ max}$ ) para garantir que a fonte opere no modo de condução descontínua.[3] A partir da equação 5.5, a indutância primária é

$$L_{pri} = \frac{R_{out}}{(2/\eta) \cdot T} \cdot \left( \frac{V_{DC\ min} \cdot T_{on\ max}}{V_{out}} \right)^2 = \frac{(V_{DC\ min} \cdot T_{on\ max})^2}{(2/\eta) \cdot T \cdot P_{out\ max}} \quad (5.10)$$

#### 5.5) CORRENTES RMS NO PRIMÁRIO E SECUNDÁRIO

As correntes RMS no primário e secundário para condução descontínua podem ser calculadas da seguinte forma (ver figuras 3.2 e 3.3) [3]:

$$I_{RMS\ pri} = \left( \frac{\int_0^{T_{on}} \left( \frac{I_p \cdot t}{T_{on}} \right)^2 \cdot dt}{T} \right)^{1/2} = \left( \frac{I_p^2}{T \cdot T_{on}^2} \cdot \frac{t^3}{3} \Big|_0^{T_{on}} \right)^{1/2} = \left( \frac{I_p^2}{T \cdot T_{on}^2} \cdot \frac{T_{on}^3}{3} \right)^{1/2}$$

$$I_{RMS\ pri} = \left( \frac{I_p^2}{T} \cdot \frac{T_{on}}{3} \right)^{1/2} = \frac{I_p}{\sqrt{3}} \cdot \sqrt{\frac{T_{on}}{T}} \quad (5.11)$$

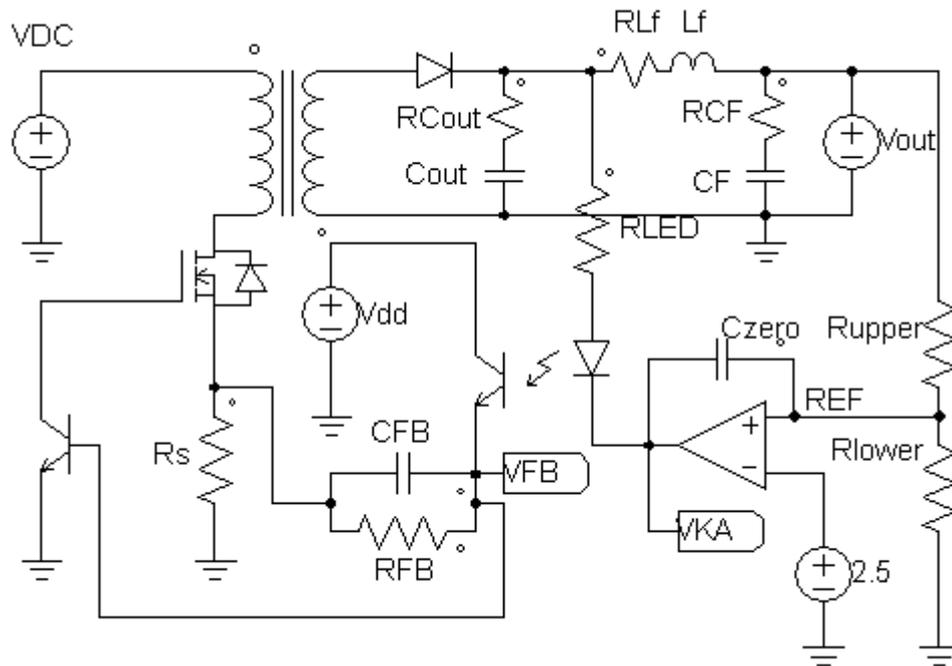
E para a corrente no secundário tem-se

$$I_{RMS\ sec} = \left( \frac{I_p^2}{T} \cdot \frac{T_{off}}{3} \right)^{1/2} = \frac{I_p}{\sqrt{3}} \cdot \sqrt{\frac{T_{off}}{T}} \quad (5.12)$$

## 6) MALHA REALIMENTADA DE CONTROLE

A tensão de saída  $V_{out}$  deve ser estabilizada por um controlador, que deve garantir uma variação máxima de  $V_{out}$  na presença das perturbações, que são as variações de carga e de tensão de entrada  $V_{DC}$ . Também deve ser garantido que o controlador estabilize  $V_{out}$  no menor tempo possível sem provocar oscilações. Para o projeto do controlador deve-se conhecer a função transferência da malha de controle.

A figura 6.1 mostra o esquemático do conversor flyback auto-oscilante de forma simplificada, considerando apenas os elementos do circuito que influenciam na malha de controle.



**Figura 6.1: diagrama simplificado do circuito para análise da função transferência do conversor flyback**

O circuito controlador de tensão de saída  $V_{out}$  é implementado com um optoacoplador 4N25 conectado em série com um regulador TL431. A figura 6.4 exemplifica o esquemático da figura 6.1 mostrando o TL431 e o optoacoplador 4N25.

O TL431 monitora uma porção da tensão de saída  $V_{out}$  e ativa o LED do optoacoplador para transmitir a informação ao primário. O TL431 é um regulador shunt de três terminais que possui uma tensão de referência precisa e estável com um amplificador de erro. A tensão de saída (tensão no  $K$ ) pode ser ajustada para qualquer valor entre  $V_{REF}$  (aproximadamente 2.5V) e 36V através de dois resistores externos ( $R_{upper}$  e  $R_{lower}$ ). As figuras 6.2 e 6.3 mostram o diagrama de blocos e o símbolo do TL431. A figura 6.2 mostra que a tensão de referência polariza a entrada inversora do amplificador operacional de erro. [2]

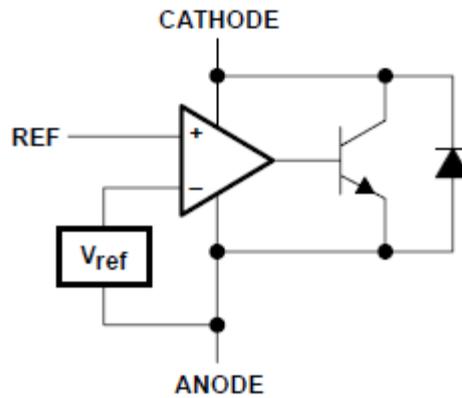


Figura 6.2: diagrama de blocos do TL431

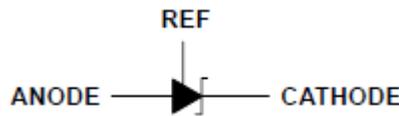
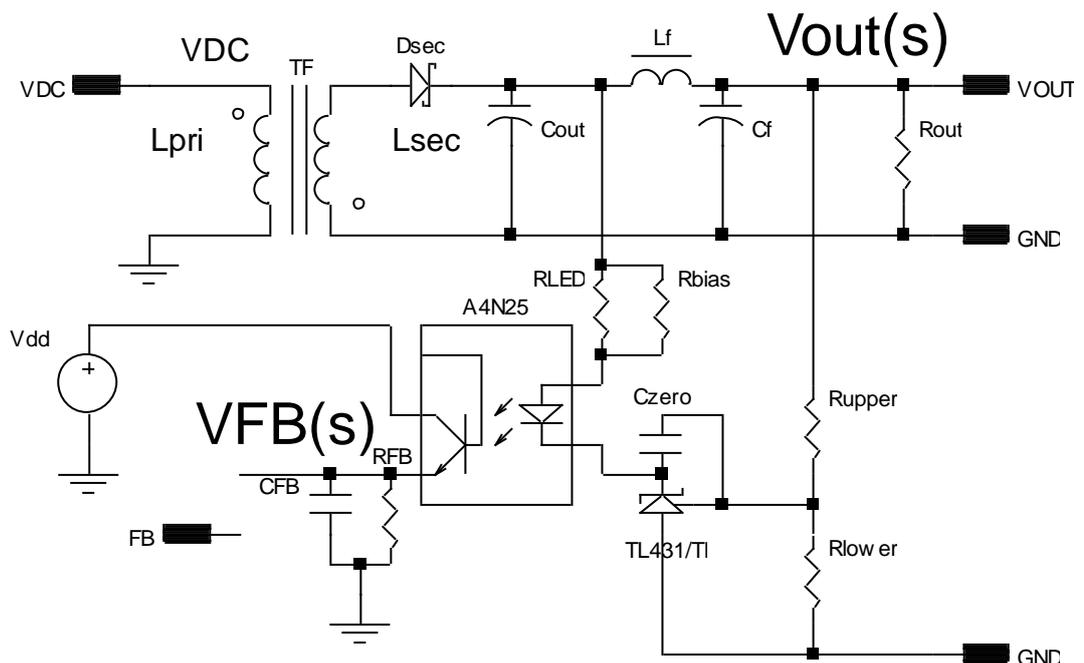


Figura 6.3 : símbolo do TL431

Quando a tensão sobre o pino de referência está abaixo da tensão de referência (2,5V) o transistor permanece aberto, e o TL431 está transparente ao circuito. Tão breve a tensão sobre o pino de referência excede a tensão de referência, o transistor começa a conduzir e a corrente circula no circuito. A rede resistiva  $R_{upper}$  e  $R_{lower}$  detectam a tensão de saída  $V_{out}$  e polarizam o pino de referência do TL431.[2]

Quando a tensão de saída está acima da referência, o TL431 reduz sua tensão de cátodo e incrementa a corrente de LED. Isso, por sua vez, reduz o *set point* de realimentação, e o conversor transmite menor potência. Quando a tensão de saída está abaixo da tensão ajustada, o TL431 quase permite o cátodo abrir e parar de bombear corrente no LED. Como resultado, a realimentação permite ao conversor liberar maior potência, assim incrementando a tensão de saída até o TL431 detectar a tensão ajustada.[2]



**Figura 6.4 : esquemático do circuito de realimentação**

O amplificador operacional do TL431 regula sua saída e fixa o ponto de operação dc através do divisor de tensão formado por  $R_{upper}$  e  $R_{lower}$ . O capacitor  $C_{zero}$  serve para limitar o ganho em altas frequências, já que coloca um pólo na origem. Assim o regulador shunt não mais se comporta como um diodo zener controlado. O amplificador operacional ainda fixa o ponto de operação dc, mas não mais controla o nível AC do regulador shunt, já que seu ganho é baixo devido a impedância de  $C_{zero}$ . Assim o TL431 se comporta como um simples diodo zener. Para estudo de pequeno sinal o diodo pode ser representado como uma fonte de tensão fixa em série com sua resistência interna. O mesmo raciocínio serve para o LED. Entretanto, como a soma desses resistores é pequena em relação a resistência do LED (RLED na figura 6.4) podem ser desconsideradas no modelo matemático.[2]

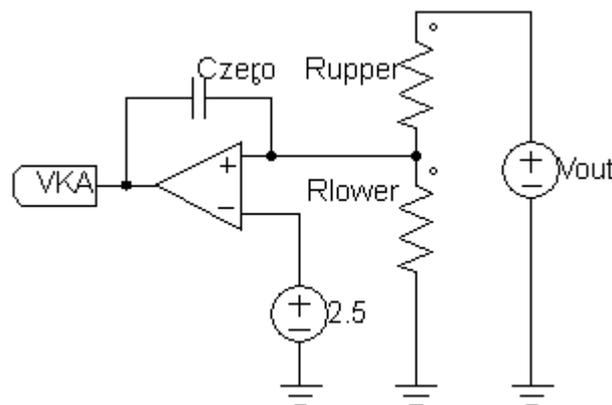
$$V_{FB}(s) = -I_{LED} \cdot R_{FB} \cdot CTR \quad (6.1)$$

Onde CTR representa a razão de transferência de corrente do opto-acoplador, que é um ganho relacionando a quantidade de fótons coletados pela base do transistor e a corrente de coletor que eles produzem.[2]

$$I_{LED} = \frac{V_{out}(s)}{R_{LED}} \quad (6.2)$$

$$\frac{V_{FB}(s)}{V_{out}(s)} = -\frac{R_{FB}}{R_{LED}} \cdot CTR \quad (6.3)$$

A figura 6.5 mostra o diagrama de blocos do TL431 polarizado, cujo ganho, considerando seu amplificador operacional ideal, é representado pela equação 6.4.[2]



**Figura 6.5 : diagrama de blocos do TL431 polarizado**

$$V_{KA} = V_{REF} \cdot \left( \frac{1/sC_{zero}}{R_{upper} // R_{lower}} + 1 \right) - \frac{1/sC_{zero}}{R_{upper}} \cdot V_{out}$$

A equação acima representa o ganho considerando as entradas  $V_{REF}$  e  $V_{out}$  no amplificador. Para análise AC, a entrada  $V_{REF}$ , que é uma tensão constante de 2.5V, pode ser desconsiderada. Então a equação do ganho torna-se

$$V_{KA} = -\frac{1/sC_{zero}}{R_{upper}} \cdot V_{out} \quad (6.4)$$

A equação 6.4 mostra que o resistor  $R_{lower}$  não influencia na função do ganho, mas ajusta o ponto dc de operação com  $R_{upper}$ . Então

$$V_{FB}(s) = (V_{out}(s) - V_{KA}(s)) \cdot \left( -\frac{R_{FB}}{R_{LED}} \cdot CTR \right)$$

$$V_{FB}(s) = \left( V_{out}(s) + \frac{1/sC_{zero}}{R_{upper}} \cdot V_{out}(s) \right) \cdot -\frac{R_{FB}}{R_{LED}} \cdot CTR$$

$$\frac{V_{FB}(s)}{V_{out}(s)} = -\left( 1 + \frac{1/sC_{zero}}{R_{upper}} \right) \cdot \frac{R_{FB}}{R_{LED}} \cdot CTR = -\frac{R_{FB}}{R_{LED}} \cdot CTR \cdot \left( \frac{sC_{zero} R_{upper} + 1}{sC_{zero} R_{upper}} \right)$$

E adicionando o capacitor  $C_{FB}$ , o ganho  $G = -\frac{R_{FB}}{R_{LED}} CTR$  torna-se  $G = \left( \frac{R_{FB}}{sR_{FB} C_{FB} + 1} \right) \frac{CTR}{R_{LED}}$ , e a equação acima se transforma na equação 6.5.

$$\frac{V_{FB}(s)}{V_{out}(s)} = \frac{R_{FB}}{R_{LED}} \cdot CTR \cdot \left( \frac{sC_{zero} R_{upper} + 1}{sC_{zero} R_{upper}} \right) \cdot \left( \frac{1}{sC_{FB} R_{FB} + 1} \right) \quad (6.5)$$

Onde seu ganho, seu zero e seus pólos são:

$$f_{po} = \frac{1}{2\pi R_{upper} C_{zero}}$$

$$f_z = \frac{1}{2\pi R_{upper} C_{zero}}$$

$$f_p = \frac{1}{2\pi R_{FB} C_{FB}}$$

$$G = \frac{R_{FB}}{R_{LED}} \cdot CTR$$

A equação 6.5 representa um circuito compensador muito utilizado para conversores flyback de condução descontínua, que é bem detalhado na referência [2]. A função do circuito compensador é assegurar uma boa margem de ganho e de fase nas condições de operação do conversor. Assim, deve-se dimensionar os resistores e capacitores da equação 6.5 para que a tensão de saída  $V_{out}$  se comporte como desejado em relação a sua precisão e resposta dinâmica. Através do circuito compensador pode-se escolher a frequência de corte  $f_c$  adequada e ajustar as margens de ganho e fase nas frequências desejadas.

É tipicamente seguido em projetos de conversores que, mantendo a margem de fase acima de  $45^\circ$  em toda faixa de tensões de entrada e de carga, assegura-se uma boa precisão e uma boa resposta dinâmica de  $V_{out}$ . Também é tipicamente seguido em projetos assegurar um ganho dc entre 20dB e 60dB para que se tenha uma boa precisão de regulação, enquanto que uma frequência de corte  $f_c$  quatro vezes menor do que a mínima frequência de chaveamento do conversor.

O primeiro passo então é traçar o diagrama de bode do conversor sem o circuito compensador e analisar seu comportamento. E depois então corrigir o que for preciso através do circuito compensador.

A função transferência do conversor flyback auto-oscilante da figura 6.1, retirado da REF[5], é mostrado abaixo.

$$G(s) = M_{dc} \cdot \frac{(s/z_1 + 1) \cdot (s/z_2 + 1)}{(s/p_1 + 1) \left( s^2/\omega_0^2 + s/(Q\omega_0) + 1 \right)} \quad (6.6)$$

Onde

$$M_{dc} = -\frac{V_{DC}}{2R_s I_{out}} = -\frac{90}{2,0,33,5} = 27,27$$

$$z_1 = \frac{1}{C_{out} \cdot R_{out}} = 333K$$

$$z_2 = \frac{1}{C_F \cdot R_{CF}} = 709K$$

$$p_1 = -\frac{K_r}{C_{out} + C_F} = -243$$

$$\omega_0 = \frac{1}{\sqrt{\frac{L_f}{\frac{1}{C_{out}} + \frac{1}{C_f}}}}} = 25000 \text{ rad/s}$$

$$K_r = -\frac{I_{out} N}{V_{DC} \left( 1 + \frac{NV_{out}}{V_{DC}} \right)} = 0.36$$

$$Q = \sqrt{L_f \frac{C_f + C_{out}}{C_f C_{out}}} \cdot \left( \frac{1}{R_{Cout} + R_{Cf} + R_{Lf} + K_r \left( R_{Cout} R_{Cf} - \frac{L_f}{C_f + C_{out}} \right)} \right) = 1,61$$

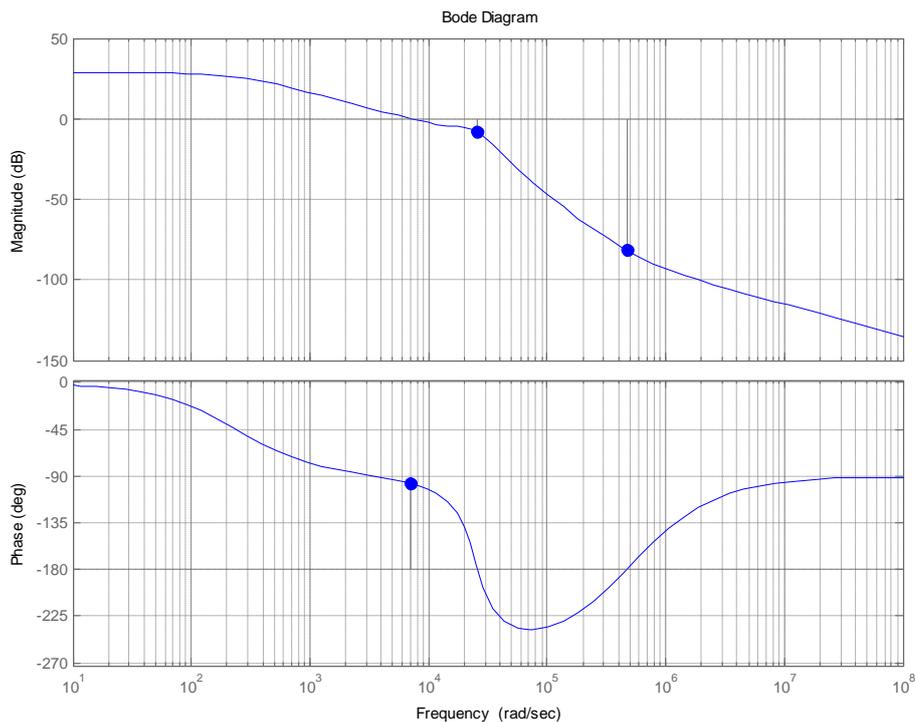
Onde

- $V_{DC}$  é a tensão de entrada entre 90 e 375V
- $V_{out}$  é a tensão de saída de 5V
- $N$  é a relação de espiras entre os enrolamentos primário e secundário
- $C_{out}$  é o capacitor de filtro de 1000uF
- $I_{out}$  é a corrente de carga
- $f$  é a frequência de chaveamento, que possui frequência mínima de 35Khz
- $R_{Cout}$ ,  $R_{Cf}$  e  $R_{Lf}$  são as resistências ESR de  $C_{out}$ ,  $C_f$  e  $L_f$ , respectivamente, cujos valores foram arbitrados como 3mΩ
- $L_f$  é a indutância do filtro de 5uH
- $C_f$  é a capacitância do filtro de 470uF

Substituindo os valores para o pior caso :  $V_{DC} = 90V$ ,  $I_{out} = 5A$ , e simplificando a equação 6.6 tem-se

$$G(s) = 17,54 \cdot \frac{(s + 333K) \cdot (s + 709K)}{(s + 243)(s^2 + 15528s + 25000^2)} \quad (6.7)$$

O diagrama de bode da equação acima é mostrado na figura 6.7.



**Figura 6.6 : diagrama de bode da função transferência do conversor flyback da figura 6.1 para o pior caso de tensão de entrada e de carga.**

Analisando o gráfico de bode acima nota-se que a função transferência é estável para o pior caso, possui um ganho DC acima de 20dB, uma margem de fase próxima de 90° e uma frequência de corte de aproximadamente 1,6Khz. Os pontos no gráfico indicam as margens de ganho e de fase. É aconselhável situar o zero do compensador na frequência do filtro do conversor, que é  $\omega_0 = 25000 \text{ rad/s}$ . [6] Então, a partir de 6.5, cancela-se o zero

$$f_z = \frac{1}{2\pi R_{upper} C_{zero}}$$

do circuito compensador com  $\omega_0 = 25000 \text{ rad/s}$ . Uma solução aproximada, já que os valores dos componentes comerciais são limitados, é escolher

$$C_{zero} = 100nF \quad e$$

$$R_{upper} = 4k7$$

Também é aconselhado alocar o outro pólo do compensador numa frequência 5 vezes maior do que a frequência de ressonância do filtro. [6]. Então

$$f_p = \frac{1}{2\pi R_{FB} C_{FB}}$$

$$\omega_p = \frac{1}{R_{FB} C_{FB}} > 4\omega_0 = 100000 \text{ rad/s}$$

Onde escolheu-se

$$C_{FB} = 10nF \quad e$$

$$R_{FB} = 100\Omega$$

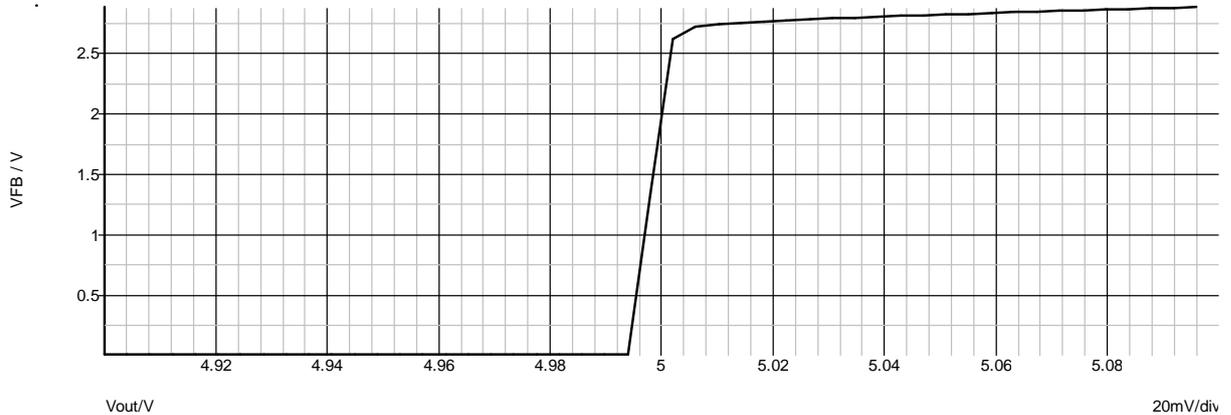
O pólo na origem do compensador serve para aumentar o ganho em baixas frequências, assim assegura-se erros estáticos pequenos com a variação da tensão de entrada e da carga. [6]

## 6.1 REGULAÇÃO DA TENSÃO DE SAÍDA PARA CARGA MÁXIMA E MÍNIMA

Para regular a tensão de saída  $V_{out}$ , a soma da tensão  $V_{FB}$  (proveniente do opto-acoplador) com a tensão proporcional a corrente de rampa do primário (proveniente do resistor  $R_s$ ) deve estar limitada numa correta faixa de tensões mínima e máxima. Assim se

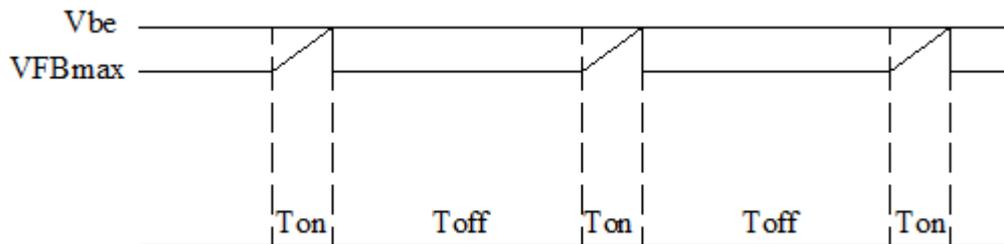
garantirá uma boa regulação da fonte conforme as variações de carga e de tensão de entrada. A figura 6.1 mostra a tensão  $V_{FB}$  e o resistor  $R_s$ .

A tensão  $V_{FB}$  é inversamente proporcional à carga, ou seja, terá valor máximo quando a carga for mínima e terá valor mínimo quando a carga máxima. A simulação abaixo mostra essa relação, onde é variado a tensão de saída  $V_{out}$  de 4,9 a 5,1 V com uma regulação DC de 5 V do TL431.



**Figura 6.7 :** forma de onda da tensão em VFB variando  $V_{out}$  de 4,9V a 5,1V

Com o aumento de carga deve-se aumentar o tempo de condução  $T_{on}$  para se armazenar a energia necessária. Assim tem-se uma queda de tensão em  $V_{out}$  e também em  $V_{FB}$ . Se a soma da tensão  $V_{FB}$  com a tensão em  $R_s$  for menor que a tensão de corte do transistor NPN, que é tipicamente  $V_{be} = 0.7V$ , assegura-se que o MOSFET está conduzindo e a energia está sendo armazenada no núcleo do transformador. As figuras 6.8 e 6.9 mostram essa soma de tensões para a carga mínima e máxima respectivamente.



**Figura 6.8 :** soma da tensão VFB com a tensão proporcional à corrente no primário (tensão em  $R_s$ ) para carga mínima



**Figura 6.9 :** soma da tensão VFB com a tensão proporcional à corrente no primário (tensão em  $R_s$ ) para carga máxima

Analisando-se as figuras 6.8 e 6.9, nota-se duas restrições básicas que devem ser satisfeitas para a correta operação do conversor :

- a) A tensão  $V_{FBmax}$  deve ser menor que 0.7V para que na situação de carga mínima ocorra o período de condução  $T_{on}$ .
- b) A tensão  $V_{FBmin}$  somada com a tensão em forma de rampa do primário deve ser maior que 0.7V para que na situação de carga máxima ocorra o período de condução  $T_{off}$ .

Para se garantir as restrições básicas acima deve-se dimensionar os resistores  $R_{upper}$ ,  $R_{lower}$ , RLED e RFB considerando-se as limitações de corrente e tensão do regulador TL431 e do opto-acoplador 4N25.

Os resistores  $R_{upper}$  e  $R_{lower}$  formam um divisor de tensão na entrada REF não-inversora do regulador TL431, que tem uma tensão de referência de 2.5V na entrada inversora (ver figura 6.2). Então, nesse divisor de tensão, deve-se criar uma tensão de 2.5V para ser comparada com a tensão de referência do TL431. Como a tensão de saída  $V_{out}$  é de 5V, escolhe-se  $R_{upper} = R_{lower}$ .

A restrição 'a' acima pode ser representada matematicamente como

$$V_{FBmax} < 0.7V \quad (6.8)$$

onde  $V_{FBmax} = i_{FB} \cdot (R_{FB} + R_s)$  e  $i_{FB} = i_{LED} \cdot CTR$

As correntes  $i_{FB}$  e  $i_{LED}$  são as correntes que atravessam os resistores RFB e RLED respectivamente. E CTR representa o ganho de corrente entre  $i_{LED}$  e  $i_{FB}$ , que deve ser considerada no datasheet do opto-acoplador 4N25.

E a restrição 'b' é representada como

$$V_{FBmin} + i_{pico} \cdot R_s > 0.7V \quad (6.9)$$

## 7) PROJETO

As especificações do conversor flyback desse projeto são :

- Faixa de tensão de linha para entrada universal:  $85\text{-}265 V_{RMS}$
- Frequência de linha  $f_L = 60\text{Hz}$
- Máxima potência de saída  $P_{out} = 25\text{W}$
- Eficiência  $\eta = \frac{P_{out}}{P_{in}} = 75\%$
- $\Delta V_{out} = 50\text{mV}$
- $I_{out\ min} = 180\text{mA}$
- $I_{out\ max} = 5\text{A}$

O esquemático utilizado para esse projeto, é mostrado na figura 7.1 abaixo.

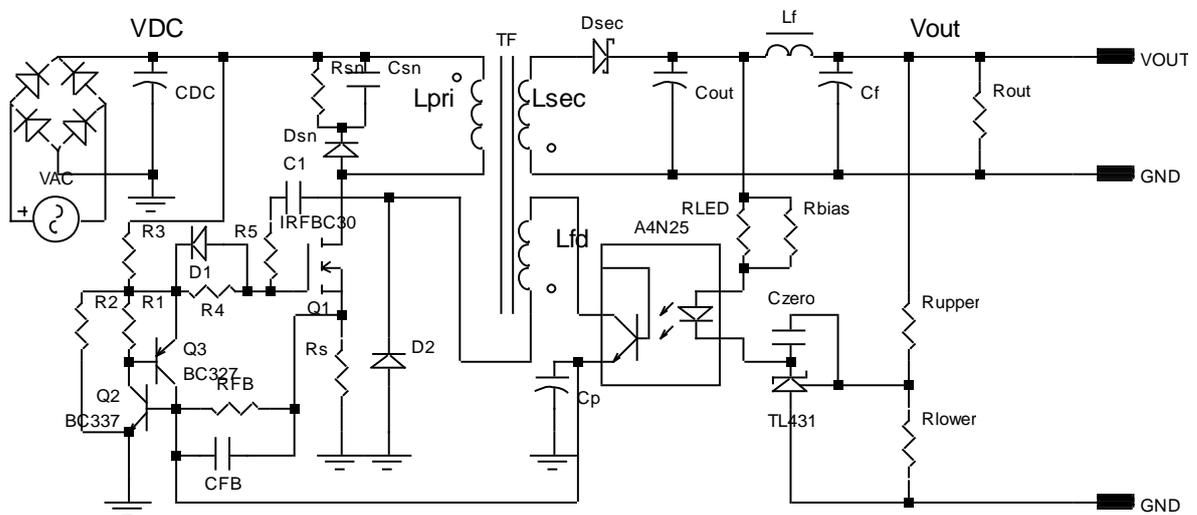
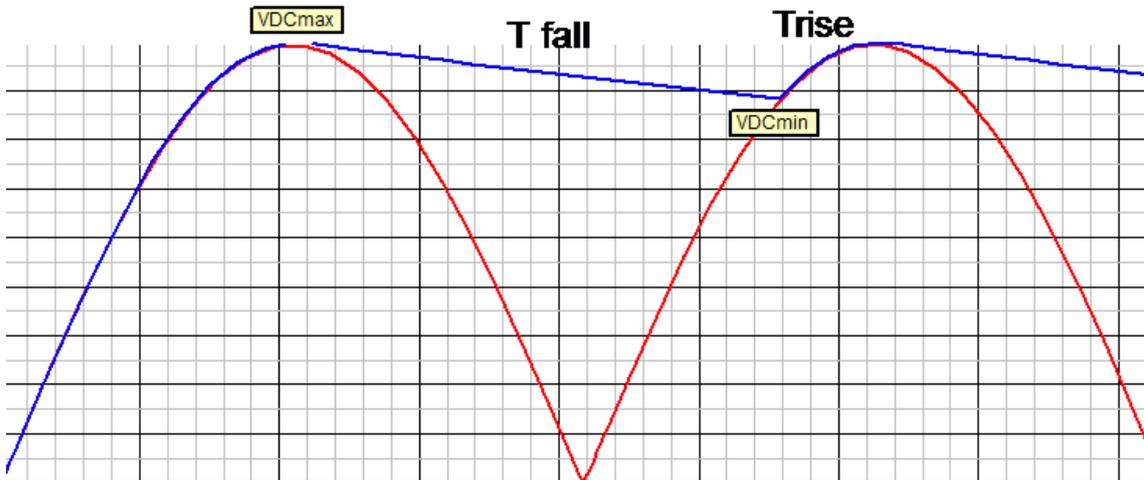


Figura 7.1 : esquemático utilizado para o projeto do conversor flyback

### 7.1) DIMENSIONAMENTO DO CAPACITOR DE RETIFICAÇÃO E DA FAIXA DE TENSÃO DC DE ENTRADA

É típico selecionar o capacitor de retificação  $C_{DC}$  entre  $2\text{-}3\mu\text{F}$  por watt de potência de entrada para a faixa de entrada universal ( $85\text{-}265\text{V}_{rms}$ ). [4] A fonte é projetada para uma potência de  $25\text{W}$  de saída, porém considerando um rendimento de  $75\%$ , a potência de entrada será de  $33.33\text{W}$ , que multiplicando por 2 encontra-se  $66.66\mu\text{F}$ . Então escolhe-se um capacitor de  $68\mu\text{F}$  de  $400\text{V}$ . A forma de onda da tensão no capacitor  $C_{DC}$  é mostrada na figura 7.1.



**Figura 7.2 : forma de onda da tensão retificada no capacitor  $C_{DC}$**

Com o capacitor escolhido, a mínima tensão no capacitor  $C_{DC}$  é deduzida da seguinte forma :

$$P_{in} \cdot T_{rede} \cdot (1 - DC_{carga}) = C_{DC} \cdot \left( (\sqrt{2} \cdot V_{rede_{min}})^2 - V_{DC_{min}}^2 \right)$$

$$V_{DC_{min}} = \sqrt{2 \cdot (V_{rede_{min}})^2 - \frac{P_{in} \cdot (1 - DC)}{C_{DC} \cdot f_{rede}}} \quad (7.1)$$

$$V_{DC_{min}} = \sqrt{2 \cdot (85V)^2 - \frac{33.33W \cdot (0.8)}{68\mu F \cdot 60Hz}} \cong 89V$$

Onde

$$DC_{carga} = \frac{T_{rise}}{T_{rede}} \quad (7.2)$$

com  $DC_{carga}$  tendo tipicamente valor igual a 0.2 e

$$V_{DC_{max}} = \sqrt{2} \cdot V_{rede_{max}} \cong 375V$$

## 7.2) ESCOLHA DO TRANSISTOR DE CHAVEAMENTO

Para a escolha correta do transistor de chaveamento, deve-se considerar a tensão máxima e a corrente máxima que ele pode suportar. Na figura 3.2 tem-se a forma de onda da tensão no transistor  $V_{DS}$  e a forma de onda da corrente no primário, que é a mesma corrente que passa no transistor.

Através do gráfico percebe-se que a tensão máxima no transistor é a soma da tensão de entrada  $V_{DC}$  com a tensão de saída refletida no primário durante o período  $T_{off}$ . A tensão de saída refletida no primário é igual a

$$V_{Rout} = \frac{N_{pri}}{N_{sec}} \cdot (V_{out} + V_F)$$

Onde  $V_{Rout}$  é a tensão de saída refletida no primário e  $\frac{N_{pri}}{N_{sec}}$  é a relação de espiras entre primário e secundário. Também foi considerado agora a queda de tensão direta  $V_F$  no diodo retificador do secundário. A tensão no transistor  $V_{DS}$  será máxima quando a tensão de entrada  $V_{DC}$  for máxima. Portanto,

$$V_{DS\ max} = V_{DC\ max} + \frac{N_{pri}}{N_{sec}} \cdot (V_{out} + V_F)$$

$$\text{Para } \frac{N_{pri}}{N_{sec}} = 10$$

$$V_{DS\ max} = 375 + \frac{N_{pri}}{N_{sec}} \cdot (5V + 1V) = 375 + 60 = 435V$$

Considerando uma tensão *Spike* no indutor primário de  $0.3V_{DC}$  tem-se

$$V_{DS\ max} = 435 + 112.5 = 548V$$

A partir da equação 6.6, a corrente de pico para o pior caso é

$$I_{pico} = \frac{2 \cdot P_{out} \cdot (1/\eta)}{V_{DC\ min} \cdot D}$$

Onde  $D = \frac{T_{on}}{T}$  é o *duty cycle*, que para garantir a condução descontínua, costuma ter valor máximo de 0.5. Será utilizado um *duty cycle* de 0.4. Então,

$$I_{pico} = \frac{2 \cdot 25 \cdot (1/0.75)}{90 \cdot 0.4} = 1.85A$$

Será utilizado o MOSFET IRFBC30 de canal N, que suporta uma tensão  $V_{GS}$  de 600 V e uma corrente de dreno  $I_D$  de 3.6A.

### 7.3) TEMPO DE CONDUÇÃO MÁXIMO

A equação 5.9 mostra que o tempo de condução máximo é

$$D_{max} = \frac{(V_{out} + V_F) \cdot \frac{N_{pri}}{N_{sec}}}{V_{DC\ min} + (V_{out} + V_F) \cdot \frac{N_{pri}}{N_{sec}}}$$

$$D_{max} = \frac{(5V + 1V) \cdot 10}{90 + (5 + 1) \cdot 10} = 0.4$$

## 7.4) INDUTÂNCIA PRIMÁRIA

A partir da equação 5.10, a indutância primária é representada por

$$L_{pri} = \frac{(V_{DC\ min} \cdot T_{on\ max})^2}{(2/\eta) \cdot T \cdot P_{out\ max}} = \frac{V_{DC\ min}^2 \cdot (D_{max}T)^2}{(2/\eta) \cdot T \cdot P_{out\ max}} = \frac{V_{DC\ min}^2 \cdot D_{max}^2}{(2/\eta) \cdot P_{out\ max} \cdot f_{min}}$$

Onde a frequência mínima de operação é escolhida como 35Khz.

$$L_{pri} = \frac{90^2 \cdot 0.4^2}{(2/0.75) \cdot 25 \cdot 35Khz} = 560\mu H$$

## 7.5) PROJETO DO TRANSFORMADOR

Será utilizado as seguintes variáveis no transformador :

- fator de utilização do primário :  $K_p = 0.7$  de  $K_p = 0.5$
- fator de utilização da área do enrolamento :  $K_w = 0.4$
- densidade de corrente nos indutores :  $J = 300A/cm^2$
- densidade máxima de corrente nos indutores :  $J_{max} = 350A/cm^2$
- queda de tensão nos diodos :  $V_F = 1V$
- densidade de fluxo magnético :  $\Delta B = B = 0.18T = 1.8 \times 10^3 G$
- máxima variação da densidade de fluxo magnético :  $\Delta B_{max} = 0,2T$

O produto  $A_e A_w$  é dado por

$$A_e A_w = \frac{1,1 P_{out} 10^4}{K_p \cdot K_w f_s \cdot J \cdot \Delta B} = \frac{1,125 \cdot 10^4}{0,5 \cdot 0,4 \cdot 300 \cdot 0,18} = 0,7275 cm^4$$

Então pode ser escolhido o núcleo E 30/14 da Thornton, que tem  $A_e A_w = 1,02 cm^4$ , com  $A_e = 1,2 cm^2$  e  $A_w = 0,85 cm^2$ .

O entreferro do transformador é

$$\delta = \frac{2\mu_0 P_{out} 10^8}{\Delta B^2 A_e \eta f_s} = \frac{2,4\pi \cdot 10^{-7} \cdot 18,75 \cdot 10^8}{0,18^2 \cdot 1,2 \cdot 10^{-2} \cdot 0,75 \cdot 35000} = 0,046 cm$$

$$lg = \frac{\delta}{2} = 0,023 cm$$

$$I_{pico} = 1,85 A$$

O número de espiras no primário e no secundário são dimensionados abaixo.

$$N_{pri} = \frac{B\delta}{0,4\pi I_{pico}} = \frac{1,8 \cdot 10^3 \cdot 0,046}{0,4\pi \cdot 1,85} = 36 \text{ espiras}$$

$$N_{sec} = N_{pri} \cdot \frac{(V_{out} + V_F)}{V_{DC\ min}} \cdot \frac{(1 - D_{max})}{D_{max}} = 36 \cdot \frac{(5+1)}{90} \cdot \frac{(1-0.4)}{0.4} = 4 \text{ espiras}$$

## 7.6) CÁLCULO DO CAPACITOR DO SECUNDÁRIO

O capacitor de filtro  $C_{out}$  pode ser calculado por

$$C_{out} = \frac{I_{out} D_{max}}{f_s \Delta V_{out}} = \frac{5A \cdot 0,4}{35Khz \cdot 50 \cdot 10^{-3}} = 1.14mF$$

Utilizou-se um capacitor de 1000uF /16V eletrolítico.

### 7.7) CORRENTE DE PICO NO SECUNDÁRIO

A corrente de pico no secundário é representada por

$$I_{sec\ pico} = \frac{2 \cdot I_{out}}{(1 - D_{max})} = \frac{10}{1 - 0.4} = 16.66A$$

### 7.8) MALHA DE CONTROLE

O TL431 tem as seguintes limitações de tensão e corrente :

- tensão entre cátodo e ânodo  $V_{KA}$  entre 2.5V e 36V
- corrente  $I_{KA}$  entre 1 e 100mA

Será escolhida uma corrente máxima  $I_{KA\ max} = I_{LED\ max}$  de 30mA e uma corrente mínima  $I_{KA\ min} = I_{LED\ min} = 1mA$ , que, através do datasheet do opto-acoplador 4N25, tem  $CTR = 0.2$  e  $CTR = 1.1$  respectivamente.

A partir da restrição 'a' da seção 6.1 tem-se :

$$(i_{LED\ max} \cdot CTR) \cdot (R_{FB} + R_s) < 0.7V$$

$$(30mA \cdot 0.2) \cdot (R_{FB} + R_s) < 0.7V$$

$$(R_{FB} + R_s) < \frac{0.7V}{6mA} < 117\Omega$$

Foi escolhido  $R_{FB} = 100\Omega$ . A escolha do resistor  $R_s$  é limitada pela sua máxima potência de dissipação, sendo escolhida a resistência mais baixa possível. Escolheu-se 3 resistores em paralelo de  $1\Omega$  de 0.5W, equivalente a  $R_s = 0,33\ \Omega$ .

A restrição 'b' da seção 6.1 também foi satisfeita e é mostrada abaixo

$$V_{FB\ min} + i_{pico\ max} \cdot R_s > 0.7V$$

$$(i_{LED\ min} \cdot CTR) \cdot (100 + 0,33) + 1,85A \cdot 0,33\Omega > 0.7V$$

Onde  $i_{LED\ min} = 5mA$  com  $CTR \cong 1.1$  (ver datasheet do 4N25) . Então

$$(5mA \cdot 1,1) \cdot (100 + 0,33) + 1,85A \cdot 0,33\Omega > 0.7V$$

## 8) RESULTADOS EXPERIMENTAIS

Abaixo estão algumas fotos mostrando as medições feitas no osciloscópio.

- Tensão de entrada  $V_{DC} = \sqrt{2} \cdot 127V$  e  $R_{out} = 27\Omega$

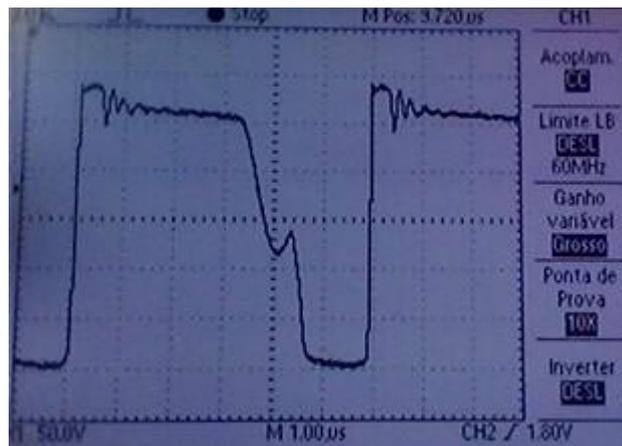


Figura 8.1 : forma de onda da tensão  $V_{DS}$  para  $V_{DC} = \sqrt{2} \cdot 127V$  e  $R_{out} = 27\Omega$

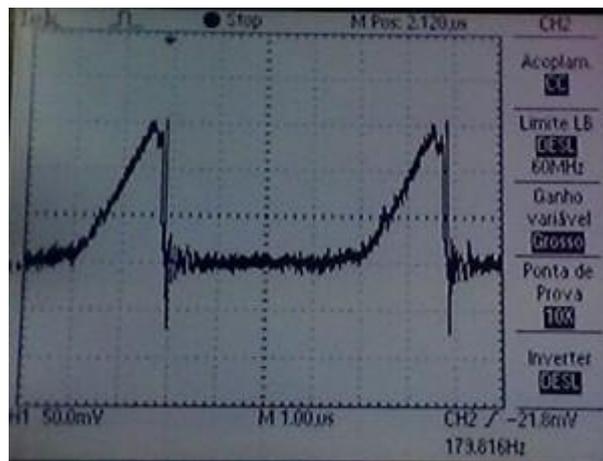


Figura 8.2 : forma de onda da corrente no primário para  $V_{DC} = \sqrt{2} \cdot 127V$  e  $R_{out} = 27\Omega$

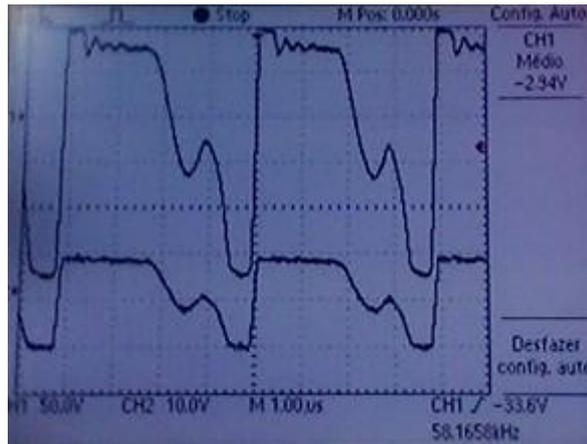


Figura 8.3 : forma de onda da tensão  $V_{DS}$  em cima e da tensão no secundário em baixo para  $V_{DC} = \sqrt{2} \cdot 127V$  e  $R_{out} = 27\Omega$

- Tensão de entrada  $V_{DC} = \sqrt{2} \cdot 127V$  e  $R_{out} = 2\Omega$

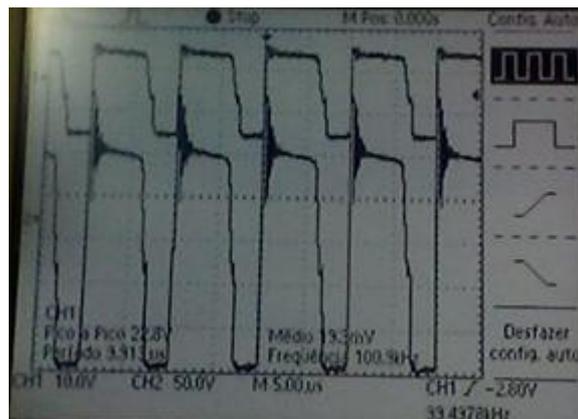


Figura 8.4 : forma de onda da tensão  $V_{DS}$  em baixo e da tensão no secundário em cima para  $V_{DC} = \sqrt{2} \cdot 127V$  e  $R_{out} = 2\Omega$

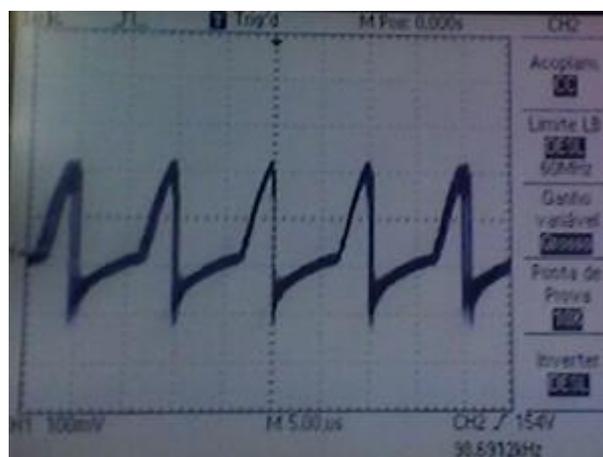


Figura 8.5 : forma de onda da corrente no primário para  $V_{DC} = \sqrt{2} \cdot 127V$  e  $R_{out} = 2\Omega$

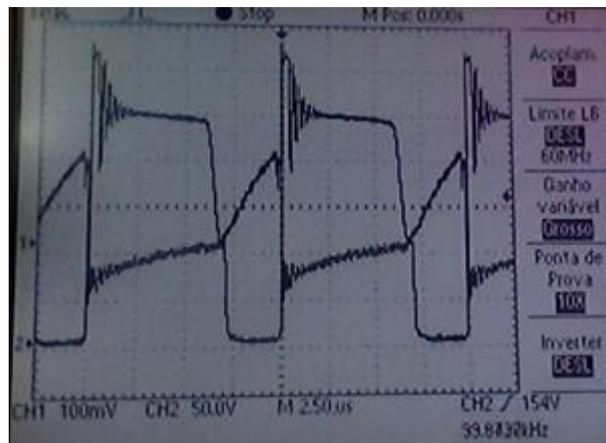


Figura 8.6 : formas de onda da corrente no primário e da tensão  $V_{DS}$  para  $V_{DC} = \sqrt{2} \cdot 127V$  e  $R_{out} = 2\Omega$

- Tensão de entrada  $V_{DC} = \sqrt{2} \cdot 220V$  e  $R_{out} = 27\Omega$

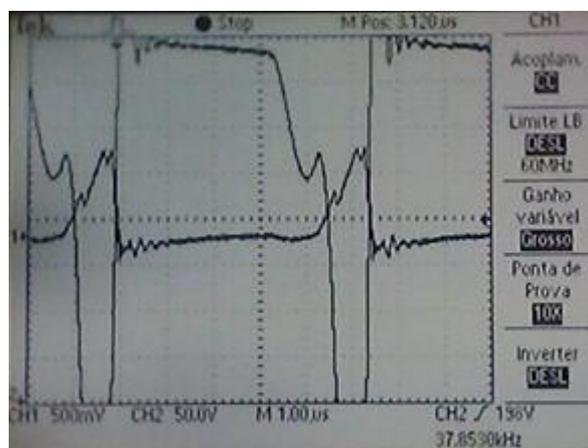
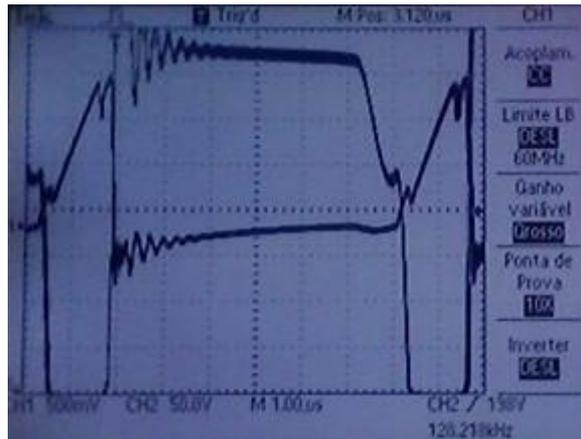
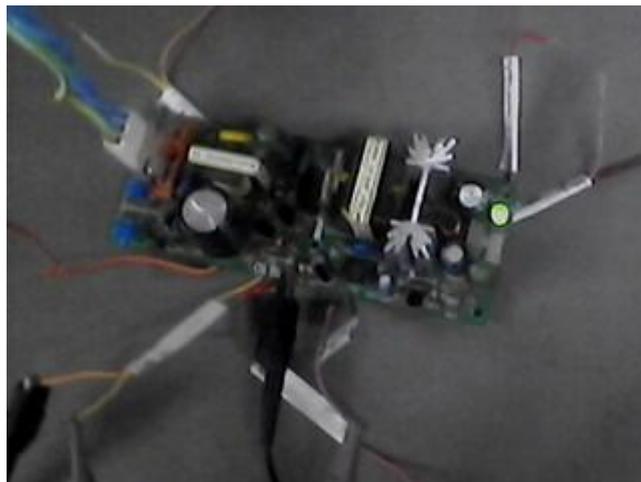


Figura 8.7 : formas de onda da corrente no primário e da tensão  $V_{DS}$  para  $V_{DC} = \sqrt{2} \cdot 220V$  e  $R_{out} = 27\Omega$

- Tensão de entrada  $V_{DC} = \sqrt{2} \cdot 220V_{rms}$  e  $R_{out} = 2\Omega$



- **Figura 8.8** : formas de onda da corrente no primário e da tensão  $V_{DS}$  para  $V_{DC} = \sqrt{2} \cdot 220V_{rms}$  e  $R_{out} = 2\Omega$



**Figura 8.9** : protótipo da fonte flyback auto-oscilante

Como visto teoricamente, o maior *Duty cycle* deve ocorrer na menor tensão de entrada  $V_{DC}$  e na maior carga. As figuras 8.4, 8.5 e 8.6 são as que se encontram nesta situação para os testes feitos ( $V_{DC} \cong \sqrt{2} \cdot 127V \cong 179V$  e  $R_{out} = 2\Omega$ ), possuindo o maior período de condução  $T_{on} \cong 2,5\mu s$  e a menor frequência de chaveamento ( $f_s = 100Khz$ ). Também foi comprovado experimentalmente que, para carga constante e elevação da tensão de entrada  $V_{DC}$ , tem-se diminuição do período de condução  $T_{on}$ . Para a carga  $R_{out} = 27\Omega$ , o período de condução para  $V_{DC} = 127 \cdot \sqrt{2}$  é igual a  $T_{on} \cong 2\mu s$  e para  $V_{DC} = 220 \cdot \sqrt{2}$  tem-se  $T_{on} \cong 1\mu s$ . Essa diminuição do período de condução ocorre porque com o aumento da tensão de entrada  $V_{DC}$  eleva-se a inclinação da corrente em forma de rampa, como visto na figura 5.1. Foi verificado também que as formas de onda experimentais estão de acordo com as mostradas no capítulo 3.

## 9) CONCLUSÕES

Nesse trabalho de conclusão de curso foi analisado e implementado um conversor flyback auto-oscilante. Esse conversor é muito utilizado industrialmente, mas pouco comentado na literatura. Seu largo uso industrial deve-se ao baixo custo e elevada confiabilidade. Apesar de ter semelhante desempenho ao conversor controlado por PWM, seu projeto é mais complexo e trabalhoso. Isso acontece principalmente pela falta de informação sobre o assunto, já que existem circuitos integrados dedicados no mercado que implementam toda a parte de controle por PWM. E os fabricantes desses integrados fornecem notas de explicação sobre o projeto de forma detalhada.

A pesquisa bibliográfica, apesar de escassa, foi fundamental tanto na análise quanto no projeto do conversor. Especialmente a forma como o enrolamento auxiliar do transformador faz com que o MOSFET ligue após a desmagnetização completa do núcleo, fazendo com que o conversor opere obrigatoriamente em condução descontínua e tornando o circuito auto-oscilante.

A montagem final do protótipo foi realizada com sucesso e os ensaios iniciais mostraram bons resultados. Entretanto, antes desse conversor integrar realmente o produto ao qual ele se destina (painel de leds para sinalização de trânsito e de rodovias), ensaios mais “pesados” ainda deverão ser realizados.

**REFERÊNCIAS BIBLIOGRÁFICAS :**

- [1] Practical Switching Power Supply Design (Motorola Series in Solid State Electronics)  
: Marty Brown, Academic Press; 1 edition (April 11, 1990)
- [2] Switch-Mode Power Supplies Spice Simulations and Practical Design : Christophe Basso,  
McGraw-Hill Professional; 1 edition (January 14, 2008)
- [3] Switching Power Supply Design, 3rd Ed.:Abraham Pressman, Keith Billings, Taylor  
Morey, McGraw-Hill Professional; 3 edition (March 26, 2009)
- [4] Application Note AN4137 : Design Guidelines for Off-line Flyback Converters Using  
Fairchild Power Switch (FPS)
- [5] Analysis and Design of Self-Oscillating Flyback Converter : Brian T. Irving and Milan M.  
Jovanović, Delta Products Corporation, Power Electronics Laboratory
- [6] Projetos de Fontes Chaveadas : Ivo Barbi, Edição do autor, segunda edição
- [7] United States Patent Application Publication : Yin, Pub.No.: US 2011/00226278 A1,  
Pub. Date: Feb. 3, 2011