

119

**VERIFICAÇÃO DE CIRCUITOS INTEGRADOS UTILIZANDO A FERRAMENTA FASTSCAN®.** *Luca Bochi Saldanha, Cristiano Lazzari, Ricardo Augusto da Luz Reis (orient.) (UFRGS).*

O objetivo deste trabalho é verificar se circuitos integrados estão funcionando corretamente. Eles são gerados a partir de uma lista de transistores (netlist Spice) e precisamos verificar se correspondem à sua descrição em Verilog. Deseja-se utilizar a ferramenta FastScan® da empresa Mentor Graphics® para auxiliar nesta verificação. Testes exaustivos (todas as possibilidades de entrada devem ser testadas) requerem muito poder computacional, por isso uma outra abordagem é bastante útil. A partir da descrição de circuitos em Verilog pode-se obter um reduzido número de vetores de entrada de modo a testar a totalidade do circuito. Isto é feito com o uso do FastScan®. Tendo em mãos esses vetores gerados e a saída que o circuito deve fornecer é fácil pensar em um método eficaz para realizar a verificação. Na descrição Spice do circuito anexamos fontes nas entradas que correspondem aos vetores gerados pelo FastScan®. Depois disso comparamos através de portas XOR a saída do circuito com a saída correta (também obtida com o FastScan®). Se o resultado das XOR for '0' então o circuito funciona como esperado, caso contrário sabemos que há um erro e qual vetor de teste o gerou. Este procedimento possibilita fazer uma verificação funcional do circuito bem como do atraso do mesmo.