

Sessão 35
Microeletrônica C

306

DESENVOLVIMENTO DE FILTROS FIR PARALELOS OTIMIZADOS COM TÉCNICAS DE REPRESENTAÇÃO "SIGNED-DIGIT". *Fábio Fabian Daitx, Fábio Daitx, Eduardo Costa, Paulo Flores, Sergio Bampi (orient.)* (UFRGS).

Os módulos de filtros FIR são importantes em sistemas de comunicação digital. Estes filtros podem ser realizados em hardware para aplicações de alta performance, ao invés de utilizar implementação soft em DSP. Na sua forma transposta os filtros FIR fazem a multiplicação de uma palavra digital por múltiplas constantes. Na implementação ASIC, a arquitetura paralela dedicada pode ser implementada fazendo as multiplicações por uma série de operações de somas e deslocamentos. Muitos trabalhos recentes tem se focado na otimizações de arquiteturas para filtros digitais explorando o máximo compartilhamento de subexpressões comuns no bloco multiplicador. Este trabalho propõe um padrão para representaressas soluções para o problema da Multiplicação por Múltiplas Constantes (MCM - "Multiple Constants Multiplication"). Com isso, foi dado o primeiro passo no desenvolvimento de um compilador otimizador que lê um conjunto de coeficientes de um filtro e gera código VHDL de alto desempenho. Esta representação foi utilizada como base para o desenvolvimento de uma ferramenta simplificada que emula esse compilador gerando automaticamente descrições VHDL para filtros FIR otimizados. Foi aplicada a solução proposta em [COS 06] para o problema da MCM e foi utilizada a saída padrão produzida para gerar filtros digitais FIR usando a ferramenta implementada. Assim, foi possível comparar diferentes filtros gerados nesse trabalho com os filtros gerados por uma ferramenta profissional com os mesmos propósitos, o Matlab, obtendo significativos ganhos em área e frequência de operação.