

O desempenho de um circuito digital implementado em um dispositivo FPGA depende da síntese lógica realizada, da localização física desta síntese no dispositivo e, em última escala, do tempo de propagação de cada elemento lógico e da rota de propagação do sinal. Devido a esses fatores, somado com a popularização e o crescente uso de FPGAs, faz-se necessário projetar circuitos específicos para medir o atraso nos caminhos do dispositivo, a fim de descobrir qual o real desempenho que tal componente pode alcançar. A metodologia a ser utilizada requer o uso de simulação em software, onde serão configurados os caminhos por onde o sinal irá se propagar, e também conta com a medição real do desempenho, utilizando as ferramentas adequadas, como osciloscópio e gerador de sinais. Os circuitos serão descritos por código VHDL e serão passados para o dispositivo FPGA.

Será feito um estudo comparativo entre os circuitos estudados, traçando um paralelo nas principais questões: complexidade do circuito e exatidão das medidas realizadas.