

**UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL  
ESCOLA DE ENGENHARIA  
DEPARTAMENTO DE ENGENHARIA ELÉTRICA**

**CARLOS ALBERTO TURCATTO**

**PROJETO DE DIPLOMAÇÃO  
INVERSOR DE TENSÃO 127V/1kVA**

**Porto alegre**

**2010**

**UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL**  
**ESCOLA DE ENGENHARIA**  
**DEPARTAMENTO DE ENGENHARIA ELÉTRICA**

**INVERSOR DE TENSÃO 127V/1kVA**

Projeto de diplomação apresentado ao Departamento de Engenharia Elétrica da Universidade Federal do Rio Grande do Sul, como parte dos requisitos para Graduação em Engenharia Elétrica.

**ORIENTADOR:** Prof. Dr. Yeddo Braga Blauth

Porto Alegre  
2010

**UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL**  
**ESCOLA DE ENGENHARIA**  
**DEPARTAMENTO DE ENGENHARIA ELÉTRICA**

**CARLOS ALBERTO TURCATTO**

**INVERSOR DE TENSÃO 127V/ 1kVA**

Este projeto foi julgado adequado para fazer jus aos créditos da disciplina de “Projeto de Diplomação” do Departamento de Engenharia Elétrica e aprovado em sua forma final pelo Orientador e pela Banca Examinadora.

Orientador: \_\_\_\_\_

Professor YEDDO BRAGA BLAETH, UFRGS.

Doutor em Eletrônica de Potência e Acionamento Elétrico  
pela Universidade Federal de Santa Catarina- Florianópolis,  
Brasil

Banca examinadora:

Professor Luís Alberto Pereira, UFRGS

Doutor em Engenharia Elétrica pela Universität Kaiserslautern - Alemanha

Professor Tristão Júlio Garcia dos Santos, UFRGS

Especialista em Automação e Sistemas de Controle pela Universidade Federal de  
Santa Catarina – Florianópolis, Brasil

Porto Alegre, dezembro de 2010

## **DEDICATÓRIA**

Dedico este trabalho a meus pais, por todo o apoio e incentivo em todos os momentos desta caminhada.

## **AGRADECIMENTOS**

Agradeço a Deus.

Ao professor Yeddo Braga Blauth, pela orientação e pelo apoio dado, tornando possível a realização deste trabalho, mas acima de tudo pelos importantes conhecimentos e informações transmitidos.

A todos os professores da UFRGS, o meu reconhecimento e sinceros agradecimentos.

Aos meus pais, de quem sempre recebi palavras de incentivo e apoio.

Aos meus irmãos, que da mesma forma foram muito importantes para que eu pudesse chegar ao final desta jornada.

## RESUMO

Este trabalho aborda a análise, projeto e implementação de um inversor de tensão monofásico de baixa potência visando sua utilização em um conjunto de geração de energia a partir de fonte eólica ou solar. O inversor apresenta características que permitem sua operação em regime isolado fornecendo energia com qualidade equivalente à fornecida pelo Sistema Público de Distribuição de Energia Elétrica.

**Palavras-chaves: Engenharia Elétrica. Modulação PWM. Inversor de tensão.**

## **ABSTRACT**

This study reports the analysis, project and implementation of a low power single-phase voltage source inverter aiming its use in a set of power generation from wind power or solar energy. The voltage source inverter has features that allows its operation in isolated system providing energy with equivalent quality such as provided by Public Distribution System of Electrical Energy.

**Key words:** Electrical Engineering; PWM Modulation; Voltage Source Inverter.

# SUMÁRIO

LISTA DE ILUSTRAÇÕES .....	VIII
LISTA DE ABREVIATURAS .....	X
LISTA DE TABELAS .....	XI
<b>1 INTRODUÇÃO .....</b>	<b>1</b>
<b>2 O INVERSOR MONOFÁSICO DE TENSÃO .....</b>	<b>3</b>
<b>2.1 FUNDAMENTOS .....</b>	<b>3</b>
<b>2.2 TÉCNICAS DE MODULAÇÃO .....</b>	<b>6</b>
<b>3 CONSIDERAÇÕES INICIAIS .....</b>	<b>9</b>
<b>3.1 VISÃO GERAL DO CIRCUITO DE POTÊNCIA .....</b>	<b>9</b>
<b>3.2 VISÃO GERAL DO CIRCUITO DE COMANDO .....</b>	<b>10</b>
<b>3.3 VISÃO GERAL DO CIRCUITO DE CONTROLE .....</b>	<b>13</b>
<b>4 PROJETO .....</b>	<b>17</b>
<b>4.1 CIRCUITO DE COMANDO .....</b>	<b>17</b>
<b>4.2 CIRCUITO DE POTÊNCIA .....</b>	<b>24</b>
<b>4.3 CIRCUITO DE CONTROLE .....</b>	<b>26</b>
<b>4.4 CIRCUITO COMPLETO .....</b>	<b>30</b>
<b>5 ENSAIOS .....</b>	<b>33</b>
<b>5.1 INSTRUMENTOS UTILIZADOS .....</b>	<b>33</b>
<b>5.2 VERIFICAÇÃO DO CIRCUITO DE COMANDO .....</b>	<b>33</b>
<b>5.3 RECURSOS AUXILIARES PARA REALIZAÇÃO DOS ENSAIOS DE POTÊNCIA .....</b>	<b>36</b>
<b>5.4 AJUSTE DOS CIRCUITOS DE CONTROLE .....</b>	<b>37</b>
<b>5.5 ENSAIO EM REGIME PERMANENTE E TRANSITÓRIO .....</b>	<b>39</b>
<b>6 CONCLUSÃO .....</b>	<b>42</b>
<b>7 BIBLIOGRAFIA .....</b>	<b>43</b>



## LISTA DE ILUSTRAÇÕES

Fig. 1.1: Diagrama de blocos de um sistema de geração eólico.....	1
Fig 2.1: Configurações mais utilizadas em inversores monofásicos (a) Ponte completa; (b) Meia ponte.....	3
Fig 2.2: Relação entre potência e frequência de chaveamento de componentes e sua tendência de avanço para futuras aplicações .....	5
Fig 2.3: Estrutura de um IGBT .....	6
Fig 2.4: Modulação da largura de pulsos com referencia senoidal (PWMS) dois Níveis .....	7
Fig 2.5: Modulação da largura de pulsos com referencia senoidal (PWMS) três níveis .....	7
Fig 3.1: Bloco de potência do inversor de tensão e filtro de saída.....	9
Fig 3.2: Possíveis modos de operação para o inversor .....	10
Fig 3.3: Estrutura dos blocos funcionais do circuito de comando .....	12
Fig 3.4: Diagrama de blocos padrão de um sistema de controle realimentado .....	13
Fig 3.5: Circuito utilizado para controlar a forma de onda da tensão de saída .....	14
Fig 3.6: Lugar das raízes da Função de Transferência de Malha Fechada .....	15
Fig 3.7: Diagrama de blocos do circuito de controle integral.....	16
Fig 4.1: Circuito oscilador e divisor de frequência.....	17
Fig 4.2: Circuito integrador responsável pela obtenção da onda triangular $V_{tri}$ .....	18
Fig 4.3: Circuito completo dos filtros de primeira ordem conectados em cascata.....	20
Fig 4.4: Circuito condicionador de sinais e gerador de tempo morto para os pulsos de acionamento dos IGBTs.....	21
Fig 4.5: Tempo morto entre os pulsos PWM_1 e PWM_2.....	23
Fig 4.6: Circuito do controlador de ação integral.....	29
Fig 4.7: Circuito utilizado como sensor da tensão de saída $V_o$ .....	29
Fig 4.8: Diagrama esquemático completo .....	32
Fig 5.1: Onda quadrada de 7,68 kHz aplicada ao integrador e a respectiva triangular obtida na saída.....	34
Fig 5.2: Sinal de onda quadrada de 60 Hz ( $V_{q2}$ ) e sinal senoidal $V_r$ após filtragem.....	34
Fig 5.3: tempo morto inserido entre os pulsos de comando dos <i>gates</i> 2 e 3.....	35

Fig 5.4: Resposta do controlador para o pólo de alta frequência em 151600 rad/s e $K_{\text{controlador}}$ igual a 32 .....	37
Fig 5.5: Tensão $V_o$ na saída do inversor para diferentes valores de carga .....	38
Figura 5.6; Ensaio de regime transitório para uma carga de 810 W.....	40

## LISTA DE ABREVIATURAS

2N .....	Dois níveis de tensão;
3N .....	Três níveis de tensão;
ASIC .....	Circuitos integrados de aplicação específica;
DSP .....	Microprocessadores que operam em tempo real com grande velocidade;
$\varepsilon_{cc}$ .....	Erro na amplitude da tensão de saída ( $V_o$ ) do inversor;
$f_c$ .....	Frequência de chaveamento dos IGBTs;
$f_{ref}$ .....	Frequência do sinal de referência para geração do sinal PWM;
$f_{tri}$ .....	Frequência da onda portadora;
GTO .....	Tiristor que permite o desligamento pelo <i>gate</i> ;
IGBT .....	Transistor bipolar de porta isolada;
IGCT .....	Tiristor com controle integrado para comutação;
IPM .....	Módulo de potência inteligente;
LEPACE .....	Laboratório de eletrônica de potência e acionamento elétrico;
$m_a$ .....	Índice de modulação de amplitude;
$m_f$ .....	Índice de modulação de frequência;
MOSFET .....	Transistor de efeito de campo Metal-óxido-semicondutor;
PEBB .....	Bloco de eletrônica de potência;
PIC .....	Família de microcontroladores;
PID .....	Controle de ação proporcional, integral e derivativa;
PWM_1 .....	Sinal PWM com tempo morto para acionar dois IGBTs;
PWM_2 .....	Sinal PWM complementar ao PWM_1 e com tempo morto;
PWMS .....	Sinal PWM com referência senoidal;
RMS .....	Valor Médio Quadrático de uma função, valor eficaz;
$V_{AC}$ .....	Tensão alternada;
$V_B$ .....	Tensão contínua fornecida pelo banco de baterias;
$V_{DC}$ .....	Tensão contínua;
$V_{e1}$ .....	Sinal de tensão contínua usado como referência;
$V_{e2}$ .....	Sinal de tensão contínua proporcional à amplitude da tensão de saída ( $V_o$ );
$V_o$ .....	Tensão de saída aplicada à carga;
$V_r$ .....	Sinal senoidal obtido por filtragem de harmônicas presentes na onda quadrada ( $V_{q2}$ );
$V_{ref}$ .....	Sinal de referência usado para gerar o sinal PWM;
$V_s$ .....	Tensão de saída do circuito inversor e que é aplicada ao filtro LC;
$V_{sat}$ .....	Tensão de saturação dos amplificadores operacionais;
$V_t$ .....	Sinal fornecido pelo transdutor;
$V_{tr1}$ .....	Sinal triangular da onda portadora na modulação em 3 níveis;
$V_{tr2}$ .....	Sinal triangular da onda portadora invertido em relação ao sinal $V_{tr1}$ na modulação em 3 níveis;
$V_{tri}$ .....	Sinal triangular da onda portadora na modulação em 2 níveis;

## LISTA DE TABELAS

Tabela 5.1: Conteúdo harmônico presente na onda senoidal $V_r$ .....	35
Tabela 5.2: Resultados obtidos de simulação para o controlador PID mantendo fixa a posição dos zeros e variando-se o pólo de alta frequência e o ganho estático .....	38
Tabela 5.3; Análise espectral da tensão de saída do inversor para diferentes correntes de carga .....	40

# 1 INTRODUÇÃO

O aproveitamento de fontes de energia alternativas como a energia eólica e a energia solar em pequena escala para atender instalações consumidoras, localizadas principalmente em áreas rurais, é uma possibilidade a ser considerada diante do crescente consumo de energia e da escassez de fontes para geração.

Produzir a energia no local de consumo dispensa a construção de redes elétricas para transmitir energia, muitas vezes por longas distâncias. Assim, o custo envolvido com a instalação de unidades geradoras de energia elétrica no local de consumo poderia compensar, em alguns casos, o custo envolvido na construção da rede elétrica necessária para realizar a conexão destes consumidores ao Sistema Público de Distribuição de Energia Elétrica.

Para o caso das fontes eólica e solar, que dependem da ocorrência de vento e da incidência direta da luz solar, respectivamente, o sistema deve ter capacidade de armazenar a energia produzida para que possa ser utilizada de acordo com a necessidade do consumidor. A forma tradicional de se fazer isto é com um banco de baterias e a partir deste, utilizar um inversor de tensão para converter a energia acumulada para a forma alternada com a amplitude e frequência adequadas ao consumo.

A figura 1.1 ilustra, através de diagrama de blocos, o sistema descrito.

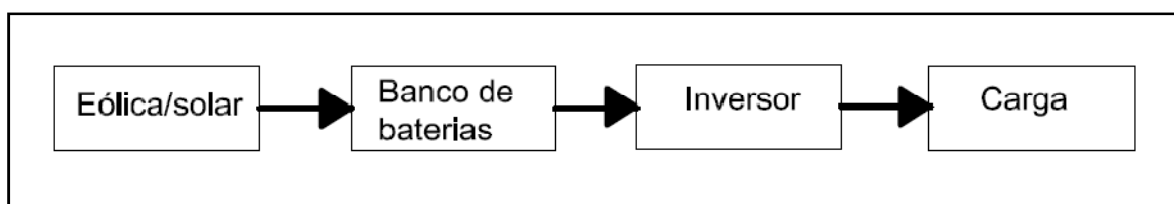


Figura 1.1; Diagrama de blocos de um sistema de geração eólico.

Este trabalho se propõe a analisar, projetar e implementar um inversor de tensão monofásico em ponte completa e seus circuitos auxiliares.

O inversor deverá apresentar as seguintes características:

- Tensão alternada de saída de 127 V RMS;
- Frequência estável em 60 Hz;
- Potência máxima de saída igual a 1 kVA.

O conhecimento adquirido em disciplinas como Eletrônica digital, Eletrônica Fundamental I e II, Eletrônica de Potência e Sistemas de Controle foi essencial na realização deste trabalho.

O texto é dividido em seis capítulos.

O capítulo 2 apresenta uma visão geral do inversor e de suas técnicas de modulação.

O capítulo 3 apresenta uma visão geral dos blocos de potência, comando e controle.

O capítulo 4 apresenta o projeto dos diversos circuitos utilizados para implementar os blocos de potência, comando e controle.

Os resultados obtidos nos ensaios realizados são apresentados no capítulo 5 e o capítulo 6 encerra o trabalho apresentando as principais conclusões.

## 2 O INVERSOR MONOFÁSICO DE TENSÃO

### 2.1 FUNDAMENTOS

Um inversor de tensão é um conversor que fornece tensão alternada ( $V_{AC}$ ) na saída a partir de uma tensão contínua ( $V_{DC}$ ) de entrada.

Esta conversão é feita com a utilização de semicondutores que operam exclusivamente saturados ou bloqueados, isto é, operam como chaves.

Em inversores monofásicos, as duas configurações mais utilizadas são conhecidas como “Ponte completa” e “Meia ponte”, como mostra a figura 2.1.

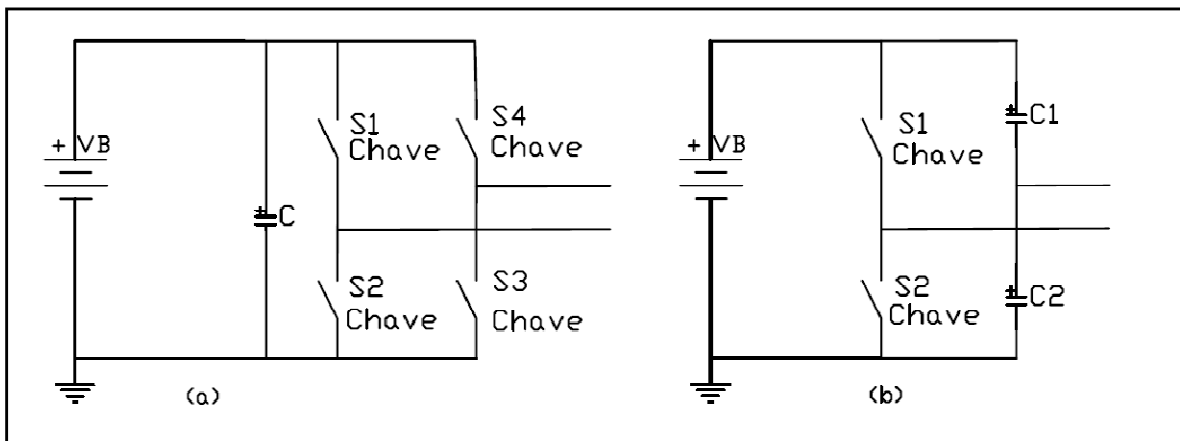


Figura 2.1; Configurações mais utilizadas em inversores monofásicos [1]: (a) Ponte completa; (b) Meia ponte.

A configuração em ponte completa fornece tensão de saída com amplitude próxima do valor da tensão do banco de baterias  $V_B$ , enquanto que a configuração em meia ponte fornece apenas metade deste valor.

Os componentes eletrônicos utilizados como chave nestas configurações e os circuitos integrados responsáveis pelas funções de geração dos padrões de modulação (PWM), controle e supervisão são o resultado de décadas de evolução, iniciada com a invenção do diodo, a mais de setenta anos.

De acordo com [2], esta evolução segue a seguinte escala de tempo:

- Primeira Geração (1958 – 1975): diodos, tiristores e triacs;
- Segunda Geração (1975 - 1985): transistores bipolares, MOSFETs, GTOs, microprocessadores, ASICs e PICs;
- Terceira Geração (1985 - 1995): IGBTs, módulos de potência (IPMs) e DSPs;
- Quarta Geração (a partir de 1995): IGCT (*Integrated gate-commutated thyristor*), PEBB (*Power electronic building block*), técnicas de lógica Fuzzy, redes neurais, algoritmos genéticos, etc.

A figura 2.2 mostra um gráfico que relaciona a potência com a frequência de chaveamento dos componentes mais utilizados atualmente em inversores [2].



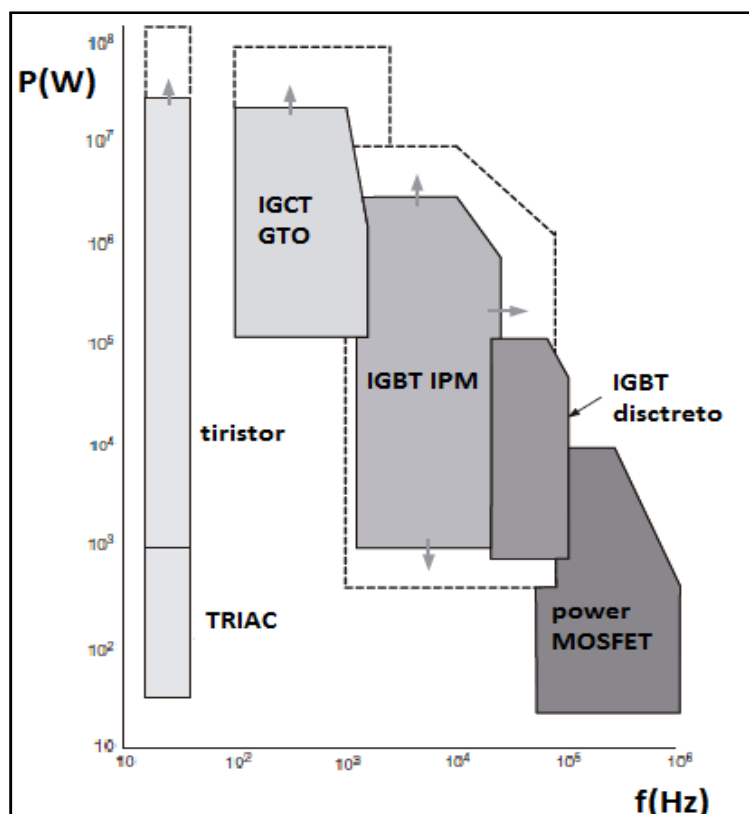


Figura 2.2; Relação entre potência e frequência de chaveamento de componentes e sua tendência de avanço para futuras aplicações. [2].

A linha pontilhada que acompanha cada classe de componentes indica a tendência de avanço nas características.

Observa-se que para baixas potências (até 10 kW) podem ser empregados IGBTs ou MOSFETs de potência, operando com frequências de chaveamento ( $f_c$ ) entre 2 kHz e 200 kHz.

Considerando-se que o inversor deste trabalho é de 1 kVA, serão utilizados IGBTs com frequência de chaveamento ( $F_c$ ) entre 5 e 10 kHz.

Um IGBT (do inglês : *insulated gate bipolar transistor*) combina as vantagens dos transistores bipolares de junção (BJTs) e MOSFETs [3]. Assim como os MOSFETs, o IGBT apresenta elevada impedância de entrada e facilidade de controle. Quando em condução, o IGBT apresenta baixas perdas, característica típica dos BJTs.

A figura 2.3 mostra a estrutura de um IGBT, que é idêntica à do MOSFET, exceto pela camada P+ que forma o coletor.

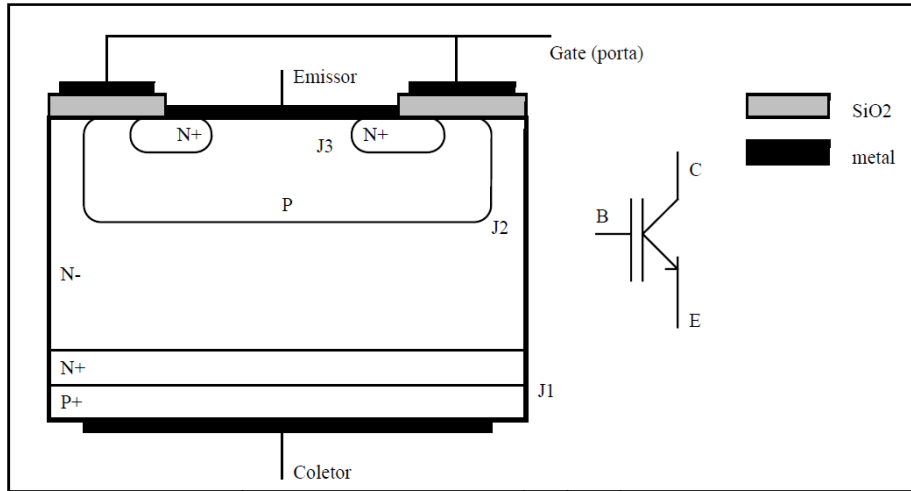


Figura 2.3; Estrutura de um IGBT [3].

A performance de um IGBT está mais próxima de um BJT do que de um MOSFET. Isso porque a entrada em condução depende da injeção de portadores minoritários (lacunas) na camada N- provenientes da camada P+.

O controle do IGBT é igual ao do MOSFET e é feito pela aplicação de uma tensão entre *gate* e emissor.

## 2.2 TÉCNICAS DE MODULAÇÃO

A técnica de modulação mais utilizada em inversores monofásicos de tensão é a modulação por largura de pulso com referência senoidal (PWMS). Nestes inversores a modulação pode ser de dois níveis (2N) ou de três níveis (3N), de acordo com as figuras 2.4 e 2.5.

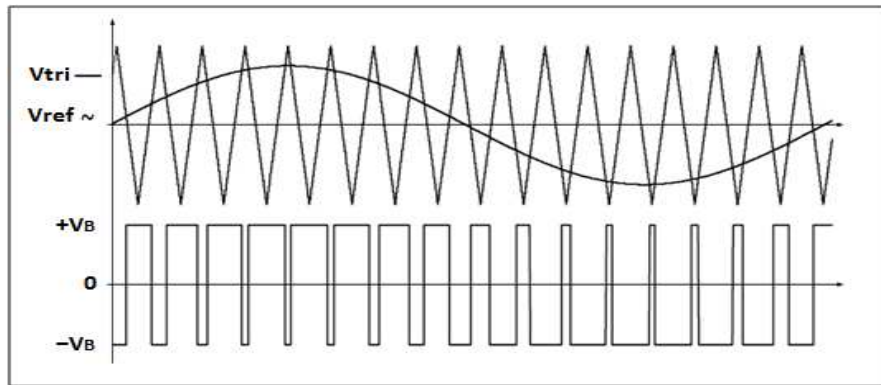


Figura 2.4; Modulação da largura de pulsos com referencia senoidal (PWMS) dois níveis; [4].

A figura 2.4 mostra que o sinal PWM pode ser obtido a partir da comparação entre uma onda senoidal e uma onda triangular. Com essa técnica, obtém-se na saída do inversor uma tensão que somente pode assumir dois níveis de tensão ( $-V_B$  e  $+V_B$ ).

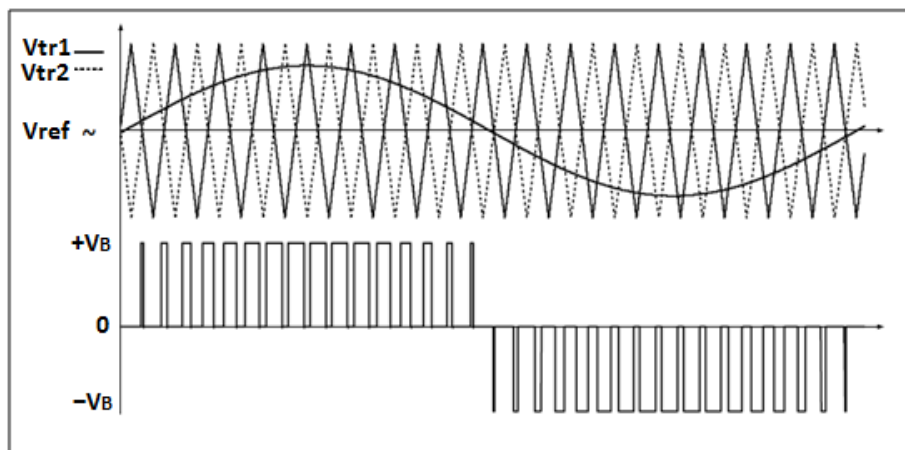


Figura 2.5; Modulação da largura de pulsos com referencia senoidal (PWMS) três níveis; [4].

Na figura 2.5, duas ondas triangulares ( $V_{tr1}$  e  $V_{tr2}$ ) são utilizadas e a tensão de saída do inversor pode assumir três níveis de tensão ( $-V_B$ ,  $0$  e  $+V_B$ ). Com essa técnica obtém-se menor *ripple* de corrente de saída (tipicamente, um terço menor que a de dois níveis).

Teoricamente, ambas as técnicas geram tensões de saída com harmônicas de altas frequências, as quais são relativamente fáceis de serem filtradas.

Da prática, no entanto, sabe-se que implementar a técnica de três níveis (figura 2.5), envolve circuitos com maior complexidade e com maior sensibilidade a ruídos.

Por esta razão, por simplicidade, neste trabalho decidiu-se utilizar a técnica (2N) apresentada na figura 2.4.

Em ambos os casos, a amplitude da tensão na saída do inversor pode ser controlada pelo Índice de Modulação de Amplitude ( $m_a$ ), dado pela seguinte relação:

$$m_a = \frac{V_{ref}}{V_{tri}} \quad (2.1)$$

Normalmente o índice  $m_a$  é ajustado variando a amplitude da onda senoidal de referência ( $V_{ref}$ ), enquanto a amplitude da onda portadora ( $V_{tri}$ ) é mantida constante.

Quando o índice  $m_a$  é maior ou igual a um, há sobre-modulação. A sobre-modulação provoca distorção na forma de onda da tensão de saída do inversor.

A relação entre a frequência da onda triangular ( $f_{tri}$ ) e a frequência da onda senoidal ( $f_{ref}$ ) fornece o Índice de Modulação de Frequência ( $m_f$ ):

$$m_f = \frac{f_{tri}}{f_{ref}} \quad (2.2)$$

No caso em que estas duas frequências estão sincronizadas com o índice  $m_f$  representado por um número inteiro, então temos um sinal PWM ‘síncrono’.

Quando o sinal PWM não é síncrono, podem surgir harmônicas com frequência não múltipla da frequência fundamental, aumentando ainda mais o conteúdo harmônico total presente na tensão de saída [5]. Para evitar este problema, decidiu-se utilizar as duas frequências,  $f_{tri}$  e  $f_{ref}$  sincronizadas.

### 3 CONSIDERAÇÕES INICIAIS

#### 3.1 VISÃO GERAL DO CIRCUITO DE POTÊNCIA

O circuito de potência utilizado neste trabalho é mostrado na figura 3.1. Este bloco é composto por um circuito inversor em ponte completa e um filtro LC.

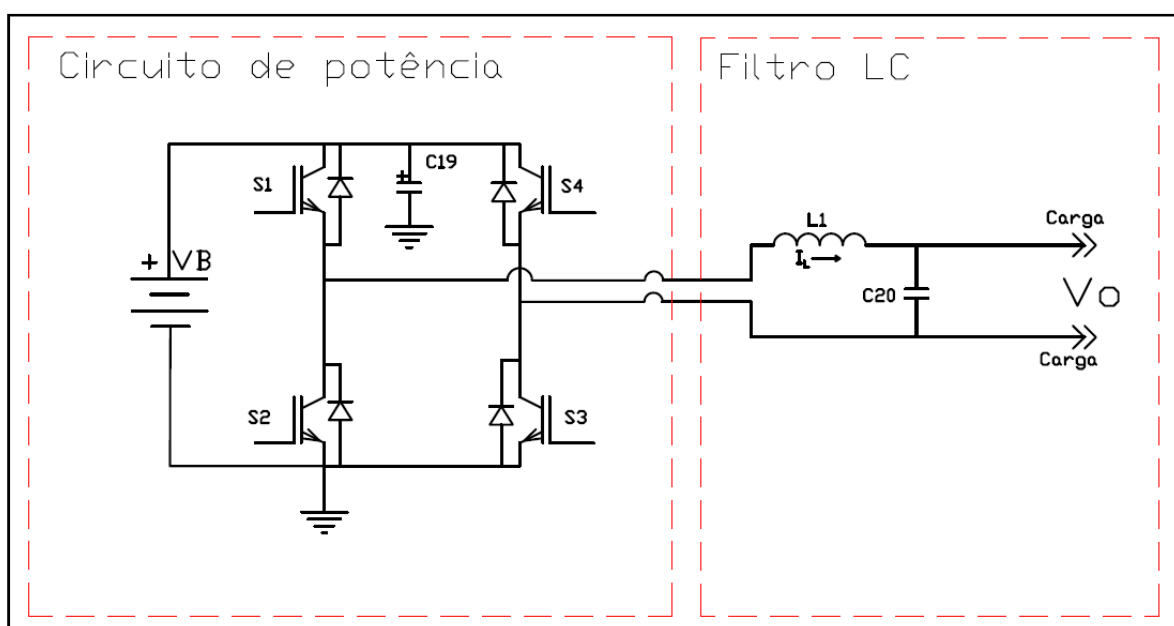


Figura 3.1; Circuito de potência do inversor de tensão e filtro de saída.

Nota-se, a partir da figura 2.1, que as chaves S1, S2, S3 e S4 são, na verdade transistores do tipo IGBT em anti-paralelo com diodos.

O filtro (L1C20) tem a função de reduzir as frequências harmônicas presentes na tensão de saída do inversor sem causar perdas significativas devidas à corrente reativa.

Para obter a modulação em dois níveis mostrada na figura 2.4 é preciso acionar os IGBTs do inversor em diagonal, ou seja, acionar S1 e S3 ou S2 e S4 simultaneamente. Desta forma, dependendo do sentido da corrente de carga dos IGBTs, isto é, a corrente

através do indutor  $L_1$  ( $I_L$ ), quatro possíveis modos de funcionamento podem ocorrer, como mostra a figura 3.2.

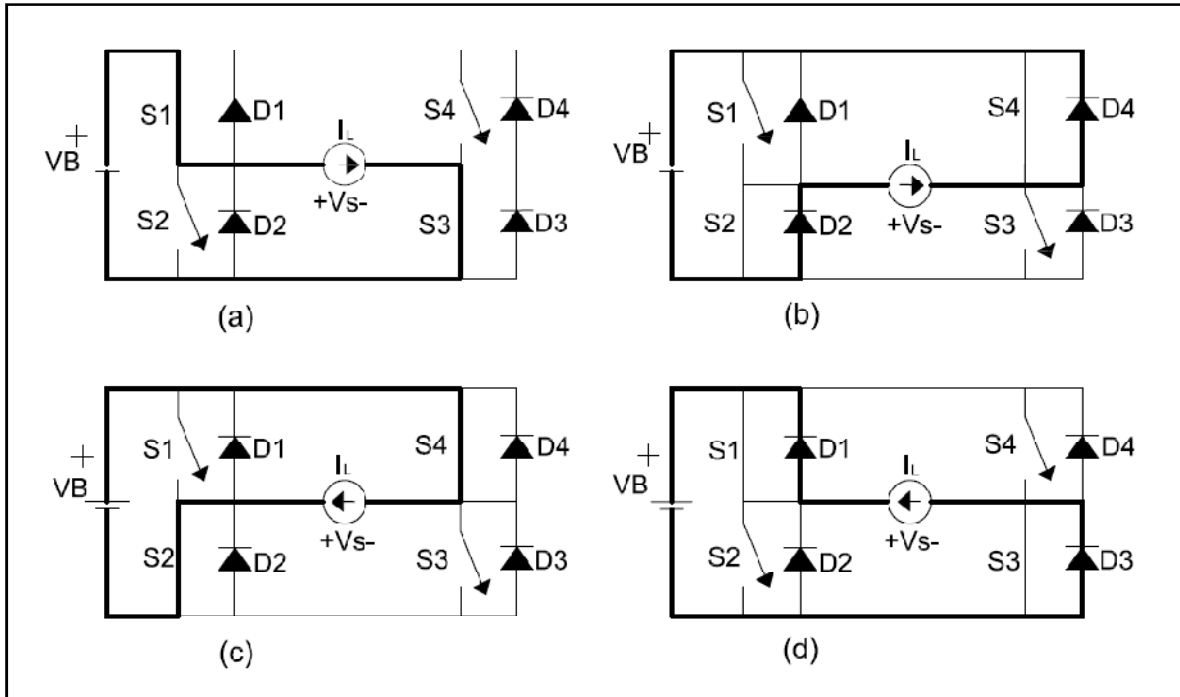


Figura 3.2; Possíveis modos de operação para o inversor.

Nota-se, a partir da figura 3.2, que, de fato, a tensão de saída do circuito inversor ( $V_s$ ) assume apenas dois níveis:  $V_s$  igual a  $+V_B$  nas figuras 3.2a e 3.2d;  $V_s$  igual a  $-V_B$  nas figuras 3.2b e 3.2c.

### 3.2 VISÃO GERAL DO CIRCUITO DE COMANDO

O circuito de comando é responsável por gerar os sinais PWM que fazem o acionamento dos IGBTs seguindo o princípio de funcionamento já mostrado na figura 2.4.

É preciso, então, gerar uma onda senoidal de 60 Hz e uma onda triangular de frequência mais elevada, que será a onda portadora na modulação da largura dos pulsos.

Decidiu-se utilizar um oscilador a cristal pelas características de precisão e estabilidade da frequência proporcionadas pelo cristal. Este oscilador fornece um sinal de onda quadrada de alta frequência, o qual é dividido sucessivamente até obter o sinal de onda quadrada na frequência de 60 Hz.

Lembrando que uma onda quadrada é descrita por:

$$V_{quadrada} = \frac{4}{\pi} \cdot \left( \frac{\sin x}{1} + \frac{\sin 3x}{3} + \frac{\sin 5x}{5} + \dots \right) \quad (3.1)$$

A obtenção da onda senoidal a partir da onda quadrada é conseguida através da filtragem das frequências harmônicas (equação 3.1). Para isso, foi considerado suficiente utilizar um conjunto de quatro filtros passa-baixas de primeira ordem associados em cascata.

O sinal triangular da onda portadora ( $V_{tri}$ ) é obtido por integração de uma onda quadrada. A frequência desta onda quadrada resulta também de sucessivas divisões do mesmo sinal fornecido pelo oscilador a cristal. Com isso as frequências dos sinais de referência ( $f_{ref}$ ) e portadora ( $f_{tri}$ ), estão sincronizados proporcionando um sinal de PWM síncrono.

A geração dos pulsos modulados em largura (PWM) a partir dos sinais senoidal e triangular é realizada por um comparador, o qual é implementado com um simples amplificador operacional operando em malha aberta.

Os pulsos modulados em largura devem ser separados por intervalos de tempo onde o sinal seja nulo. Este intervalo de tempo é denominado “tempo morto” e é necessário para

que os IGBTs (figura 3.1) concluem a transição de abertura e fechamento de forma segura, sem provocar curtos-circuitos na fonte ( $V_B$ ).

Os IGBTs são acionados com pulsos de comando com amplitude de +15 V entre *gate* e emissor. Observa-se pela figura 3.1 que os IGBTs S2 e S3 têm seus emissores ligados à referência da fonte de alimentação (0 V), mas os IGBTs S1 e S4 têm seus emissores ligados aos terminais da saída do inversor. Isto determina uma referência flutuante para os sinais de comando de seus *gates*.

Surge, então, a necessidade de utilizar um circuito específico para gerar estes sinais de comando com referência flutuante (pulsos de *gate* dos IGBTs S1 e S4).

Uma possibilidade para efetuar esse acionamento é utilizar transformadores para desacoplar eletricamente o sinal de comando e assim alterar a referência do pulso.

Outra opção é utilizar circuitos integrados dedicados (*drivers*). Estes circuitos estão disponíveis comercialmente e apresentam custo aceitável, de forma que se decidiu neste trabalho pela sua utilização.

A figura 3.3 mostra os blocos que formam o circuito de comando.

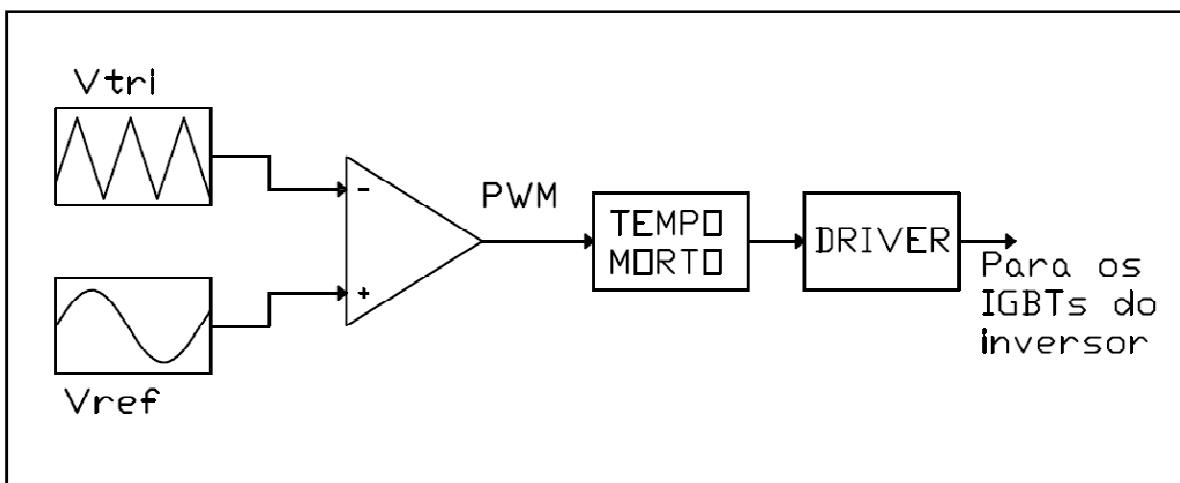


Figura 3.3; Estrutura dos blocos funcionais do circuito de comando.



### 3.3 VISÃO GERAL DO CIRCUITO DE CONTROLE

O objetivo do sistema de controle do inversor é regular a amplitude e a forma da tensão de saída  $V_o$ .

O diagrama de blocos padrão de um sistema de controle realimentado é mostrado na figura 3.4.

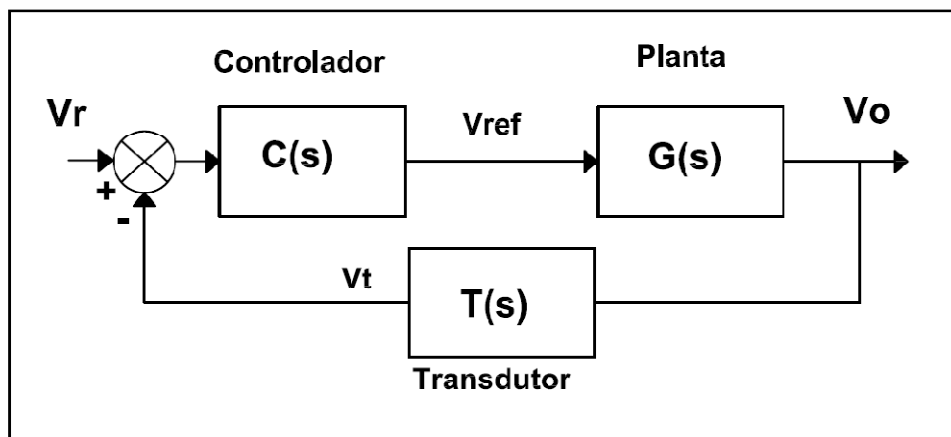


Figura 3.4; Diagrama de blocos padrão de um sistema realimentado.

Neste trabalho, a planta da figura 3.4 é composta pelos circuitos de comando e de potência e sua função de transferência é determinada principalmente pelo filtro de saída ( $L_1C_{20}$ ), de acordo com a equação 3.2

$$G(s) = \frac{Ki}{L_1 \cdot C_{20} \cdot s^2 + 1} \quad (3.2)$$

Onde  $K_i$  é uma constante do inversor, dada por:

$$K_i = \frac{V_B}{V_{ref}} \quad (3.3)$$

Esta equação expressa a simples idéia de que aplicando-se um sinal  $V_{DC}$  na entrada de sinal  $V_{ref}$  com amplitude igual a  $V_{tri}$ , então dois IGBTs permanecem sempre ligados e, portanto,  $V_s = V_B$ .

O controlador que se deseja utilizar é do tipo PID e o circuito mais utilizado neste tipo de aplicação é mostrado na figura 3.5; sua função de transferência é mostrada na equação 3.3.

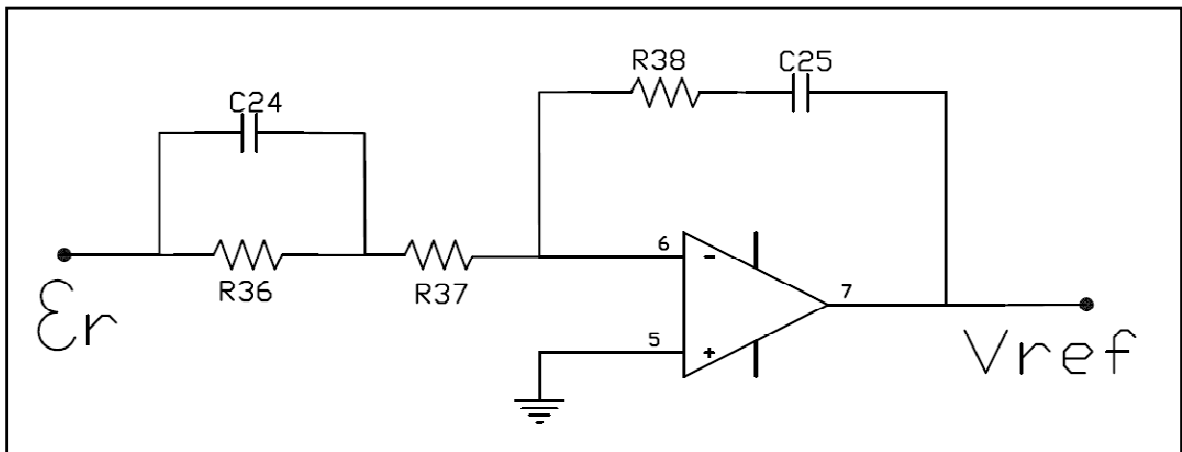


Figura 3.5; Circuito utilizado para controlar a forma de onda da tensão de saída.

$$C_{(s)} = \frac{R_{38}}{R_{37}} \cdot \frac{\left(S + \frac{1}{R_{36} \cdot C_{24}}\right) \left(S + \frac{1}{R_{38} \cdot C_{25}}\right)}{S \cdot \left(S + \frac{1}{C_{24} \cdot R_{36} || R_{37}}\right)} \quad (3.4)$$

O sensor de tensão, representado por  $T(s)$  na figura 3.4 tem um ganho constante. Para realizar os cálculos iniciais será adotado o valor dado pela tensão  $V_t$  na saída do sensor dividido pela tensão  $V_o$  aplicada na entrada deste. O valor de pico da tensão

aplicada à carga é de 180 V. Deseja-se que a tensão  $V_t$  tenha valor máximo de 6 V, assim, tem-se:

$$T_{(s)} = \frac{6}{180} = 0,0333 \quad (3.5)$$

A partir da definição de  $C(s)$ ,  $G(s)$  e  $T(s)$  se pode determinar o lugar das raízes da Função de Transferência do sistema em malha fechada. Para isso considera-se ganho estático do controlador variável ( $R_{37}$  variável) e os zeros do regulador fixos e com valor igual aos módulos dos pólos do filtro, ou seja:

$$R_{36}C_{24} = R_{38}C_{25} = \sqrt{L_1 C_{20}} \quad (3.6)$$

Como visto na equação 3.4, tem-se um pólo localizado na origem. O segundo pólo foi localizado em 150 000 rad/s, para facilitar a localização dos pólos sobre o eixo real, buscando uma resposta sem *overshoot* em resposta a um salto unitário.

A figura 3.6 mostra o lugar das raízes desejado para o sistema.

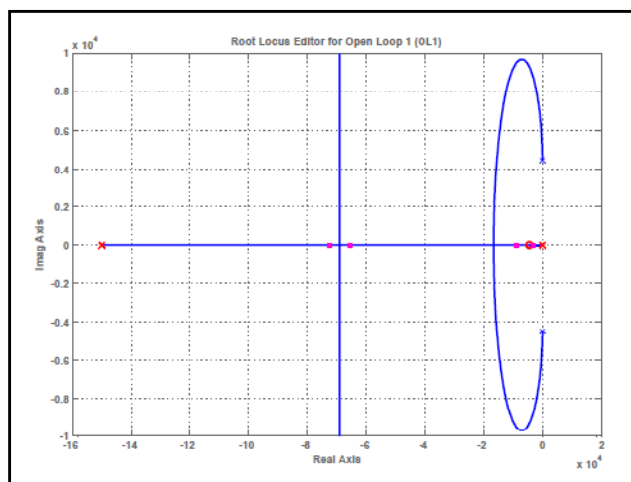


Figura 3.6; Lugar das raízes da Função de Transferência de Malha fechada.

Nota-se a partir da figura 3.6 que os pólos do filtro se deslocam para o semi-plano esquerdo do plano 's', e que por essa razão o sistema fica estável para qualquer ganho, mostrando o bom desempenho de controlador.

Pela equação 3.4 podemos observar que  $C(s)$  tem uma parcela integral. No entanto, como a referência é senoidal (não é constante) esta parcela integral não é suficiente para garantir erro nulo em regime permanente, ou seja, o controlador da figura 3.5 não é suficiente para estabilizar a tensão de saída com erro nulo. Por essa razão, mais um regulador de tensão deve ser utilizado (figura 3.7).

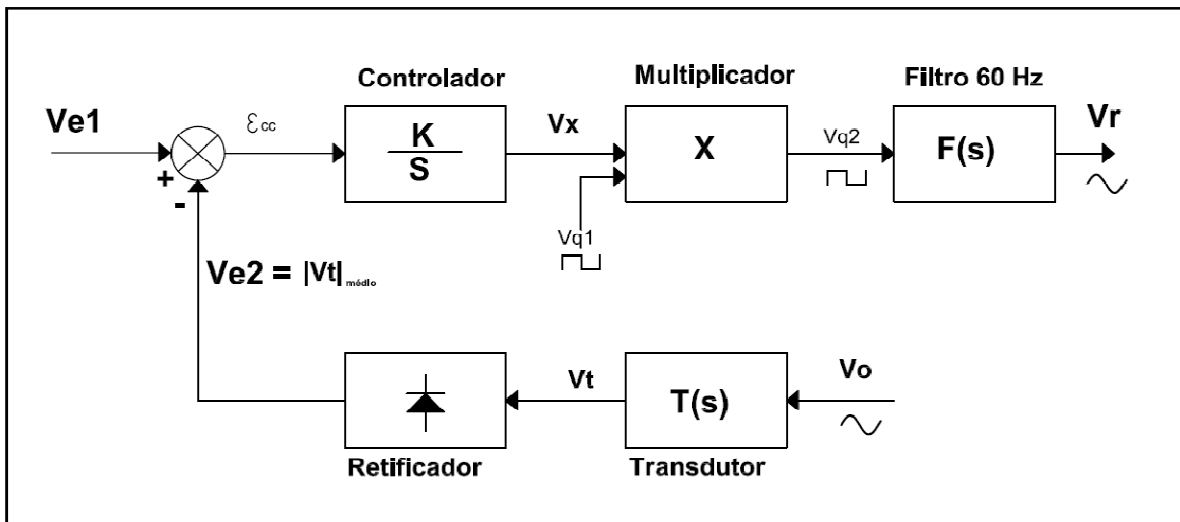


Figura 3.7; Diagrama de blocos do circuito de controle integral.

Este controlador atua sobre a amplitude do sinal  $V_r$ , para isso, multiplica o sinal de onda quadrada  $V_{q1}$  por um valor DC. O valor deste sinal DC é proporcional ao erro de amplitude da tensão de saída ( $V_o$ ) e desta forma, indiretamente controla a amplitude de  $V_r$ .

## 4 PROJETO

### 4.1 CIRCUITO DE COMANDO

Como visto no ítem 3.2 deste trabalho, o circuito de comando compreende a geração e o tratamento dos sinais necessários ao circuito de potência.

O circuito utilizado para gerar as ondas quadradas de 60 Hz e de chaveamento ( $f_c$ ) é mostrado na figura 4.1.

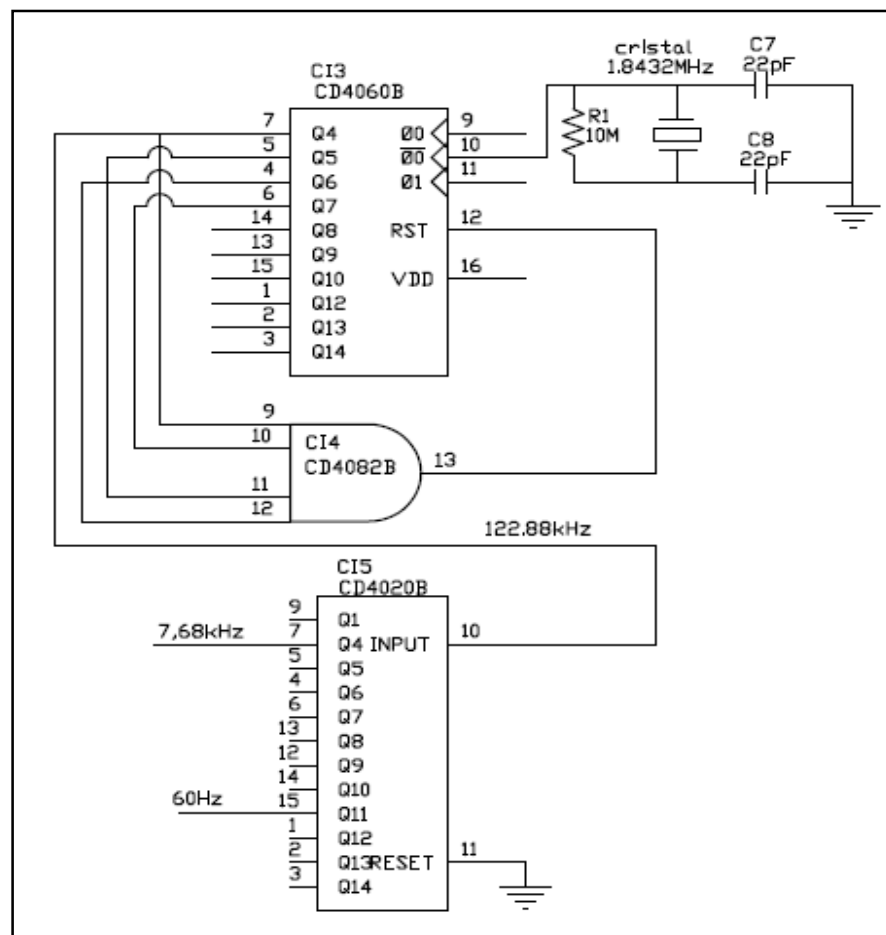


Figura 4.1; Circuito oscilador e divisor de frequência.

O cristal determina a oscilação em 1.8432 MHz. Divisões por 15, 16 e 2048 são realizadas para gerar a frequência de chaveamento ( $f_c$ ) e a frequência senoidal (60 Hz) de acordo com as equações abaixo:

$$\frac{1.8432 \text{ MHz}}{15} = 122.88 \text{ kHz} \quad (4.1)$$

$$\frac{122.88 \text{ kHz}}{16} = 7.68 \text{ kHz} \quad (4.2)$$

$$\frac{122.88 \text{ kHz}}{2048} = 60 \text{ Hz} \quad (4.3)$$

O sinal triangular ( $V_{tri}$ ) mostrado na figura 2.4 é obtido a partir da integração da onda quadrada de 7.68 kHz. O circuito utilizado para este fim é mostrado na figura 4.2.

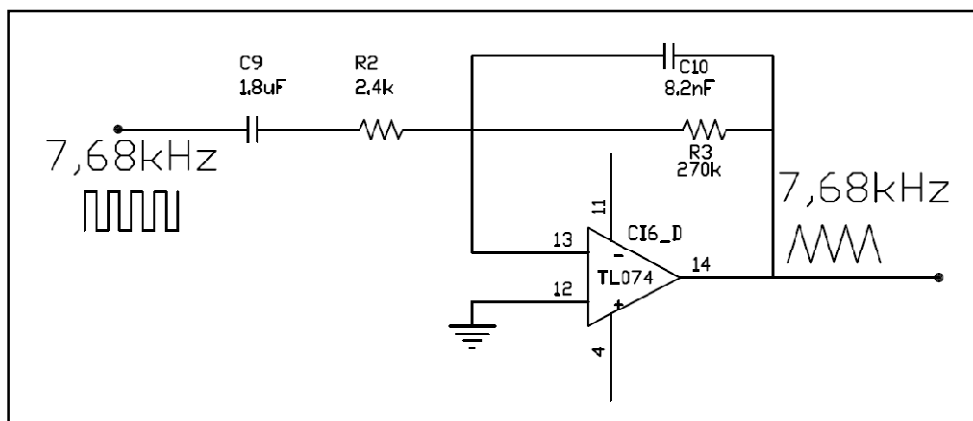


Figura 4.2; Circuito integrador responsável pela obtenção da onda triangular  $V_{tri}$ .

Como a onda quadrada de 7,68 kHz tem amplitude  $V_{\text{sat}}$ , que segundo [6], tipicamente este valor é de 14,95 V quando alimentado em 15 V, desejamos que o integrador apresente ganho levemente maior que 1 nesta frequência, para que a onda triangular obtida tenha amplitude aproximada de 16  $V_{\text{pico-pico}}$ .

O integrador é composto por R2, C10 e TL074. O resistor R3 apenas limita o ganho DC, de forma a garantir onda triangular com *off-set* nulo. A partir da função de transferência do integrador temos:

$$\left| \frac{R_3}{R_2 \cdot (1 + j\omega \cdot R_3 \cdot C_{10})} \right| \cong \left| \frac{1}{2\pi \cdot 7680 \cdot R_2 \cdot C_{10}} \right| \cong 1 \quad (4.4)$$

Foram adotados então os seguintes valores:

$$R_2 = 2.4 \text{ k}\Omega$$

$$C_{10} = 8,2 \text{ nF}$$

Com estes valores o ganho do integrador ficou igual a 1,05.

O capacitor  $C_9$  é utilizado apenas para bloquear a componente DC presente no sinal de onda quadrada aplicada ao integrador.

O circuito utilizado para a obtenção da senóide de referência ( $V_{\text{ref}}$ ) é mostrado na figura 4.3.

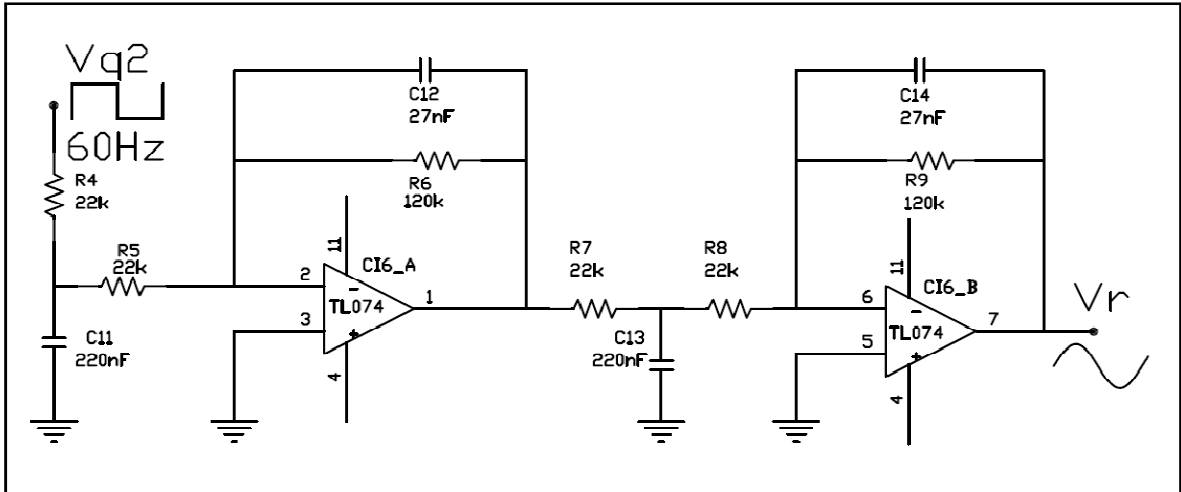


Figura 4.3; Circuito completo dos filtros de primeira ordem conectados em cascata.

O circuito é formado por dois sub-circuitos idênticos. Cada sub-circuito possui um filtro passa-baixas passivo na entrada (R4 e C11 para o primeiro sub-circuito) e um filtro passa-baixas ativo. A função de transferência para o filtro passivo é dada pela equação 4.5.

$$F_{1(j\omega)} = \frac{R_5}{(R_4 + R_5)} \cdot \frac{1}{(1 + j\omega \cdot R_4 \parallel R_5 \cdot C_{11})} \quad (4.5)$$

Determinando o pólo da equação 4.5 em 60 Hz e um ganho próximo de 0,5 (por ser um filtro passivo) foram calculados os seguintes valores para os filtros passivos:

$$R_4 = 22 \text{ k}\Omega$$

$$R_5 = 22 \text{ k}\Omega$$

$$C_{11} = 220 \text{ nF}$$



Com estes valores, o pólo está localizado em 65 Hz e o ganho para a frequência de 60 Hz é de 0,677.

O filtro ativo é descrito pela função de transferência mostrada na equação 4.6.

$$F_{2(j\omega)} = \frac{R_6}{R_5} \cdot \frac{1}{(1 + j\omega \cdot R_6 \cdot C_{12})} \quad (4.6)$$

Calculando o valor dos componentes para a posição do pólo em 60 Hz e o ganho nesta frequência próximo de 3 para compensar a atenuação provocada pelo filtro passivo.

Temos então os seguintes valores:

$$R_6 = 120 \text{ k}\Omega$$

$$C_{12} = 27 \text{ nF}$$

Que resulta na posição do pólo em 50 Hz e um ganho de 3,45 para a frequência de 60 Hz.

O segundo sub-circuito é uma réplica do primeiro, isto é, utiliza os mesmos valores de componentes.

Após a obtenção dos sinais senoidal e triangular é utilizado um circuito comparador para gerar o sinal PWM. Este circuito utiliza a propriedade dos amplificadores operacionais que apresentam ganho muito elevado (tendendo a infinito) quando operam em condição de laço aberto. Nesta condição, dependendo dos sinais aplicados nas entradas, o amplificador assume duas condições distintas: saturação em  $+V_{\text{sat}}$  ou saturação em  $-V_{\text{sat}}$ . A forma do sinal  $V_{\text{ref}}$  é responsável pela modulação da largura dos pulsos na saída do comparador.

Temos então um sinal PWM cuja amplitude dos pulsos assume os valores  $\pm V_{sat}$ , e que necessita ser condicionado para que possa acionar corretamente os IGBTs.

O circuito utilizado para realizar este condicionamento e também a geração do tempo morto é mostrado na figura 4.4.

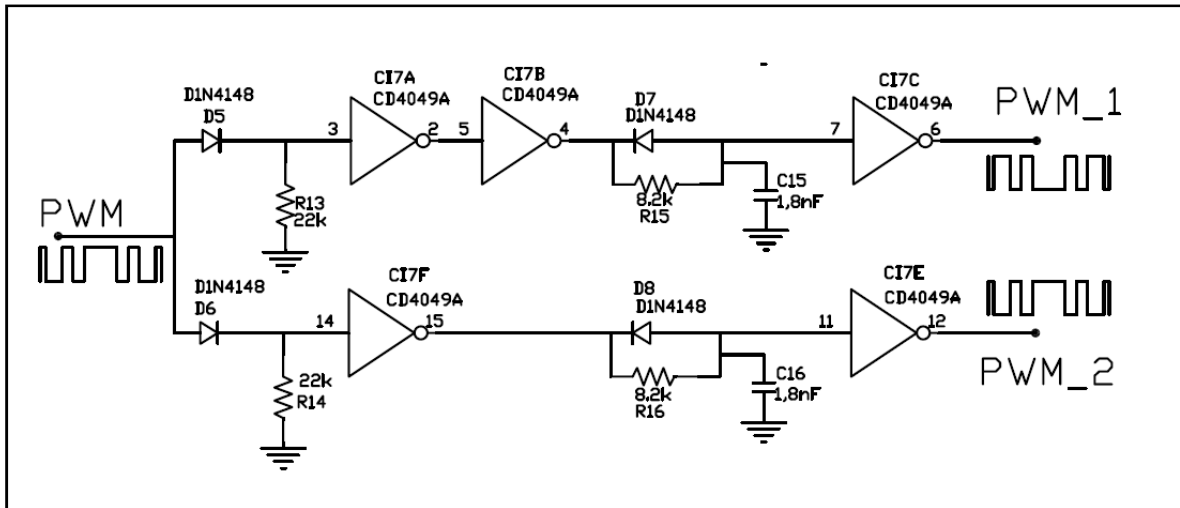


Figura 4.4; Circuito condicionador de sinais e gerador de tempo morto para os pulsos de acionamento dos IGBTs.

Na entrada do circuito são utilizados dois diodos ( $D_5$  e  $D_6$ ) para bloquear os valores de sinal negativo e dois resistores ‘pull down’ ( $R_{13}$  e  $R_{14}$ ) para fixar a referência do sinal em zero V.

Dois sinais PWM são necessários, um invertido em relação ao outro. Um deles para acionar os IGBTs 2 e 4 (PWM\_1 na figura 4.4) e o outro para acionar os IGBTs 1 e 3 (PWM\_2 na figura 4.4). Por esta razão, o sinal PWM\_1 tem uma inversão a mais em relação ao sinal PWM\_2 (CI7B na figura 4.4).

A geração do tempo morto é realizada com as redes RCD da figura 4.4. O funcionamento do circuito se dá da seguinte forma: a carga dos capacitores é feita pelos resistores ( $R_{15}$  e  $R_{16}$ ) de 8,2 k $\Omega$ , ou seja, é lenta; a descarga é feita pelos diodos ( $D_7$  e  $D_8$ ),

ou seja, é rápida. Com isso, os sinais de saída (pinos 6 e 12 do CD4049) apresentam as seguintes formas de onda:

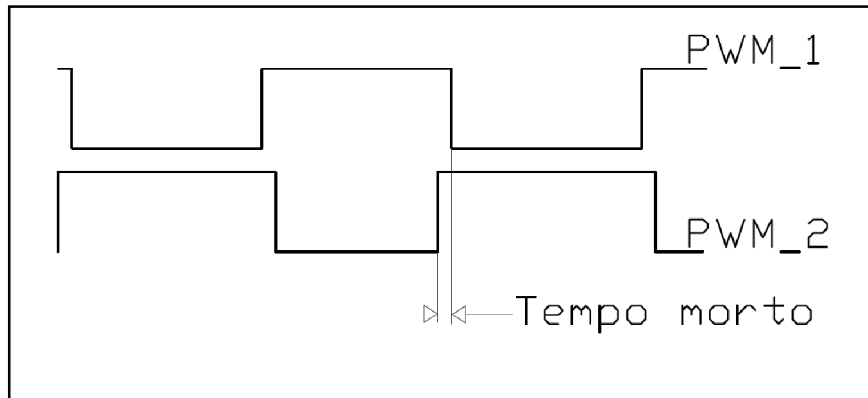


Figura 4.5; Tempo morto entre os pulsos PWM\_1 e PWM\_2.

Observa-se que os sinais PWM\_1 e PWM\_2 apresentam nível lógico invertido devido à entrada inversora dos *drivers* utilizados.

Os *drivers* utilizados são produzidos pelo mesmo fabricante dos IGBTs. O modelo selecionado é o IR2102. Este circuito integrado tem duas saídas adequadas para acionar dois IGBTs na configuração meia ponte (figura 2.1b). Cada uma das saídas do *driver* tem capacidade de corrente média de 210mA [7], ideal para acionar os IGBTs utilizados.

O limite máximo de tensão que o *driver* suporta é de 600 V, sendo adequado para trabalhar com os valores máximos previstos no projeto.

O circuito de *driver* utiliza a configuração sugerida pelo fabricante [7] deste circuito integrado.

## 4.2 CIRCUITO DE POTÊNCIA

Como visto anteriormente (figura 3.1) o circuito inversor é composto por transistores do tipo IGBT.

Pela proposta de projeto, cuja potência é de 1,0 kVA com amplitude da tensão de saída 127 V, a corrente de carga em regime permanente será:

$$I = \frac{1000 \text{ W}}{127 \text{ V}} = 7,874 \text{ A} \quad (4.7)$$

Em regime transitório, podemos ter valores muito superiores ao valor da corrente dada pela equação 4.7, desta forma, o IGBT selecionado deve ter a capacidade de atender esta condição.

Das pesquisas realizadas, foi escolhido o modelo IRG4PC50UDPbF, fabricado pela *International Rectifier* [8].

Além de atender os limites máximos de tensão e corrente previstos no projeto e possuir o diodo anti-paralelo no interior do encapsulamento este IGBT é facilmente encontrado no comércio e apresenta baixo custo. Suas principais características são:

- Tensão máxima entre coletor e emissor: 600V;
- Máxima queda de tensão entre coletor e emissor em condição de condução:  
1,65V
- Limites máximos de tensão entre *gate* e emissor:  $\pm 20\text{V}$ ;
- Corrente máxima de coletor a 100°C: 27 A.
- Pulsos de corrente máxima de curta duração: 220 A.

O capacitor  $C_{19}$  (figura 3.1) tem a função de reduzir o *ripple* provocado pelas indutâncias e capacitâncias parasitas dos condutores que ligam a fonte  $V_B$  aos IGBTs. Por isso, sua localização é tão próximo quanto possível dos IGBTs.

O filtro de saída foi dimensionado a partir das seguintes considerações:

- A frequência de ressonância do filtro deve ser determinada de forma a proporcionar atenuação de 40 dB para o *ripple*. Como o filtro é de segunda ordem, então a frequência de ressonância deve ser uma década abaixo da frequência de chaveamento, temos:

$$f_{\text{ressonância}} \cong \frac{f_c}{10} \cong 770 \text{ Hz} \quad (4.8)$$

- A corrente reativa a vazio não deve ultrapassar 10% do valor da corrente nominal do inversor:

$$I_{\text{reativa a vazio}} = I_{C20} \cong 0,1 \cdot 7,874 \cong 0,79 \text{ A} \quad (4.9)$$

A partir destas considerações pode-se, então, escrever:

$$\frac{1}{L_1 \cdot C_{20}} = (2 \cdot \pi \cdot 770)^2 \quad (4.10)$$

$$\frac{127 \text{ V}}{X_{C20}} = I_{C20} = 0,79 \text{ A} \quad (4.11)$$

E, finalmente calculando o valores, obtém-se:

$$C_{20} = 16 \mu F$$

$$L_1 = 2,67 mH$$

Para a implementação do filtro, foram utilizados capacitores e indutores disponíveis no LEPACE. Um conjunto de quatro capacitores de filme de *Polipropileno Metalizado* 60 $\mu$ F/250V, ligados em série resultando em uma capacitância total de 15 $\mu$ F. Foram associados também três indutores de 10 mH em paralelo para obter um indutor de 3,33 mH.

### 4.3 CIRCUITO DE CONTROLE

Como mencionado no item 3.3, a tensão de saída do inversor ( $V_o$ ) deve ter a amplitude e a forma de onda controlada. Para se alcançar esse objetivo, são utilizados dois controladores, um integrador para o controle da amplitude e um controlador do tipo PID para o controle da forma de onda.

Para projetar o controlador PID, necessita-se da função de transferência do sistema a ser controlado. Esta função de transferência é representada por  $G(s)$ , descrita na equação 3.2.

Para determinar o valor de ' $K_i$ ' utiliza-se uma tensão contínua com valor de 8 V para o sinal  $V_{ref}$  e 200 V para o banco de baterias  $V_B$  obtendo-se ' $K_i$ ' igual a 25. Podemos então reescrever a equação 3.2 como segue:

$$G_{(s)} = \frac{25}{15\mu F \cdot 3,33mH \cdot s^2 + 1} = \frac{500500500}{(S^2 + 20020020)} \quad (4.12)$$

O controlador  $C_{(s)}$  descrito na equação 3.4 apresenta dois zeros que proporcionam estabilidade ao sistema. A localização destes zeros é dada pela igualdade mostrada na equação 3.5, onde foi arbitrado o valor de 10 nF para  $C_{24}$  e  $C_{25}$  e calculado o valor dos resistores  $R_{36}$  e  $R_{38}$ , obtém-se:

$$R_{36} = R_{38} = 22,35 \text{ k}\Omega$$

Utilizou-se então o valor comercial de 22 k $\Omega$ , resultando em pólos na frequência de 4545 rad/s aceitável para o objetivo do projeto.

O controlador apresenta um dos pólos localizado na origem e outro localizado em frequência mais elevada. A posição deste segundo pólo tem influência na posição do(s) pólo(s) dominante(s). Por isso ele foi fixado em 150 krad/s. Temos então:

$$\frac{1}{C_{24} \cdot (R_{36} || R_{37})} = 150\,000 \text{ rad/seg} \quad (4.13)$$

Calculando  $R_{37}$ :

$$R_{37} = 688 \Omega$$

Adotando-se o valor comercial de 680  $\Omega$ .

A constante de ganho estático ( $k_{\text{controlador}}$ ) da função de transferência  $C(s)$  (equação 3.4) é dada por:

$$K_{\text{controlador}} = \frac{R_{38}}{R_{37}} \quad (4.14)$$

Com os valores utilizados, temos  $K_{\text{controlador}}$  igual a 32.

O segundo controlador, de ação integral, realiza a integração do sinal resultante da diferença entre dois sinais de entrada ( $V_{e1}$  e  $V_{e2}$ ).

O sinal  $V_{e1}$  é o sinal de referência para o integrador ( $V_{e1}$ ) obtido a partir de um potenciômetro ligado ao ponto comum da fonte (0 V) e  $-V_{ee}$  (-15 V). O sinal  $V_{e2}$  é o valor médio do sinal  $V_t$ , fornecido pelo sensor da tensão de saída ( $V_o$ ).

O sinal  $V_x$  é dado pela integração da corrente através do capacitor  $C_{23}$  como mostra a equação 4.15.

$$V_x = \frac{1}{C_{23}} \cdot \int_0^t i_{C19}(t) \cdot dt \quad (4.15)$$

Fazendo  $R_{30}$  igual a  $R_{31}$ , podemos expressar a corrente  $i_{C23(t)}$  por:

$$i_{C23(t)} = \frac{V_{e2} - V_{e1}}{R_{31}} \quad (4.16)$$

A figura 4.6 mostra o circuito utilizado para implementar este controlador.



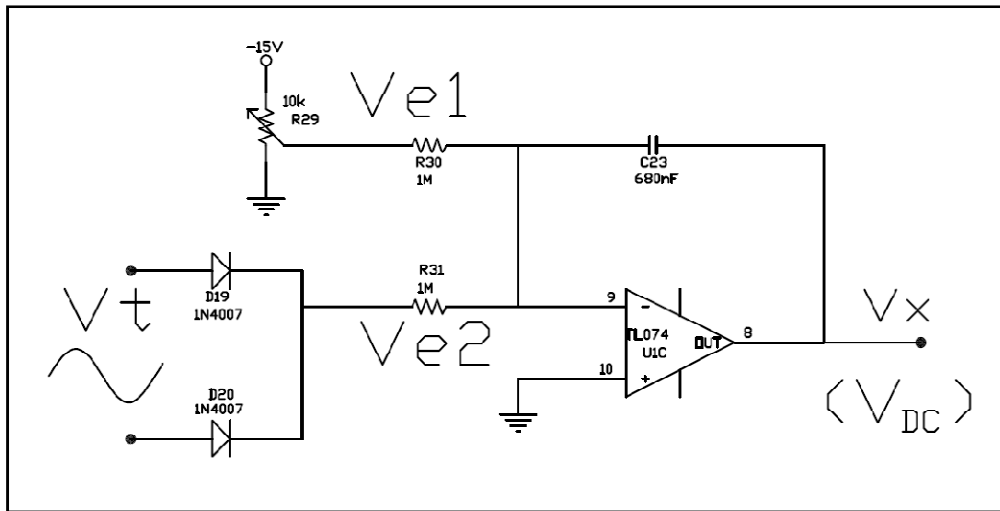


Figura 4.6; Circuito do controlador de ação integral.

Este controlador foi projetado para apresentar constante de tempo de integração elevada, evitando que o sistema fique instável. Para uma constante de tempo de integração de 1,5 seg. utilizou-se  $R_{30}$  e  $R_{31}$  igual a 1 M $\Omega$ , a partir do qual obteve-se o valor do capacitor  $C_{23}$  igual a 667 nF. Utilizou-se o valor comercial mais próximo deste valor, assim  $C_{23}$  tem valor de 680 nF.

O circuito (sensor) utilizado para obter a amostra da tensão de saída ( $V_o$ ) é mostrado na figura 4.7.

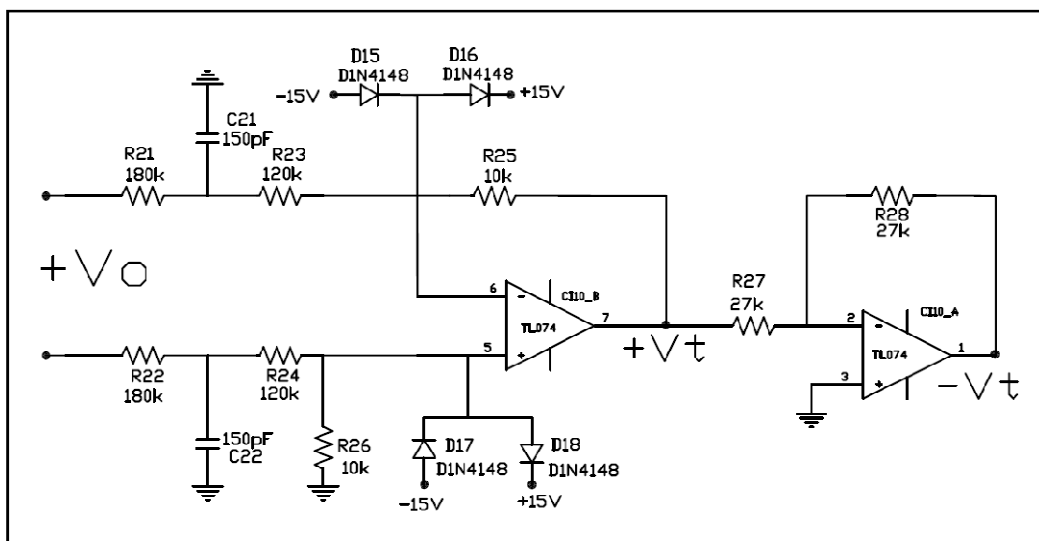


Figura 4.7; Circuito utilizado como sensor da tensão de saída  $V_o$ .

Observa-se pela figura que são utilizados dois divisores resistivos que fornecem uma amostra da tensão de saída, a qual é aplicada às entradas do primeiro amplificador operacional.

A utilização de dois amplificadores operacionais permite que seja realizada a retificação de onda completa do sinal  $V_t$  pelos diodos  $D_{19}$  e  $D_{20}$  (figura 4.6).

#### 4.4 CIRCUITO COMPLETO

O diagrama esquemático do projeto é mostrado na figura 4.8. Ele foi dividido em blocos funcionais para facilitar a identificação de cada circuito individualmente. Os principais blocos já foram discutidos ao longo do texto, entretanto alguns circuitos de menor complexidade serão citados brevemente a seguir.

O bloco 1 mostra a fonte simétrica (-15 V, 0, +15 V) utilizada para prover alimentação aos circuitos de comando e controle.

O bloco 5 identifica o comparador que gera o sinal PWM. Na entrada do sinal  $V_{ref}$  é utilizado um limitador ( $D_3$ ,  $D_4$  e  $R_{12}$ ) para impedir que este sinal assuma valores muito maiores que a amplitude da portadora ( $V_{tri}$ ).

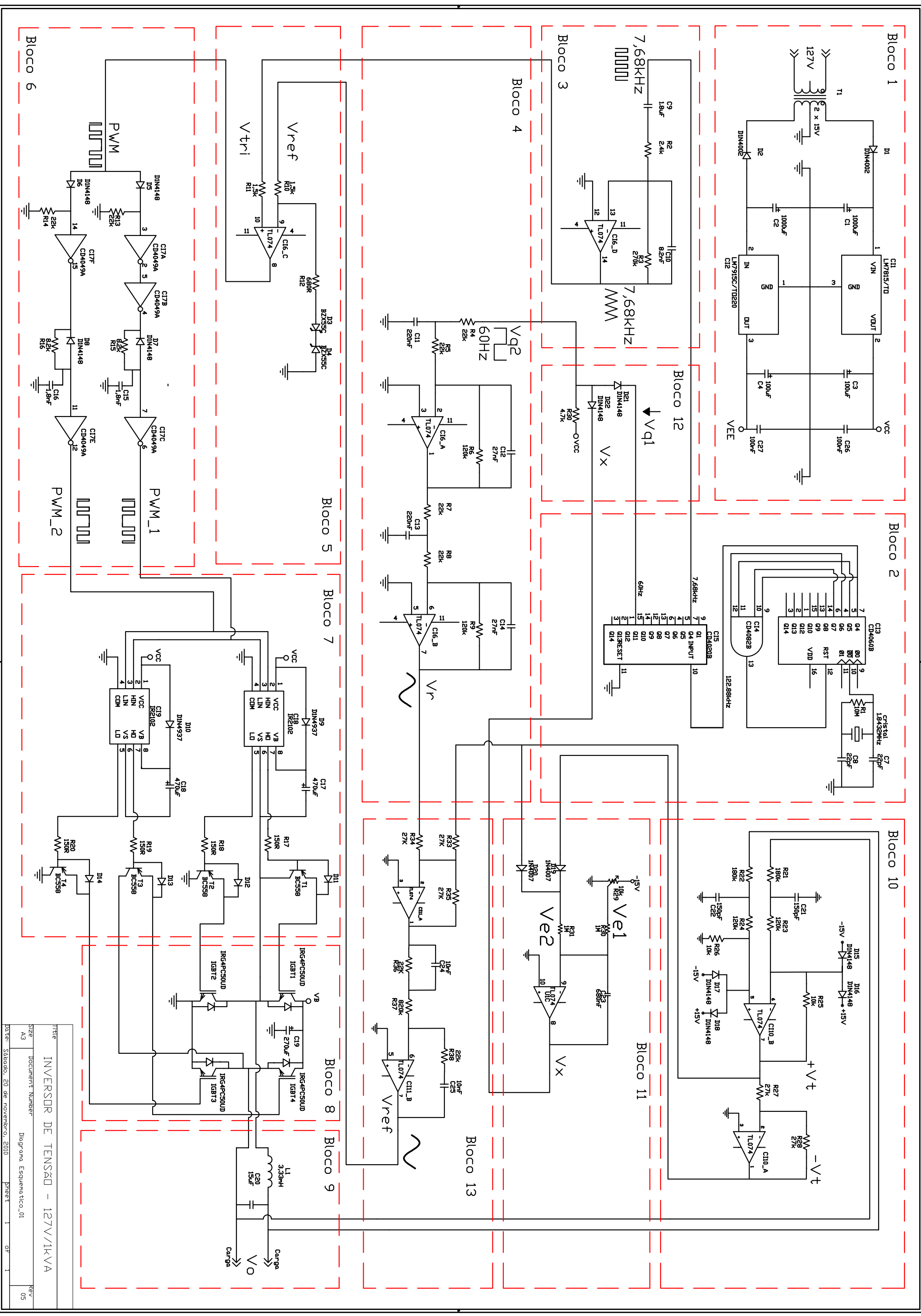
No bloco 7 é mostrado o circuito *driver*. O acionamento de cada *gate* se dá através dos diodos ( $D_{11}$ ,  $D_{12}$ ,  $D_{13}$  e  $D_{14}$ ). Transistores são conectados de forma a acelerar e manter o desligamento dos IGBTs, promovendo proteção contra acionamentos errôneos.

O bloco 10 mostra o sensor utilizado para obter o sinal  $+V_t$  e o sinal  $-V_t$ . Aqui também são utilizados diodos ( $D_{15}$ ,  $D_{16}$ ,  $D_{17}$  e  $D_{18}$ ) para proteção do amplificador operacional contra eventuais picos de tensão que possam ocorrer na tensão  $V_o$ .

O bloco 12 mostra o multiplicador utilizado para efetuar o controle de amplitude do sinal de onda quadrada  $V_{q1}$ . O funcionamento é bastante simples: quando  $V_{q1}$  é zero, então o diodo  $D_{21}$  conduz e  $V_{q2}$  tem valor igual a 0,7 V (queda de tensão sobre o diodo  $D_{21}$ ). Quando o sinal  $V_{q1}$  tem valor 15 V, então o diodo  $D_{21}$  está bloqueado e  $D_{22}$  conduz. Nesta condição,  $V_{q2}$  tem amplitude igual a  $V_x$  mais 0,7 V (devido à queda de tensão sobre o diodo  $D_{22}$ ).

O bloco 13 mostra o controlador PID (figura 3.5) e também o circuito somador dos sinais  $+V_t$  e  $V_r$ . O sinal  $V_t$  está invertido em relação ao sinal  $V_r$ , possibilitando o uso de um somador.

Os demais blocos foram apresentados anteriormente (item 4 – Projeto).



Bloco 1

Bloco 2

Bloco 3

Bloco 4

Bloco 5

Bloco 6

Bloco 7

Bloco 8

Bloco 9

Bloco 10

Bloco 11

Bloco 12

Bloco 13

TÍTULO	INVERSOR DE TENSÃO - 127V/1kVA
SIZE	Document Number
A3	Diagrama Esquemático-01
REV	05

Figura 4.8: Diagrama esquemático completo.

## 5 ENSAIOS

### 5.1 INSTRUMENTOS UTILIZADOS

- Osciloscópio Tektronix modelo TDS 540B;
- Osciloscópio Tektronix modelo THS 720P
- Ponteira diferencial Tektronix modelo P5210;
- Multímetro digital Minipa modelo ET-2082B;
- Amperímetro analógico de bancada – capacidade 12 A.
- Medidor de corrente Tektronix – modelo AM 503

### 5.2 VERIFICAÇÃO DO CIRCUITO DE COMANDO

#### CIRCUITO OSCILADOR E DIVISOR DE FREQUÊNCIA:

A primeira verificação realizada foi para comprovar o funcionamento do oscilador e do divisor de frequência através de observação dos sinais de onda quadrada com as frequências de 60 Hz e 7,68 kHz, onde comprovou-se que os sinais apresentavam as características previstas.

Na sequência foi observado os sinais triangular  $V_{tri}$  e senoidal  $V_r$ . A figura 5.1 mostra a onda quadrada de 7,68 kHz na entrada do circuito integrador (bloco 3 – figura 4.8) e a onda triangular resultante após a integração.

Observa-se a partir desta figura que a amplitude do sinal  $V_{tri}$  é igual a 7,7 V; ou seja, 15,4  $V_{pp}$ , como foi calculado a partir da equação 4.4. Além disso o sinal  $V_{tri}$  apresenta ótima linearidade, sem distorções na forma triangular.

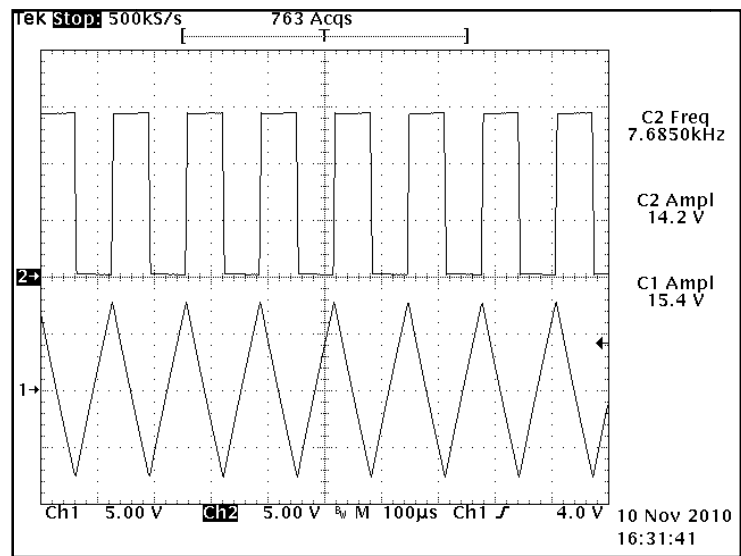


Figura 5.1; Onda quadrada de 7,68 kHz aplicada ao integrador e a respectiva triangular obtida na saída.

A figura 5.2 mostra o sinal de onda quadrada de 60 Hz aplicada ao circuito de filtro ( $V_{q2}$ ) e a respectiva onda senoidal obtida ( $V_r$ ).

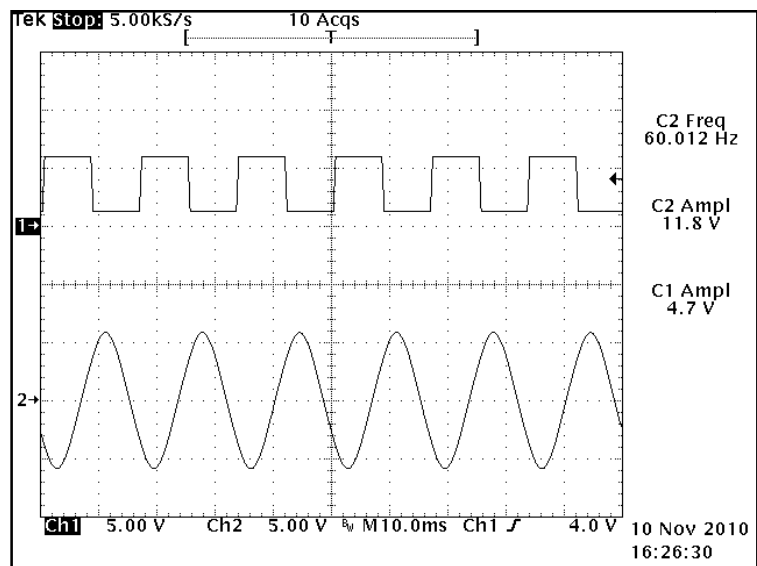


Figura 5.2; Sinal de onda quadrada de 60 Hz ( $V_{q2}$ ) e sinal senoidal  $V_r$  após filtragem.

O sinal de onda quadrada mostrado na figura 5.2 tem amplitude de 4,7 V, devido à atuação do controle de ação integral (bloco 11 da figura 4.8) em condição normal de operação.

Fazendo a análise espectral da senóide obtida (figura 5.2) observamos que a taxa de distorção harmônica (THD%) é de 2,4%. A tabela 5.1 mostra os valores das cinco primeiras harmônicas.

60 Hz	180 Hz	300 Hz	420 Hz	540 Hz	660 Hz
100%	2,4%	0,1%	0,3%	0,3%	0,1%

Tabela 5.1; Conteúdo harmônico presente na onda senoidal  $V_r$ .

Percebe-se que o sinal senoidal apresenta linearidade satisfatória proporcionada pelo circuito de filtragem (bloco 4 – figura 4.8).

#### CIRCUITO GERADOR DE TEMPO MORTO

A figura 5.3 mostra o tempo morto que separa os pulsos de comando aplicados aos *gates* dos IGBTs 2 e 3.

Os pulsos aplicados aos *gates* 1 e 3 são idênticos, porém o pulso aplicado ao *gate* 1 apresenta referência flutuante. O pulso aplicado ao *gate* 4 também apresenta referência flutuante em relação ao pulso aplicado ao *gate* 2.

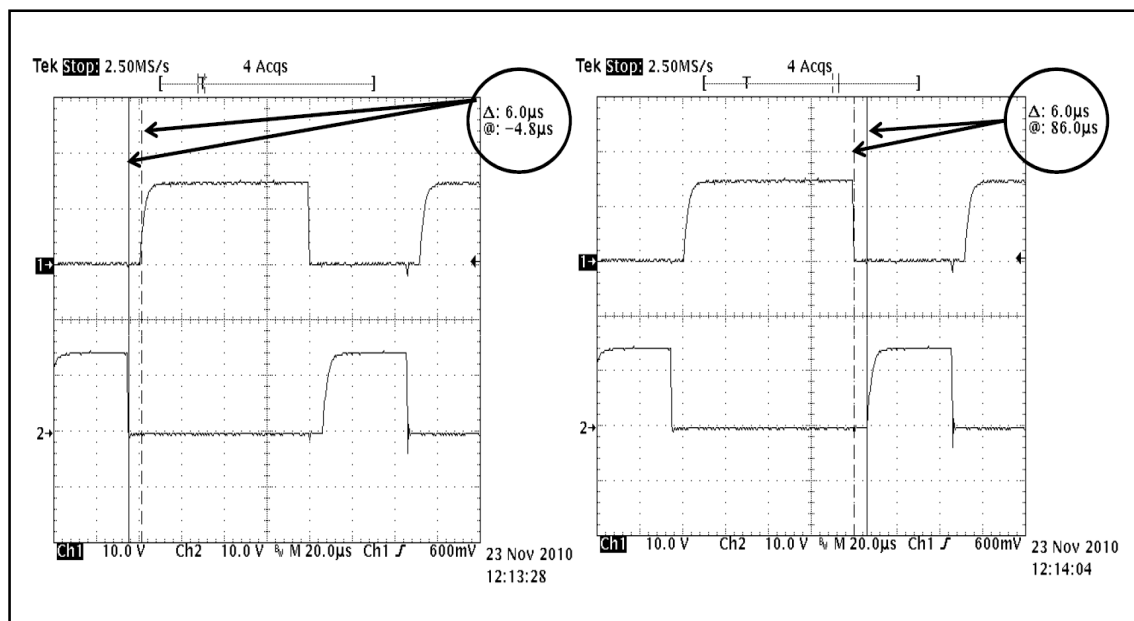


Figura 5.3; tempo morto inserido entre os pulsos de comando dos *gates* 2 e 3.

Podemos observar que a duração do tempo morto aplicado aos pulsos é 6 µs, o que é suficiente para que os IGBTs realizem a transição de um estado para outro em segurança.

### 5.3 RECURSOS AUXILIARES PARA REALIZAÇÃO DOS ENSAIOS DE POTÊNCIA

#### FONTE $V_B$ PARA REALIZAÇÃO DOS ENSAIOS

Para a realização dos ensaios de potência foi utilizado uma fonte de tensão contínua para substituir o banco de baterias, a qual utiliza energia da Rede Pública de distribuição de Energia Elétrica. Esta fonte é composta por um VARIAC que permite o ajuste da amplitude de tensão  $V_B$  desejada, e uma ponte retificadora de onda completa com capacitor de filtro.

As especificações do VARIAC, quanto à tensão e corrente são:



- Faixa de tensão de saída: 0 – 130 V em 60 Hz;
- Máxima corrente de saída: 11 A.

## CARGA UTILIZADA PARA REALIZAÇÃO DOS ENSAIOS

A carga utilizada para a realização dos ensaios consiste de um painel de lâmpadas que podem ser ligadas ou desligadas através de interruptores, permitindo estabelecer diferentes valores de carga que variam desde zero até 1 kW.

## 5.4 AJUSTE DO SISTEMA DE CONTROLE

### AJUSTES DO CONTROLADOR PID

O ajuste do controlador PID buscando o melhor desempenho foi realizado através da variação do ganho estático ( $K_{\text{controlador}}$ ) e do pólo de alta frequência. Isso porque a variação de  $K_{\text{controlador}}$  através da variação de  $R_{37}$  (equação 4.14) provoca uma variação da posição do pólo em 150 000 rad/s (equação 4.13). Por isso alguns ensaios foram realizados mantendo os zeros em 4545 rad/s e mudando o ganho juntamente com o pólo de alta frequência.

A figura 5.5 mostra a resposta do controlador para a posição do pólo de alta frequência em 151600 rad/s e ganho igual a 32.

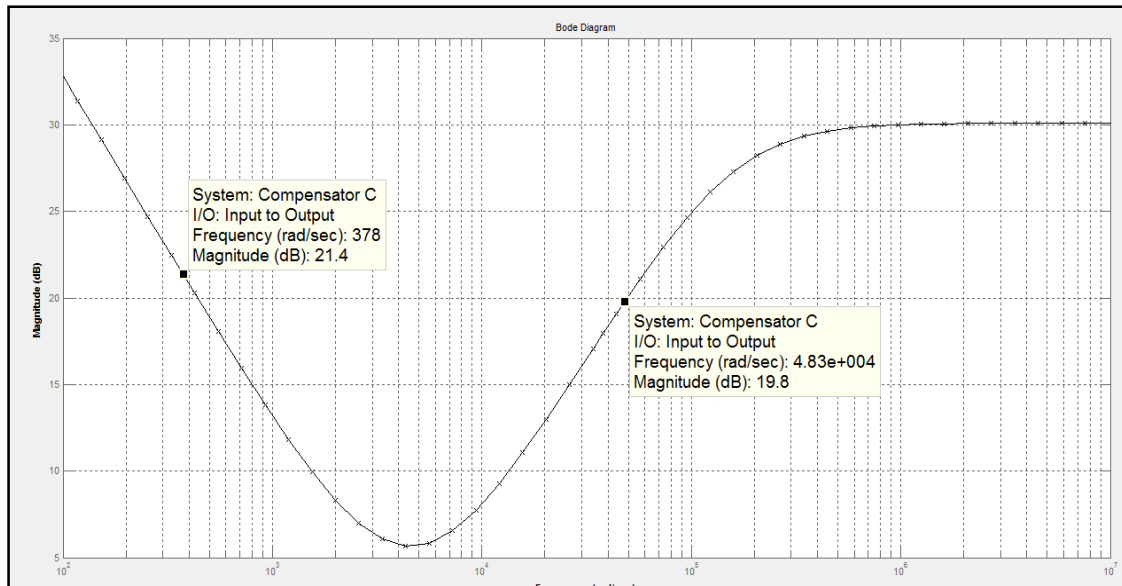


Figura 5.4; Resposta do controlador para o pólo de alta frequência em 151600 rad/s e  $K_{\text{controlador}}$  igual a 32.

Ensaio semelhante foram realizados, mantendo os dois zeros da função de transferência (equação 3.4) em 4545 rad/s e variando a posição do pólo de alta frequência e o ganho.

A partir destes ensaios foram obtidos os valores mostrados na tabela 5.2.

R37 (figura 3.5)	Pólo Alta Freqüência (rad/s)	$K_{\text{controlador}}$	Resposta do controlador em 60 Hz (dB)	Resposta do controlador em 7,68 kHz (dB)
680 $\Omega$	-151600	32,3	21,4	19,8
820 $\Omega$	-126500	26,8	21,4	19,6
1500 $\Omega$	-71212	14,7	21,1	18,3
2400 $\Omega$	-46212	9,2	20,8	16,5

Tabela 5.2; Resultados obtidos de simulação para o controlador PID mantendo fixa a posição dos zeros e variando-se o pólo de alta frequência e o ganho estático.

Observou-se que a variação dos resultados não foi muito significativa, assim foi mantido o pólo em 126500 radianos com ganho de 26,8.

## AJUSTE DO CONTROLADOR DE AÇÃO INTEGRAL

O ajuste do controlador de ação integral consistiu na gradual atuação sobre o potenciômetro R29, até que a tensão de saída ( $V_o$ ) apresentasse amplitude de 127 V RMS.

### **5.5 ENSAIO EM REGIME PERMANENTE E TRANSITÓRIO**

#### ENSAIOS EM REGIME PERMANENTE

Os ensaios de regime permanente do inversor iniciaram com a condição de corrente de carga igual a zero. A carga foi sendo aumentada até atingir a condição de plena carga.

A figura 5.5 mostra a tensão de saída para correntes de carga de 0A; 4A; 6A e 8A. Correspondendo a potências de 0 W , 508 W, 760 W e 1 kW respectivamente.

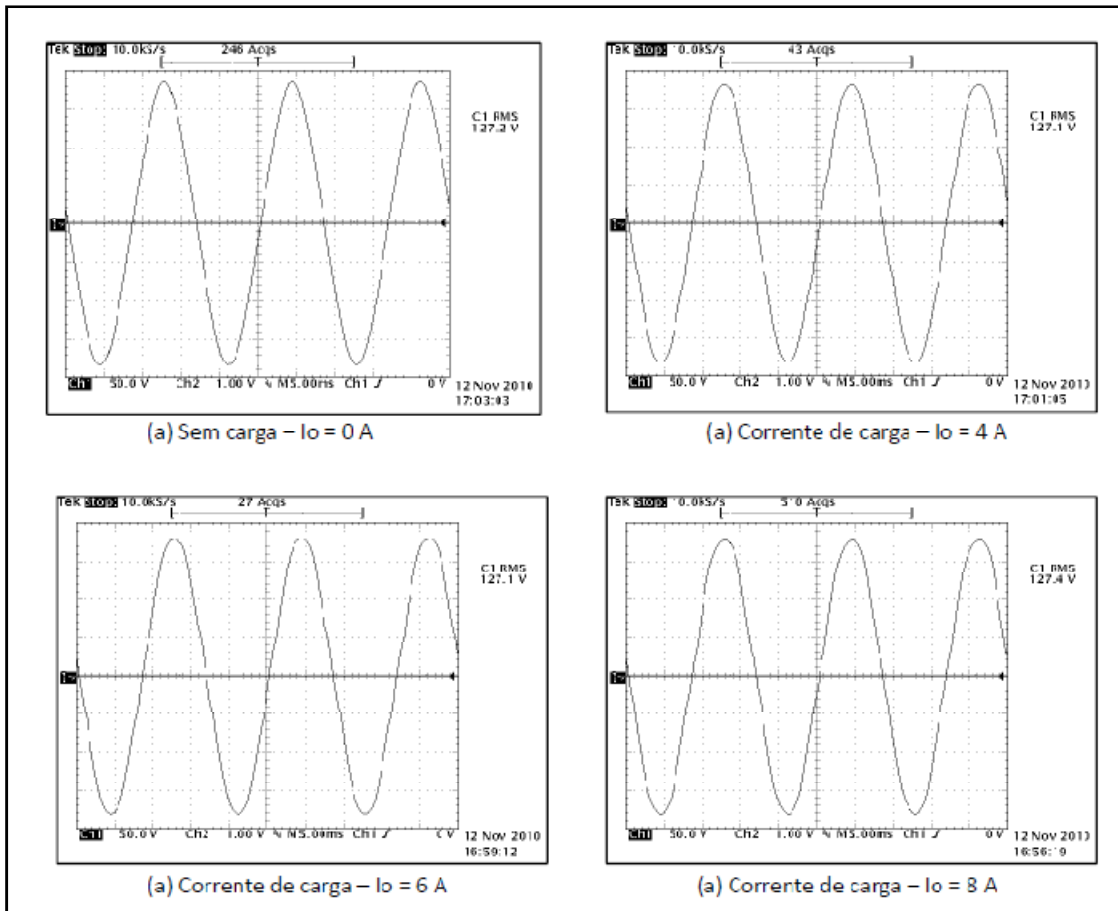


Figura 5.5; Tensão  $V_o$  na saída do inversor para diferentes valores de carga.

A partir das medidas realizadas com o osciloscópio, pode-se observar que, independente da corrente de carga, o valor RMS da tensão de saída ( $V_o$ ) permanece constante: 127,2 V para corrente de carga igual a zero; 127,1 V para corrente de carga de 4 A e 6 A e 127,4 V para corrente de carga de 8 A.

Observa-se também na figura 5.5 que é praticamente inexistente a presença de *ripple* na tensão de saída, mostrando o bom desempenho do filtro de saída ( $L_1C_{20}$ ).

A análise espectral da tensão de saída para as correntes de carga indicadas na figura 5.5 mostrou que a taxa de distorção harmônica máxima é de 4%, como mostra a tabela 5.3.

Corrente de carga (Io)	60 Hz Fundamental	180 Hz 3ª H	300 Hz 5ª H	420 Hz 7ª H	540 Hz 9ª H	660 Hz 11ª H	THD(%)
0 A	100%	3,1%	0,3%	0,3%	0,1%	0,1%	3,5
4 A	100%	3,1%	0,3%	1,3%	0,8%	0,3%	3,7
6 A	100%	3,3%	1,1%	0,7%	0,6%	0,7%	4,0
8 A	100%	2,6%	2,3%	0,3%	0,3%	0,3%	3,9

Tabela 5.3; Análise espectral da tensão de saída do inversor para diferentes correntes de carga.

## VERIFICAÇÃO DO SISTEMA EM REGIME TRANSITÓRIO

A verificação do regime transitório iniciou com o sistema sem carga, em seguida foi aplicada uma carga de 810 W, composta por lâmpadas que estabeleceram uma corrente de carga de 6,4 A.

A figura 5.6, mostra a tensão de saída e a corrente drenada pela carga. Observa-se que a amplitude da tensão cai para 122 V e que, como previsto pelos cálculos do controlador de ação integral, cuja constante de tempo é de aproximadamente 1,5 segundos, a correção da amplitude é lenta.

Podemos ver que a corrente drenada pela carga no instante inicial é de aproximadamente 18 A, o que provoca queda abrupta da tensão, entretanto a ação imediata do controlador PID restabelece a forma senoidal.

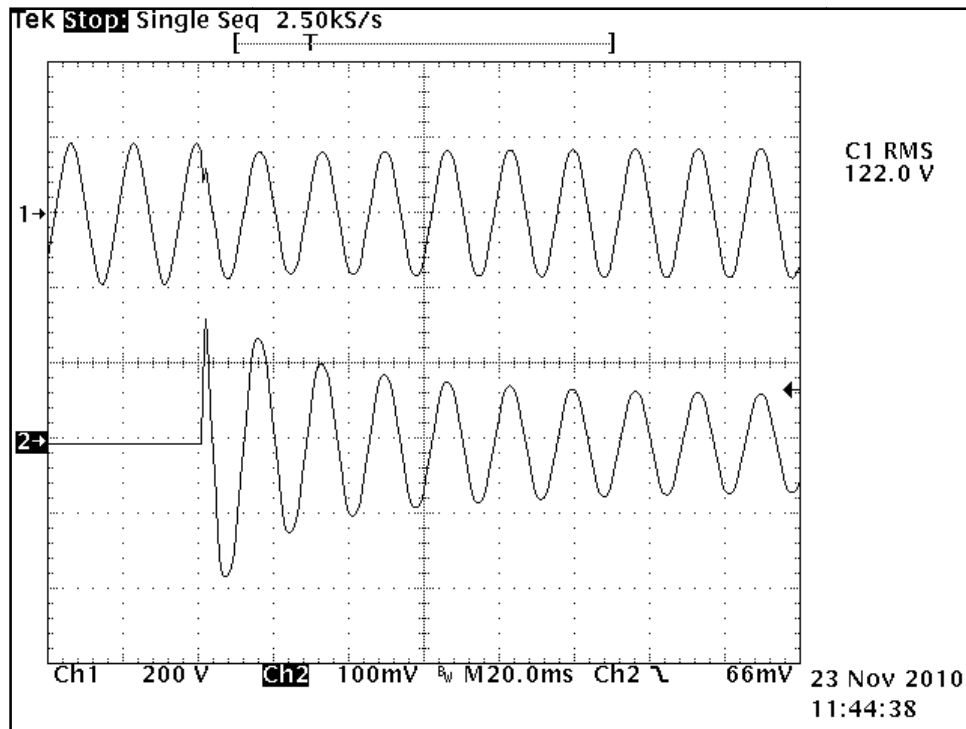


Figura 5.6; Ensaio de regime transitório para uma carga de 810 W.

Mostrando, assim, que o sistema de controle projetado é eficiente na manutenção da forma senoidal da tensão de saída em regime permanente bem como em regime transitório.

## 6 CONCLUSÃO

O desenvolvimento deste trabalho proporcionou a oportunidade de aplicar os conhecimentos de diferentes áreas abordadas nas diversas disciplinas do curso de Engenharia Elétrica da UFRGS, evidenciando as dificuldades e problemas que envolvem a eletrônica de potência, seu comando e controle e também os cuidados e proteções necessários para o êxito do trabalho.

Os principais cuidados tomados para o bom funcionamento do projeto foi em relação ao circuito de potência, fonte de ruídos e irradiação eletromagnética provocados pelos elevados valores da  $di/dt$  e da  $dV/dt$ , os quais interferem no funcionamento dos circuitos de comando e controle.

Os circuitos implementados funcionaram e atenderam os objetivos estabelecidos inicialmente para o projeto.

Os circuitos de comando fornecem portadora triangular com excelente linearidade e referência senoidal com baixa taxa de distorção harmônica.

Os controladores utilizados proporcionam excelente estabilidade da tensão de saída ( $V_o$ ) em regime permanente (erro aproximadamente nulo) com rápida atuação durante transitórios, contribuindo para a qualidade da energia disponibilizada pelo inversor.

A partir dos resultados apresentados e pelo baixo custo envolvido na implementação, podemos afirmar que o inversor desenvolvido tem plena condição de ser utilizado em um sistema de geração em regime isolado.

## 7 BIBLIOGRAFIA

- [1] RASHID, Muhammad H.; Eletrônica de Potência - Circuitos, Dispositivos e aplicações. São Paulo, Brasil; Makron Books; 1999. ISBN: 85-346-0598-X
- [2] BIMAL, Bose K.; POWER ELECTRONICS AND MOTOR DRIVES, ADVANCES AND TRENDS; California, Elsevier Inc. 2006. 936p. ISBN: 0-12-088405-4.
- [3] POMILIO, José Antenor; ELETRÔNICA DE POTÊNCIA; Campinas, 2009; disponível em: <http://www.dsce.fee.unicamp.br/~antenor/pdf/files/eltpot/cap1.pdf>
- [4] GERENT, Fernando H. 2005; Metodologia de Projetos de Inversores Monofásicos de Tensão para Cargas não-lineares. Florianópolis, Brasil.
- [5] WU, Bin; HIGH-POWER CONVERTERS AND AC DRIVES, New Jersey; John Wiley & Sons Inc. 2006. 332p. ISBN 0-471-73171-4.
- [6] NATIONAL SEMICONDUCTOR. CD4060 – 14 Stage Ripple Carry Binary Counters, 1988, Disponível em: <http://www.national.com/opf/CD/CD4060BC.html#Overview>; Acessado em 15/06/2010.
- [7] INTERNATIONAL RECTIFIER. IR2102, High and Low Side Drive, Disponível em: <https://ec.irf.com/v6/en/US/adirect/ir?cmd=catSearchFrame&domSendTo=byID&domProductQueryName=ir2102> ; Acessado em 24/09/2010.
- [8] INTERNATIONAL RECTIFIER. IRG4PC50UDPbF, Insulated Gate Bipolar Transistor With Ultrafast soft Recovery Diode, Disponível em: <https://ec.irf.com/v6/en/US/adirect/ir?cmd=catProductDetailFrame&productID=IRG4PC50UDPBF> . Acessado em 21/09/2010.
- [9] SEDRA, Abel S.; SMITH Kenneth C., MICROELETRÔNICA, 4ª Ed.: São Paulo. Pearson Education do Brasil. 2000. 1270p. ISBN: 85-346-1044-4.