

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL
ESCOLA DE ENGENHARIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

Leticia Sofka Mazzi

ESTUDO, PROJETO E VALIDAÇÃO DE MÓDULOS REGULADORES DE TENSÃO

Porto Alegre

2024

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL
ESCOLA DE ENGENHARIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

Leticia Sofka Mazzi

ESTUDO, PROJETO E VALIDAÇÃO DE MÓDULOS REGULADORES DE TENSÃO

Projeto de Diplomação II apresentado ao Departamento de Engenharia Elétrica da Escola de Engenharia da Universidade Federal do Rio Grande do Sul, como parte dos requisitos para obtenção do grau de Engenheira Eletricista.

Orientador: Prof. Dr. Tiago Roberto Balen

Porto Alegre

2024

Letícia Sofka Mazzi

ESTUDO, PROJETO E VALIDAÇÃO DE MÓDULOS REGULADORES DE TENSÃO

Projeto de Diplomação II apresentado ao Departamento de Engenharia Elétrica da Escola de Engenharia da Universidade Federal do Rio Grande do Sul, como parte dos requisitos para obtenção do grau de Engenharia Eletricista.

BANCA EXAMINADORA:

Prof. Dr. Ivan Müller

UFRGS

Prof. Dr. Luiz Fernando Ferreira

UFRGS

Prof. Dr. Tiago Roberto Balen

Orientador - UFRGS

AGRADECIMENTOS

Gostaria de agradecer primeiramente aos meus pais Claudio e Nádía, sem o apoio e incentivo de vocês, nada disso seria possível.

A minha família por me apoiar a estudar longe de casa e por fazer valer os momentos de visita. Ao meu namorado Lucas pela paciência e suporte nos momentos difíceis durante toda a graduação.

À UFRGS, ao meu orientador Tiago Balen e aos professores que sabem cativar seus alunos. A todos os amigos que a faculdade me proporcionou e que tornaram a vida em Porto Alegre mais divertida.

À empresa AEL Sistemas que me acolheu durante o período de estágio e proporcionou a realização deste trabalho, e a todos os meus colegas de trabalho que não mediram esforços em me acolher, me ensinar e me tornar uma profissional melhor.

Obrigada a todos que trilharam parte deste caminho comigo, teria sido bem mais difícil sozinha.

EPÍGRAFE

*"O que você tem, todo mundo pode ter.
Mas o que você é, ninguém pode ser."*

Clarice Lispector

RESUMO

Este trabalho apresenta o projeto de dois reguladores de tensão que fazem parte de um sistema de alimentação que fornece diversos níveis de tensão contínua para componentes em uma placa de circuito impresso a partir de duas tensões contínuas de entrada. São apresentados o projeto e desenvolvimento de um módulo regulador de tensão CC-CC, com o princípio de um regulador linear, e outro módulo com um regulador chaveado com topologia rebaixadora. Para tanto, realiza-se o estudo do funcionamento dos componentes eletrônicos escolhidos para o módulo, o projeto e simulação com auxílio de ferramentas de *software* e a implementação dos circuitos em um protótipo real. Com a realização de testes em laboratório verifica-se que ambos os módulos reguladores apresentaram comportamento dentro do esperado, com baixos valores de *ripple*, sendo este de 0,083 % para o regulador linear e 0,168 % para o regulador chaveado. Também foram observadas a alta eficiência e estabilidade na saída dos módulos. Pode-se inferir que as etapas de desenvolvimento e as decisões de projeto são pertinentes e resultam em módulos reguladores de tensão operacionais dentro dos limites especificados, aptos a serem aplicados em projetos de natureza semelhante.

Palavras-chave: Módulo regulador de tensão, Conversor CC-CC, Projeto de desenvolvimento, Protótipo, Regulador linear, Regulador chaveado rebaixador.

ABSTRACT

This work presents the design of two voltage regulators which are part of a power supply system providing multiple levels of continuous voltage to components on a printed circuit board derived from two continuous input voltages. The design and development of two DC-DC voltage regulator modules are introduced, one of them based on the principles of a linear regulator, and another module with a step-down switched-mode regulator topology. For this purpose, a study of the operation of the electronic components chosen for the module, the design and simulation with the aid of software tools, and the implementation of the circuits in a real prototype are carried out. Through laboratory testing, it is observed that both regulator modules exhibited behavior within the expected range, with low ripple values, being 0.083 % for the linear regulator and 0.168 % for the switched-mode regulator. Additionally, high efficiency and stability were also observed in the output of the modules. It can be inferred that the development stages and design decisions are relevant and result in operational voltage regulator modules within specified limits, suitable for application in projects of a similar nature.

Keywords: Voltage regulator module, DC-DC converter, Prototype, Linear regulator, Step-down switching regulator.

LISTA DE ILUSTRAÇÕES

Figura 1 – Exemplo de uma PCB com vários VRMs internos para alimentação de diversos CIs.	14
Figura 2 – Diagrama de blocos do regulador linear.	18
Figura 3 – Topologia de um regulador linear com ajuste resistivo.	19
Figura 4 – Diagrama de blocos do regulador chaveado.	20
Figura 5 – Diagrama do circuito de um regulador <i>buck</i>	22
Figura 6 – Diagrama do circuito de um regulador <i>boost</i>	23
Figura 7 – Exemplo de sinal CC com <i>ripple</i>	24
Figura 8 – Encapsulamento do regulador linear TPS74801.	27
Figura 9 – Diagrama de blocos do regulador linear TPS74801.	29
Figura 10 – Eficiência do módulo regulador de tensão com o TPS74801.	31
Figura 11 – PSRR do módulo regulador de tensão com o TPS74801.	32
Figura 12 – Esquema elétrico do módulo regulador de tensão com fonte linear.	33
Figura 13 – <i>Layout</i> do módulo regulador de tensão com fonte linear: a) vista superior da PCB, b) vista inferior da PCB.	34
Figura 14 – Encapsulamento do regulador chaveado LT8642S.	37
Figura 15 – Diagrama de blocos do regulador chaveado LT8642S.	39
Figura 16 – Eficiência do módulo regulador de tensão com o LT8642S.	45
Figura 17 – Ganho em malha aberta do módulo regulador de tensão com o LT8642S.	46
Figura 18 – Simulação transiente do módulo regulador de tensão com fonte chaveada no LTspice.	47
Figura 19 – Simulações transientes do módulo regulador de tensão com fonte chaveada no LTspice (a) do <i>ripple</i> de tensão na saída e (b) do <i>ripple</i> de corrente no indutor.	48
Figura 20 – Esquema elétrico do módulo regulador de tensão com fonte chaveada.	49
Figura 21 – <i>Layout</i> do módulo regulador de tensão com fonte chaveada: a) vista superior da PCB, b) vista inferior da PCB.	50

Figura 22 – Fonte de tensão contínua de bancada utilizada no laboratório.	51
Figura 23 – Osciloscópio utilizado no laboratório.	52
Figura 24 – Ponteira de prova com <i>ground spring</i> utilizada no laboratório.	52
Figura 25 – Protótipo do módulo regulador de tensão com fonte linear: a) vista superior da PCB, b) vista inferior da PCB.	54
Figura 26 – Curva de subida e tensão nominal do módulo regulador de tensão com fonte linear.	55
Figura 27 – Tensão de <i>ripple</i> do módulo regulador de tensão com fonte linear.	56
Figura 28 – Protótipo do módulo regulador de tensão com fonte chaveada: a) vista superior da PCB, b) vista inferior da PCB.	57
Figura 29 – <i>Ripple</i> do módulo regulador de tensão com fonte chaveada.	58
Figura 30 – Curva de subida e tensão nominal do módulo regulador de tensão com fonte chaveada.	58

LISTA DE TABELAS

Tabela 1 – Requisitos para o módulo regulador de tensão com fonte linear.....	26
Tabela 2 – Principais especificações do CI da família TPS74801.....	28
Tabela 3 – Principais dados do projeto obtidos com WEBENCH® Power Designer.....	31
Tabela 4 – Valores dos componentes passivos do projeto com a fonte linear.	32
Tabela 5 – Requisitos para o módulo regulador de tensão com fonte chaveada.	36
Tabela 6 – Principais especificações do CI da família LT8642S.....	38
Tabela 7 – Principais dados do indutor utilizado no projeto.	44
Tabela 8 – Principais dados do projeto obtidos com LTpowerCAD II.....	45
Tabela 9 – Valores dos componentes passivos do projeto com a fonte chaveada.	46
Tabela 10 – Valores medidos do módulo regulador de tensão com fonte linear.	55
Tabela 11 – Valores medidos do módulo regulador de tensão com fonte chaveada.....	57

LISTA DE ABREVIATURAS

AmpOp Amplificador Operacional.

BST *Bootstrap.*

CA Corrente Alternada.

CC Corrente Contínua.

CI Circuito Integrado.

CLKOUT *Clock Output.*

DCR *Direct Current Resistance.*

EN *Enable.*

ESR *Equivalent Series Resistance.*

FB *Feedback.*

FPGA *Field-Programmable Gate Array.*

GND *Ground.*

IN *Input.*

INTV_{cc} *Internal Vcc Voltage.*

LDO *Low-Dropout Regulator.*

OUT *Output.*

PCB *Printed Circuit Board.*

PG *Power Good.*

PSRR *Power Supply Rejection Ratio.*

PWM *Pulse Width Modulation.*

REF *Reference.*

SS *Soft-Start.*

SW *Switching.*

SYNC *Synchronization.*

UV *Undervoltage.*

UVLO *Undervoltage Lockout.*

VC *Voltage Compensation.*

VRM *Voltage Regulator Module.*

SUMÁRIO

1. INTRODUÇÃO	13
2. FUNDAMENTAÇÃO TEÓRICA	16
2.1 CONVERSOR CC-CC	16
2.1.1 Reguladores Lineares	17
2.1.2 Reguladores Chaveados	19
2.1.2.1 <i>Topologia Rebaixadora de Tensão</i>	<i>21</i>
2.1.2.2 <i>Topologia Elevadora de Tensão</i>	<i>22</i>
2.2 TENSÃO DE <i>RIPPLE</i>	23
3. SOLUÇÃO IMPLEMENTADA	25
3.1 PROJETO DO MÓDULO REGULADOR DE TENSÃO COM FONTE LINEAR	25
3.1.1 Requisitos do Projeto	25
3.1.2 Definição do CI Principal	26
3.1.2.1 <i>Análise do Datasheet</i>	<i>27</i>
3.1.3 Projeto com Uso da Ferramenta de Software WEBENCH® Power Designer	30
3.1.4 Esquemático Implementado	33
3.1.5 Análise do Layout	34
3.2 PROJETO DO MÓDULO REGULADOR DE TENSÃO COM FONTE CHAVEADA	36
3.2.1 Requisitos do Projeto	36
3.2.2 Definição do CI Principal	37
3.2.2.1 <i>Análise do Datasheet</i>	<i>37</i>
3.2.3 Projeto com Uso da Ferramenta de Software LTpowerCAD II	43
3.2.3.1 <i>Simulação com LTspice</i>	<i>47</i>
3.2.4 Esquemático Implementado	48
3.2.5 Análise do Layout	49
3.3 VALIDAÇÃO DA SOLUÇÃO	51

3.3.1	Preparo do Laboratório e Equipamentos Utilizados.....	51
3.3.2	Procedimento das Medições Realizadas	52
4.	RESULTADOS	54
4.1	RESULTADOS DO MÓDULO COM FONTE LINEAR	54
4.2	RESULTADOS DO MÓDULO COM FONTE CHAVEADA	56
5.	CONCLUSÃO	60
	REFERÊNCIAS	63

1. INTRODUÇÃO

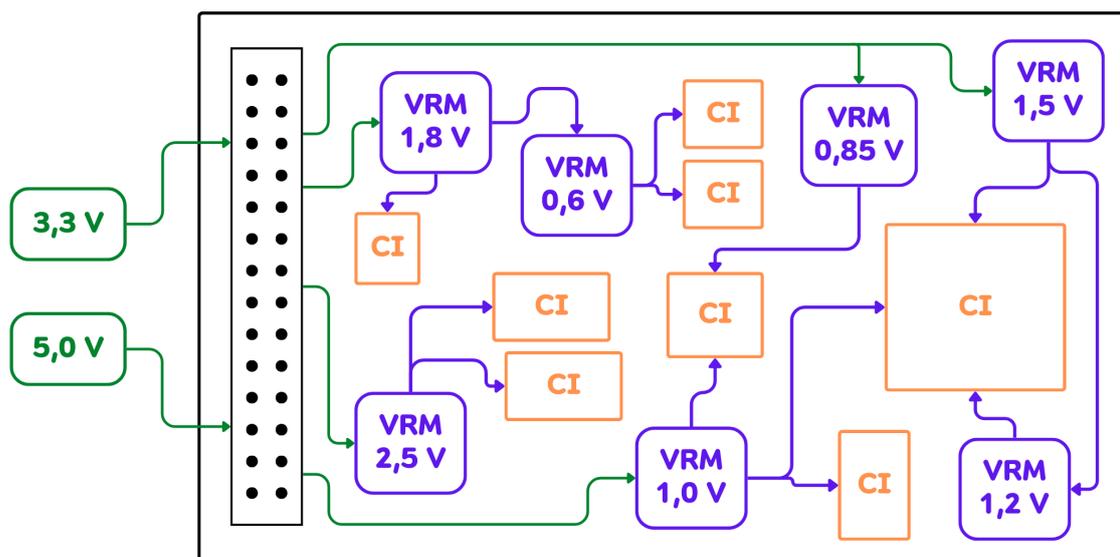
O avanço constante da tecnologia, a crescente demanda por sistemas eletrônicos complexos e a miniaturização dos circuitos eletrônicos têm desafiado a eficácia da provisão de tensões de alimentação adequadas para diversos Circuitos Integrados (CIs) em uma placa de circuito impresso, do inglês *Printed Circuit Board* (PCB). Esse desafio é particularmente crítico em aplicações de alto desempenho, como no contexto de desenvolvimento de computadores para aplicações aeroespaciais.

O foco central da problemática abordada é a geração de níveis fixos de tensões de alimentação contínuas para os diferentes CIs presentes em uma placa de complexidade elevada. No âmbito de sistemas aeroespaciais, as PCBs ainda enfrentam obstáculos adicionais, incluindo a necessidade de confiabilidade, baixos valores de *ripple*, maior eficiência energética e tamanho compacto dos módulos reguladores de tensão. Este projeto de diplomação tem como objetivo apresentar uma solução para o problema descrito, baseada na elaboração de dois módulos reguladores de tensão, também conhecidos como *Voltage Regulator Modules* (VRMs), a serem implementados na própria PCB.

A solução apresentada neste trabalho foi elaborada juntamente a empresa AEL Sistemas, sediada em Porto Alegre, com expertise no desenvolvimento e fabricação de sistemas eletrônicos para aplicações de defesa, segurança e controle. A PCB apresentada neste trabalho possui um total de 20 VRMs, das quais participei diretamente do desenvolvimento de 8 delas, sendo observados o uso de reguladores lineares e também reguladores chaveados rebaixadores ao longo da placa. Para este projeto de diplomação, foram escolhidos um módulo regulador de cada tipo para aprofundar os conhecimentos sobre a elaboração de seus projetos, compreender suas particularidades e a necessidade de cada um deles (SHEPARD, 2022).

Os diferentes níveis de tensão elétrica para alimentação dos CIs devem ser obtidos a partir de duas fontes independentes de tensão contínua que alimentam toda a placa, sendo necessária a elaboração de diferentes circuitos de módulos reguladores de tensão para suprir este objetivo. A Figura 1 traz um exemplo simplificado da placa utilizada para este projeto na AEL Sistemas, onde a PCB recebe as tensões contínuas de 3,3 e de 5,0 V com tolerâncias de $\pm 5\%$ através dos conectores de interconexão para outra placa, e deriva diferentes valores de tensão internamente para a correta alimentação dos CIs presentes nela, incluindo componentes complexos que requerem mais de uma tensão de alimentação para operar corretamente.

Figura 1 – Exemplo de uma PCB com vários VRMs internos para alimentação de diversos CIs.



Fonte: A autora (2024).

Este projeto de diplomação concentra-se no ciclo completo do projeto de dois módulos reguladores de tensão, com ênfase em módulos rebaixadores de tensão para aplicação no contexto aeroespacial. Serão abordados neste trabalho o projeto de um módulo constituído de fonte de alimentação linear e também um módulo de fonte de alimentação chaveada. A solução proposta será validada frente aos seus requisitos com a realização de testes em um protótipo em ambiente de laboratório, com o uso de um osciloscópio para conferência dos resultados.

A importância de abordar este problema é ressaltada pela necessidade de sistemas eletrônicos altamente confiáveis no contexto aeroespacial. A precisão na geração e no fornecimento de tensões é crucial para o funcionamento estável dos CIs, que podem ser componentes sensíveis à pequenas variações na alimentação e de alto custo (SHEPARD, 2022). A solução proposta visa não apenas fornecer uma resposta técnica ao problema, mas também contribuir para a eficiência, confiabilidade e otimização de espaço em sistemas eletrônicos embarcados.

Com esta proposta de solução, estabelecem-se objetivos interligados que englobam o estudo sobre o funcionamento dos CIs empregados nos módulos reguladores de tensão e também evidenciar a concepção e a execução de uma estrutura de planejamento em projetos de engenharia, abordando aspectos comuns e frequentes na área de pesquisa e desenvolvimento de produtos eletrônicos.

Este projeto de diplomação surge da motivação em aprofundar o conhecimento nesta área específica, abordada ao longo do estágio profissional na empresa AEL Sistemas, além de disponibilizar um projeto de desenvolvimento que contemple desde a seleção de componentes

até a validação física do circuito, a fim de auxiliar futuros profissionais que enfrentem essa problemática.

Esta monografia inicia com uma revisão abrangente sobre os conceitos fundamentais de um Conversor CC-CC e topologias de reguladores de tensão desta família, apresentadas no Capítulo 2. O Capítulo 3 está dividido em três grandes blocos, sendo os dois primeiros para apresentação dos projetos dos módulos reguladores com fonte linear e chaveada, respectivamente, partindo dos requisitos de cada projeto até obtenção do esquema elétrico e *layout* na PCB, já o terceiro bloco trata sobre a abordagem utilizada para a validação dos módulos.

O Capítulo 4 apresenta os resultados obtidos dos testes em laboratório de cada módulo regulador de tensão e observa se estes atenderam aos requisitos de projeto especificados. Por fim, o Capítulo 5 traz as considerações finais desta monografia e sugestões para trabalhos futuros.

2. FUNDAMENTAÇÃO TEÓRICA

2.1. CONVERSOR CC-CC

No mundo atual, onde a eletricidade é predominantemente fornecida na forma de Corrente Alternada (CA), e muitos dispositivos e sistemas operam com Corrente Contínua (CC), como baterias ou circuitos eletrônicos sensíveis, os conversores CC-CC desempenham um papel crucial na eficiência e na confiabilidade da conversão de energia. Esses dispositivos permitem a adaptação da tensão e da corrente contínuas, garantindo que a energia seja fornecida de maneira adequada e eficiente a dispositivos variados, desde eletrônicos portáteis até o sistema elétrico de aeronaves.

Um conversor CC-CC, ou simplesmente conversor CC, possui tanto entrada quanto saída em corrente contínua, ou seja, a tensão permanece constante ao longo do tempo, já a corrente pode variar de acordo com o consumo, porém ela tende a se manter em um nível constante. Diferente de um conversor CA-CC que recebe uma entrada variante no tempo e retifica para uma saída contínua, o objetivo do conversor CC é deslocar um valor de tensão médio na entrada para outro valor médio na saída, por exemplo, ajustar uma entrada de 7 V para 5 V. Essa potência deve vir de algum lugar, assim, ao modificar a tensão elétrica de um sinal, a sua corrente também deve se ajustar de modo que a energia de entrada e saída sejam condizentes, salvo as perdas energéticas do processo de conversão realizado (RASHID, 2014).

As principais classes de conversores CC são do tipo chaveado ou linear. O conversor CC chaveado opera com o princípio de comutação, ou seja, o acionamento e desligamento de uma chave. Este tipo de conversor alterna a origem da energia fornecida entre a própria entrada ou componentes passivos como indutores e capacitores, de modo a converter a tensão contínua de entrada para um nível diferente de tensão contínua na saída. Esses conversores são amplamente utilizados por apresentarem boa eficiência energética, mesmo que a diferença entre os níveis de tensão seja significativa. Existem diversas topologias de conversores CC chaveados que devem ser aplicadas conforme a necessidade; os principais exemplos são as topologias *buck* ou rebaixadora de tensão, a *boost* ou elevadora de tensão, a *buck-boost* e a topologia Cúk (RASHID, 2014).

A topologia *buck-boost* pode fornecer um nível de tensão na saída menor ou maior do que o

seu nível de entrada, a depender do valor do seu ciclo de trabalho, sendo utilizada para aplicações onde a tensão de entrada apresenta maior variação. Além disso, essa topologia também pode fornecer uma saída negativa em relação a polaridade do sinal de entrada. Apesar de se referir a uma combinação das duas topologias *buck* e *boost*, esta topologia também requer apenas um indutor e uma chave (MOHAN; UNDELAND; ROBBINS, 1995).

Assim como a topologia *buck-boost*, a topologia Cúk também apresenta a possibilidade de o nível de tensão contínua da saída ser maior ou menor do que o nível de entrada, e também apresenta uma polaridade invertida na saída. A principal diferença entre estas duas topologias se refere ao elemento principal de armazenamento de energia, pois a *buck-boost* utiliza o indutor e a topologia Cúk utiliza o capacitor para tal fim. Para esta topologia a chave não está em série com a tensão de entrada, portanto, o fornecimento da corrente de entrada é contínuo, não sendo interrompido com o chaveamento do conversor.

Por outro lado, o conversor CC linear regula a tensão de saída transformando a energia em excesso da entrada na forma de calor. Em vez de comutar a energia entre os componentes como o indutor e o capacitor, esta classe de conversor CC permite que a energia necessária para atingir o nível de tensão desejado passe para a saída, dissipando o excesso como energia térmica. Por conta disso, normalmente reguladores lineares são utilizados em conjunto com dissipadores térmicos. Devido à dissipação de energia, os conversores lineares são menos eficientes se comparados aos chaveados, porém possuem circuitos mais simples e apresentam menos interferência na saída. Um exemplo de conversor CC linear é o regulador de baixa queda de tensão, do inglês *Low-Dropout Regulator* (LDO), cuja diferença entre os níveis de tensão de entrada e saída é menos significativa (MOHAN; UNDELAND; ROBBINS, 1995).

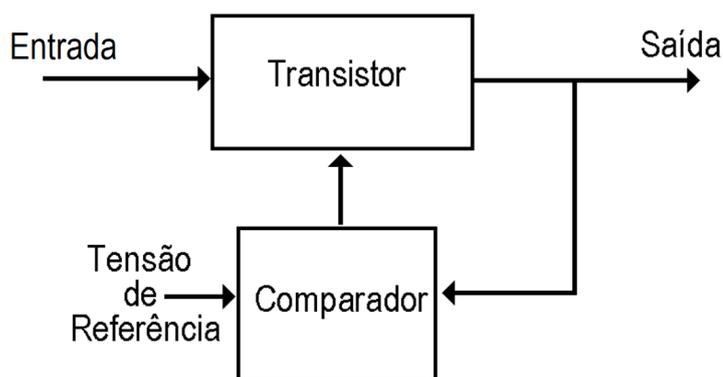
2.1.1. Reguladores Lineares

Conforme mencionado, a conversão CC-CC pode ser realizada com o uso de um regulador linear, um circuito que ajusta a diferença de potencial da entrada para outro nível de tensão CC na saída, dissipando a energia sobressalente em forma de calor.

De acordo com Mohan, Undeland e Robbins (1995), a regulação linear é obtida através do controle da condutividade de um transistor, ajustando a intensidade da corrente fornecida para obter a tensão contínua de saída desejada. A Figura 2 apresenta um diagrama do funcionamento do regulador linear, no qual a tensão de saída é comparada a uma tensão de referência. O

resultado dessa comparação é responsável pelo controle do transistor, cujo funcionamento pode ser observado como uma resistência variável. Este transistor opera na sua região linear e apresenta elevada dissipação de potência, sendo o principal componente responsável pela baixa eficiência das fontes lineares.

Figura 2 – Diagrama de blocos do regulador linear.



Fonte: Adaptado de Mehl (s.d.)

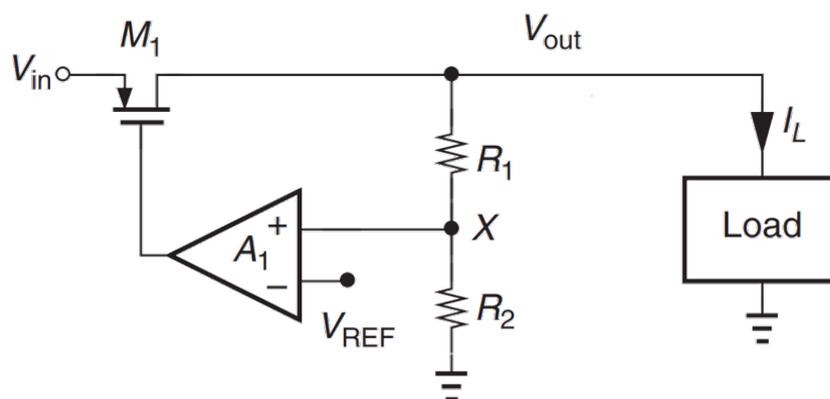
Assim, um regulador linear pode ser resumido como uma fonte de corrente controlada por tensão de modo a forçar uma tensão fixa na sua saída, uma vez que a tensão de controle está relacionada com a tensão de saída, ou seja, a tensão de saída realimenta o circuito.

Apesar da baixa eficiência, os reguladores lineares apresentam uma tensão de saída bastante estável e uma ótima resposta a transientes. Além disso, como sua operação varia apenas dentro da região linear do transistor, eles não emitem sinais interferentes em altas frequências. Esta classe de conversores CC é mais indicada para circuitos de baixa potência e, preferencialmente, com pequenas variações entre os níveis de tensão de entrada e saída (MOHAN; UNDELAND; ROBBINS, 1995).

O regulador linear pode ser do tipo fixo ou variável, ou seja, o CI pode ou não permitir um ajuste externo para o nível de tensão da saída. No caso do regulador fixo, o circuito de comparação é interno ao *chip*, fazendo com que a saída também seja fixa. Deve-se observar a tensão de saída desejada no momento da escolha e aquisição do componente. Já para o caso do regulador variável, parte do circuito de comparação é externa ao CI, permitindo que o projetista adicione um divisor resistivo para o sinal da saída que realimenta o comparador.

Ao utilizar um regulador do tipo fixo não há necessidade de adicionar componentes para a malha de controle externa, minimizando a quantidade e custo de componentes e também a área de ocupação da PCB, uma vantagem frente ao regulador do tipo variável, porém é necessário

Figura 3 – Topologia de um regulador linear com ajuste resistivo.



Fonte: Adaptado de Razavi (2019)

adquirir um CI específico para cada valor de saída desejado. Neste caso, o regulador variável permite maior liberdade de projeto.

A Figura 3 apresenta o ajuste realizado com os resistores R_1 e R_2 , onde a tensão V_x é comparada com a tensão interna de referência do CI através do Amplificador Operacional (AmpOp), cuja saída controla o fluxo de corrente do transistor da entrada para a saída. A Equação (1) apresenta o valor de tensão do divisor resistivo (RAZAVI, 2019).

$$V_x = V_{out} \frac{R_2}{R_1 + R_2} \quad (1)$$

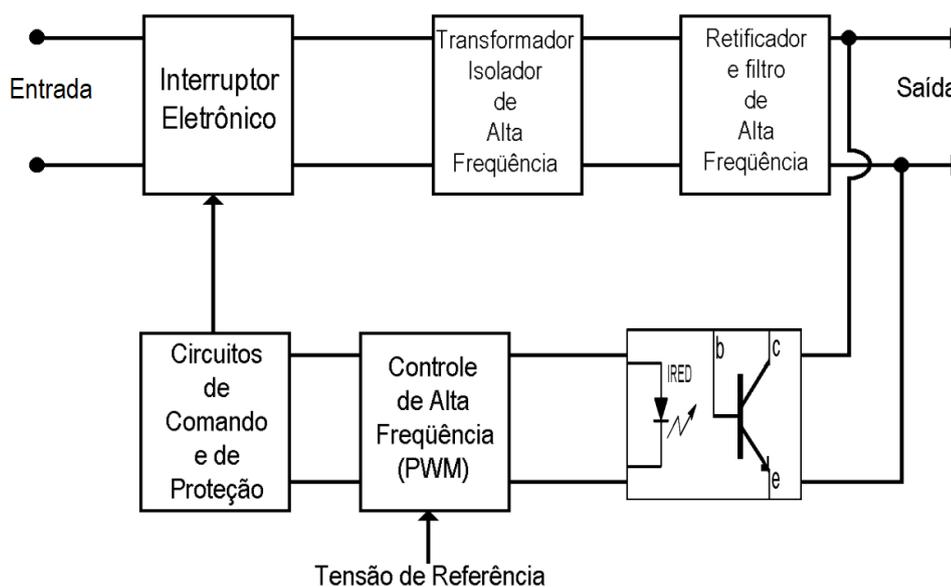
Um dos tipos de regulador linear é LDO, que requer apenas uma pequena queda de tensão através do regulador, entre seus pinos de entrada e saída, usualmente da ordem de centenas de milivolts. Uma baixa queda de tensão entre seus pinos de entrada e saída tem impacto direto na eficiência e potência dissipada pelo CI, uma vez que quanto menor a queda de tensão sobre o transistor, menor é sua dissipação de calor e maior é a eficiência do circuito (SIMPSON, 2011).

Alguns reguladores LDO mais robustos possuem um pino separado para alimentação dos circuitos internos do CI, como por exemplo os circuitos de controle e de proteção de corrente, assim, a tensão de entrada não precisa suprir este consumo interno, tendo uma queda de tensão apenas no transistor entre a entrada e a saída.

2.1.2. Reguladores Chaveados

Conforme apresentado, a conversão CC-CC pode ser realizada com o uso de um regulador chaveado, um circuito que ajusta a entrada CC para outro nível de tensão contínua na saída por

Figura 4 – Diagrama de blocos do regulador chaveado.



Fonte: Adaptado de Mehl (s.d.)

meio da comutação de um elemento chaveador. Esse circuito pode produzir uma saída com um valor maior ou menor do que a entrada, dependendo da topologia empregada.

De acordo com Rashid (2014), o funcionamento de um regulador chaveado é apresentado de forma simplificada na Figura 4. Resumidamente, o transistor, que opera apenas nas regiões de saturação e corte, emula a operação de um interruptor ou uma chave *on-off*, resultando em uma saída de alta frequência não-senoidal, tradicionalmente um dente de serra, que precisa ser retificada novamente para fornecer uma saída CC.

A saída pulsante do chaveamento do transistor passa, em seguida, por um transformador especialmente projetado para sinais de alta frequência, a fim de rebaixar ou elevar o nível de tensão conforme desejado. Esse dispositivo também atua como isolador entre a entrada e a saída. Posteriormente, essa tensão é retificada para retornar a um sinal CC e, também, filtrada para minimizar o impacto dos ruídos de alta frequência nos circuitos externos alimentados por este regulador.

Para realizar o controle da chave, é coletada uma amostra da saída e comparada com uma tensão de referência. No diagrama de blocos, observa-se um acoplador óptico para coletar a amostra da saída, utilizado para proporcionar isolamento elétrico entre a saída e a malha de controle, porém não se trata de um item obrigatório. O comando da chave gerado pelo circuito de controle é um sinal de controle por largura de pulso, do inglês *Pulse Width Modulation* (PWM), que liga ou desliga o transistor. Se o valor da saída estiver abaixo da tensão de referência, mantém-se o

sinal de controle da chave ligado por mais tempo durante o ciclo de chaveamento; caso contrário, o tempo de condução é mantido mais curto (RASHID, 2014).

Por fim, as fontes chaveadas tipicamente possuem circuitos de proteção internos para evitar curtos-circuitos e outros comportamentos anormais que possam danificar o circuito.

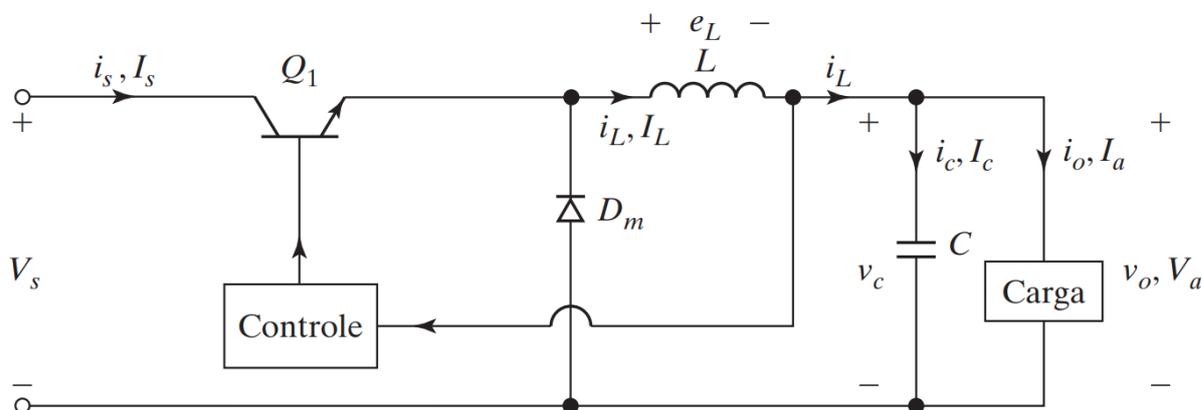
Segundo Mohan, Undeland e Robbins (1995), a eficiência de potência de uma fonte chaveada dependerá das perdas causadas pelo chaveamento, ou seja, dependerá da frequência de chaveamento adotada. A escolha dessa frequência deve ser um valor alto, de modo a reduzir os valores e, conseqüentemente, os tamanhos físicos dos indutores e capacitores utilizados no circuito. Geralmente, a frequência adotada é maior do que a frequência de áudio de 18 kHz, para que não seja audível ao ser humano. Para pequenas fontes chaveadas em PCBs, as frequências adotadas costumam variar entre 500 kHz e 1 MHz.

Há diversos modelos de CIs de fontes chaveadas no mercado, onde as topologias mais comuns são as *buck* (rebaixadora de tensão) e *boost* (elevadora de tensão), cujas tensões de saída são menores ou maiores do que a tensão de entrada, respectivamente. Outras topologias de fontes chaveadas podem ser derivadas a partir destas.

2.1.2.1. Topologia Rebaixadora de Tensão

Uma fonte chaveada do tipo *buck* tem como principal característica apresentar na saída uma tensão contínua cujo valor é menor do que a tensão de entrada. Segundo Rashid (2014), a Figura 5 traz um circuito simplificado dessa topologia, onde o transistor Q_1 se comporta como uma chave controlada, abrindo e fechando a passagem de corrente na frequência de chaveamento definida, a partir do sinal PWM de controle.

Quando o transistor está ligado, ou seja, uma chave fechada, a corrente da entrada circula por ele e segue para o indutor, para o capacitor de armazenamento e para a carga conectada à fonte. O diodo não está conduzindo, pois está polarizado reversamente. Uma vez que o transistor é desligado, a corrente que alimenta a fonte não passa adiante no circuito, porém agora o diodo estará conduzindo, por conta da energia armazenada no indutor e no capacitor. O arranjo dos componentes LC (indutor e capacitor) também desempenha a função de um filtro passa-baixas, que filtra ruídos de alta frequência originados do chaveamento do transistor (RASHID, 2014).

Figura 5 – Diagrama do circuito de um regulador *buck*.

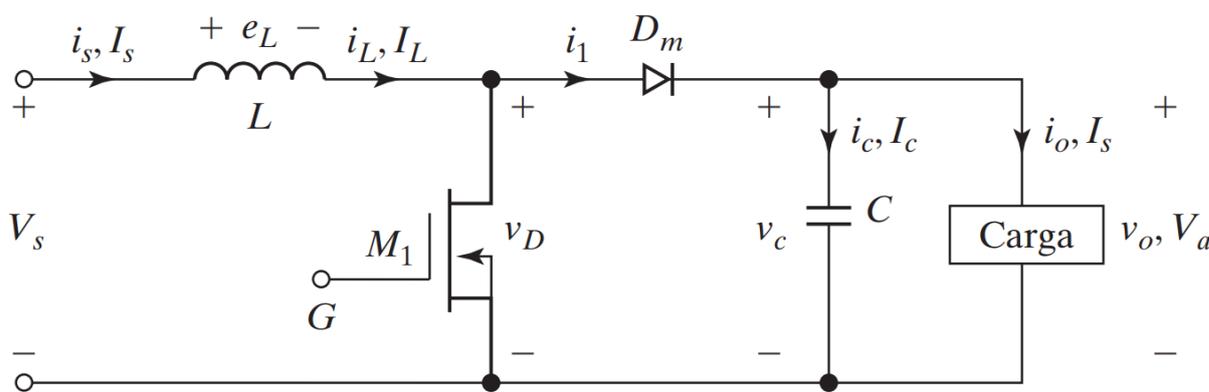
Fonte: Rashid (2014)

A tensão na saída do indutor é monitorada pelo circuito de controle, onde normalmente é aplicado um divisor resistivo na saída, e comparada a uma tensão de referência interna da fonte chaveada. Assim, uma vez que a tensão da saída começa a cair, o circuito de controle liga o transistor novamente. É preciso lembrar que este processo ocorre ciclicamente e cada etapa tem uma duração da ordem de microssegundos, considerando por exemplo uma frequência de chaveamento de 500 kHz.

2.1.2.2. Topologia Elevadora de Tensão

Uma fonte chaveada do tipo *boost* tem como principal característica apresentar na saída uma tensão CC cujo valor é maior do que a tensão de entrada. A Figura 6 traz um circuito simplificado dessa topologia, onde o transistor M_1 se comporta como uma chave controlada pelo sinal PWM de controle.

Quando o transistor está desligado, representando uma chave aberta, a corrente de entrada passa pelo indutor e pelo diodo, carregando o capacitor e alcançando a carga conectada na saída da fonte chaveada. Ao acionar o transistor, este conecta a saída do indutor para o terra; a energia da entrada é armazenada no indutor e o diodo estará reversamente polarizado, não conduzindo. Logo, a tensão armazenada no capacitor supre a carga durante esta etapa do ciclo de chaveamento (RASHID, 2014).

Figura 6 – Diagrama do circuito de um regulador *boost*.

Fonte: Rashid (2014)

2.2. TENSÃO DE RIPPLE

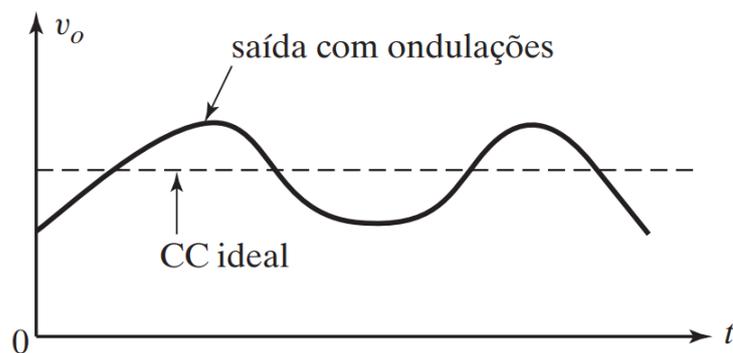
Idealmente, a saída de um retificador ou conversor CC é uma tensão puramente contínua, mas em aplicações práticas a saída apresenta harmônicos ou ondulações CA em torno do valor ideal, também conhecido como tensão de *ripple*, como mostra a Figura 7 (RASHID, 2014).

A tensão de *ripple* ou ondulação é usualmente expressa em termos percentuais em relação ao valor médio de tensão CC, apresentado na Equação (2), onde V_{rpp} se refere a tensão de *ripple* de pico-a-pico e V_{cc} se refere ao valor médio da tensão de saída.

$$FR = \frac{V_{rpp}}{V_{cc}} \cdot 100\% \quad (2)$$

No caso das fontes lineares, a tensão de *ripple* observada na saída pode ser proveniente tanto da entrada quanto de ruídos internos do CI. Já para as fontes chaveadas, a tensão de *ripple* é resultado principalmente do chaveamento dos transistores em altas frequências, sendo o comportamento CA observado para um valor de frequência próximo ao de chaveamento.

Segundo Mohan, Undeland e Robbins (1995), a saída em tensão contínua de um regulador deve ser conectada a um capacitor grande, da ordem de microfarads, para filtrar eventuais oscilações ou *ripples* na saída CC. Este capacitor atua como um tanque, armazenando energia, cujo objetivo é manter a estabilidade da linha quando ocorrer alguma variação na carga.

Figura 7 – Exemplo de sinal CC com *ripple*.

Fonte: Rashid (2014)

Além do *ripple*, outros fatores podem adicionar interferências no sinal de saída idealmente CC, como por exemplo o ruído térmico dos componentes ou uma interferência eletromagnética. Estes tópicos não serão abordados neste trabalho, portanto as oscilações observadas serão consideradas como *ripple*.

3. SOLUÇÃO IMPLEMENTADA

A solução implementada foi realizada ao longo do período do estágio na empresa AEL Sistemas, onde os dois módulos reguladores de tensão apresentados neste trabalho foram implementados em uma PCB que recebe dois valores de tensão de entrada contínua, 3,3 e 5,0 V. Essa PCB possui diversos componentes eletrônicos complexos, com uma arquitetura interna sofisticada composta por várias camadas e elementos eletrônicos, que necessitam de diferentes tensões elétricas de alimentação, e todas estas são derivadas com o uso de módulos reguladores de tensão.

São apresentados neste trabalho uma solução utilizando um CI regulador do tipo linear e outra com um CI regulador do tipo chaveado.

3.1. PROJETO DO MÓDULO REGULADOR DE TENSÃO COM FONTE LINEAR

Esta seção visa explorar o processo de desenvolvimento destinado ao módulo regulador de tensão cujo principal CI se comporta como um regulador ou fonte linear, mais especificamente como um LDO.

3.1.1. Requisitos do Projeto

O módulo a ser projetado com o LDO deverá fornecer alimentação adequada para um banco de *transceivers* (transceptores) de um *Field-Programmable Gate Array* (FPGA), um circuito integrado composto de blocos lógicos reconfiguráveis que permite a criação de circuitos digitais personalizados. O FPGA é um componente eletrônico complexo, com uma arquitetura interna sofisticada que é sensível as tensões de entrada, necessitando de uma fonte de alimentação estável e precisa para garantir seu correto funcionamento. Para o caso do banco de *transceivers*, uma interferência ou oscilação na alimentação do circuito interno do FPGA pode se manifestar na saída deste bloco, podendo ocasionar na degradação do sinal de saída.

Os requisitos do módulo regulador de tensão com a fonte linear LDO, já considerando os critérios de alimentação do FPGA, são apresentados na Tabela 1. O valor da tensão de entrada é uma decisão de projeto, onde foi escolhido o nível de tensão superior mais próximo da saída

desejada, para que haja a menor queda de tensão possível no LDO. A tensão de 1,5 V é obtida a partir de outro módulo regulador de tensão existente na PCB deste projeto. O tempo de *soft-start* se refere ao tempo de partida permitido para o módulo até que este atinja o nível de tensão desejado. Por fim, a corrente de saída provém de uma estimativa de consumo máximo do FPGA.

Tabela 1 – Requisitos para o módulo regulador de tensão com fonte linear.

Requisitos	Valores
Tensão elétrica de entrada	1,5 V
Tensão elétrica de saída	1,2 V
Corrente elétrica de saída	0,34 A
Tolerância máxima da saída	$\pm 3\%$
Tempo de <i>soft-start</i>	0,2 a 40 ms

A tensão de *ripple* do módulo regulador deve ser tal que a soma do valor de tensão nominal na saída somado ao *ripple* não deve ultrapassar as margens da tensão de saída desejada adicionada da tolerância máxima permitida, obtida diretamente do *datasheet* do FPGA a ser alimentado com este módulo de tensão.

Considerando a aplicação específica para este regulador e também os requisitos apresentados acima, o regulador do tipo linear foi definido como mais adequado, por se tratar de uma baixa demanda de corrente e também da necessidade de menores oscilações ou *ripple* na saída para minimizar interferências na operação do bloco do FPGA.

3.1.2. Definição do CI Principal

A escolha do CI de fonte linear foi realizada considerando os requisitos do projeto, questões de disponibilidade no mercado e também os componentes já utilizados anteriormente pela empresa AEL Sistemas. Assim, foi selecionado o componente TPS74801DRCR da Texas Instruments Inc. (2023a), um regulador linear do tipo LDO, que atende aos requisitos e possui uma saída de até 1,5 A, valor acima do estimado necessário para este módulo de 0,34 A.

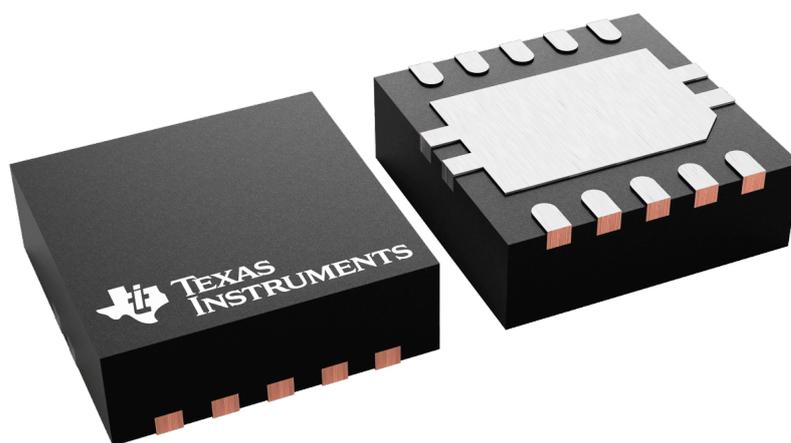
A utilização de reguladores lineares requer uma atenção especial na escolha do componente para a potência P_D a ser dissipada, calculada conforme a Equação (3), que depende diretamente da queda de tensão ou *dropout* sobre o regulador. Caso o *dropout* seja muito alto, ele pode limitar a corrente de saída em função da potência máxima que o componente é capaz de dissipar. Logo, a potência estimada para este CI é 102 mW para a corrente máxima de consumo.

$$P_D = (V_{IN} - V_{OUT}) \cdot I_{OUT} \quad (3)$$

Além disso, a descrição inicial da sua ficha técnica recomenda o uso do CI para aplicações robustas e que requerem uma sequência de ligação especial, como é o caso dos FPGAs. Para tanto, este dispositivo possui um pino de *enable* utilizado para habilitar a saída da fonte.

Por fim, o componente é disponibilizado em dois diferentes *packages* ou encapsulamentos, onde ambos são pequenos e ideais para aplicações que requerem pouca utilização de área da PCB. O encapsulamento escolhido foi o VSON, com 10 pinos e com dimensões de 3 x 3 mm, ilustrado na Figura 8. Além dos 10 pinos funcionais, este componente também possui um *thermal pad*, um pino ou área metálica maior central cuja função é melhorar a distribuição do calor dissipado pelo CI para o plano de terra da PCB (TEXAS INSTRUMENTS INC., 2023a).

Figura 8 – Encapsulamento do regulador linear TPS74801.



Fonte: Texas Instruments Inc. (2023a)

3.1.2.1. Análise do Datasheet

O *datasheet* do componente da família TPS74801 apresenta todas as informações e especificações técnicas necessárias para a sua correta utilização. Algumas das principais especificações para a sua utilização estão reunidas na Tabela 2.

Para compreender o funcionamento interno do CI, a Figura 9 apresenta o seu diagrama de blocos funcional. O pino denominado *Input* (IN) se refere a tensão de entrada da qual será derivada a saída, apresentada no pino *Output* (OUT). Assim como visto anteriormente na revisão

Tabela 2 – Principais especificações do CI da família TPS74801.

Especificações	Valores
Tensão elétrica de entrada	0,8 a 5,5 V
Tensão elétrica de saída	0,8 a 3,6 V
<i>Dropout</i> mínimo	60 mV
Corrente elétrica de saída	Até 1,5 A
Precisão de regulação de linha e carga	2 %

do Capítulo 2.1.1, o sinal de entrada passa pelo transistor do tipo NMOS e segue para a saída, com um circuito adicional para limitação de corrente.

O pino de BIAS serve para alimentar os circuitos internos da fonte. Ele pode ser conectado ao pino IN, caso essa tensão satisfaça a Equação (4), se não, o BIAS deve ser alimentado separadamente por uma fonte cujo valor esteja entre 2,7 e 5,5 V.

$$V_{IN} \geq V_{OUT} + 1,62V \quad (4)$$

A alimentação do pino BIAS é oferecido separadamente para que o consumo interno da fonte com circuitos de amplificação do erro, controle e outros, não consumam da própria entrada do regulador, caracterizando um circuito com baixo *dropout*, ou seja, uma baixa queda de tensão entre os pinos de entrada e saída. Caso a tensão neste pino esteja abaixo do especificado, o circuito interno de detecção *Undervoltage Lockout* (UVLO) irá desativar o regulador.

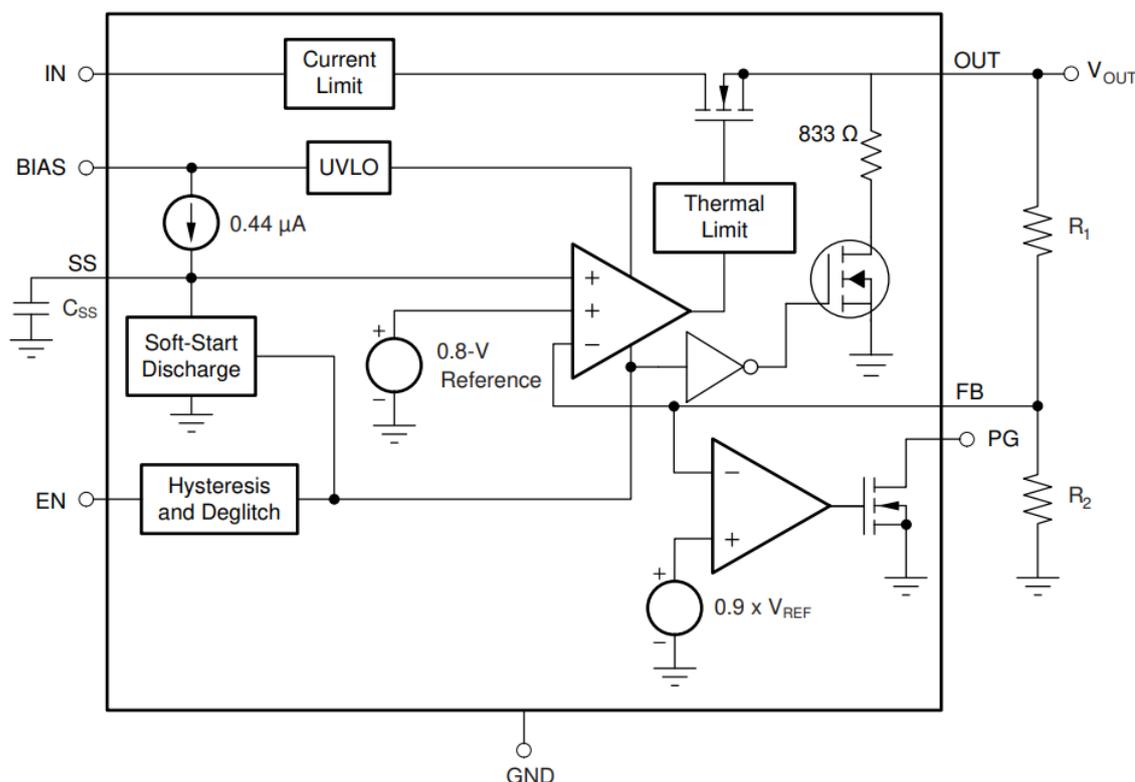
O pino *Soft-Start* (SS) se refere a partida suave da fonte, que pode ser configurada através deste pino para que sua rampa de subida seja monotônica, evitando uma alta corrente transiente de partida que pode causar danos aos CIs alimentados por ela. O *soft-start* é ajustado de acordo com um valor externo de capacitância conforme a Equação (5).

$$t_{SS} = \frac{V_{REF} \cdot C_{SS}}{I_{SS}} = \frac{0,8V \cdot C_{SS}}{0,44\mu A} \quad (5)$$

O pino *Enable* (EN) é responsável por habilitar e desabilitar a saída da fonte. Para ser considerado habilitado, o valor deste pino deve estar entre 1,1 e 5,5 V. Quando desabilitado, o *enable* ativa um transistor em série com um *pull-down* de um resistor de 833 Ω para descarregar a saída no terra do circuito, cujo pino externo é o *Ground* (GND).

O pino *Power Good* (PG) se refere a uma função que detecta se a saída da fonte linear está próxima do valor esperado ou não. Caso o nível lógico em PG seja alto, significa que a tensão de saída no pino OUT é maior ou igual a 90 % do valor esperado, porém caso o nível lógico

Figura 9 – Diagrama de blocos do regulador linear TPS74801.



Fonte: Texas Instruments Inc. (2023a)

seja baixo, ele indica que a tensão em OUT está abaixo dos 90 %. Para operar corretamente, este pino requer um *pull-up*, ou ele pode ser mantido desconectado se não houver interesse em utilizar o seu indicador da tensão de saída.

O pino de *Feedback* (FB) se refere a realimentação da tensão de saída, ou seja, o sinal de saída do regulador passa por um divisor resistivo e é comparado à referência interna V_{REF} de 0,8 V. A Equação (6) é utilizada para definir o valor dos resistores da malha de *feedback*, responsáveis por determinar o nível da tensão nominal na saída. Além disso, recomenda-se que o valor de R_2 seja menor ou igual a 4,99 k Ω com uma tolerância de 1 %.

$$V_{OUT} = 0,8 \cdot \left(1 + \frac{R_1}{R_2} \right) \quad (6)$$

Em resumo, se o *enable* da fonte estiver ativado, o seu transistor de passagem entre os pinos de entrada e saída deve ser acionado para operar na região linear, permitindo uma passagem de corrente tal que gere o valor de tensão desejado na saída. O controle deste transistor é realizado a partir da comparação do sinal de *feedback* e da referência interna de 0,8 V.

Além dos cuidados acima mencionados para o projeto utilizando o TPS74801, a ficha técnica

do componente também menciona a importância de capacitores de derivação, ou *bypass*, nos pinos de entrada, *bias* e saída, usualmente da ordem de dezenas ou centenas de nanofarads. O *datasheet* também recomenda valores mínimos de capacitância para garantir a estabilidade do circuito. O capacitor de *bypass* desempenha alguns papéis importantes, como a filtragem de ruídos de alta frequência, oferecendo um caminho de baixa impedância para os sinais CA diretamente para o terra, minimizando o efeito de transientes rápidos na oscilação da tensão. Capacitores de maior valor possuem a função de manter a estabilidade do sinal, utilizando sua energia armazenada para suprir uma demanda instantânea de corrente ao ocorrer algum transiente na carga sem afetar a estabilidade da linha (RENESAS ELECTRONICS CORPORATION, 2011).

3.1.3. Projeto com Uso da Ferramenta de Software WEBENCH® Power Designer

A partir dos requisitos do projeto, apresentados na Tabela 1, e da compreensão do *datasheet* da fonte linear TPS74801, foram determinados os valores de alguns componentes para o projeto do módulo regulador de tensão. Como os requisitos deste projeto para V_{IN} e V_{OUT} não atendem a Equação (4), a tensão alimentação de 5,0 V da PCB será utilizada como *bias*, de modo a alimentar os componentes internos do CI separadamente. A rampa de subida da fonte foi escolhida em aproximadamente 1,8 ms, resultando no uso de um capacitor de 1 nF, de acordo com a Equação (5).

Para este projeto o sinal de *enable* provém de uma saída digital de outro FPGA, cujo banco de blocos lógicos é alimentado por uma tensão de 3,3 V, acima do valor mínimo necessário para que o CI da fonte reconheça estar habilitado. No projeto deste módulo foi adicionado um *pull-up* de 100 k Ω entre o *power good* e a própria saída, caso surja a necessidade de medir o pino PG do protótipo, porém ele não é utilizado para alguma verificação ou tomada de decisão na PCB. Os valores dos resistores de *feedback* R_1 e R_2 , conforme a Figura 9, foram escolhidos de acordo com a Equação (7) e também pela recomendação do *datasheet*, cujos valores são de 2,49 k Ω e 4,99 k Ω , respectivamente (TEXAS INSTRUMENTS INC., 2023a).

A Texas Instruments Inc., fabricante do TPS74801, possui uma ferramenta *online* denominada WEBENCH® Power Designer que foi utilizada para auxiliar no projeto do módulo regulador de tensão com fonte linear, onde os componentes periféricos foram selecionados, dentre as opções disponíveis na plataforma, para representar o mais fielmente possível os componentes de fato utilizados para este projeto.

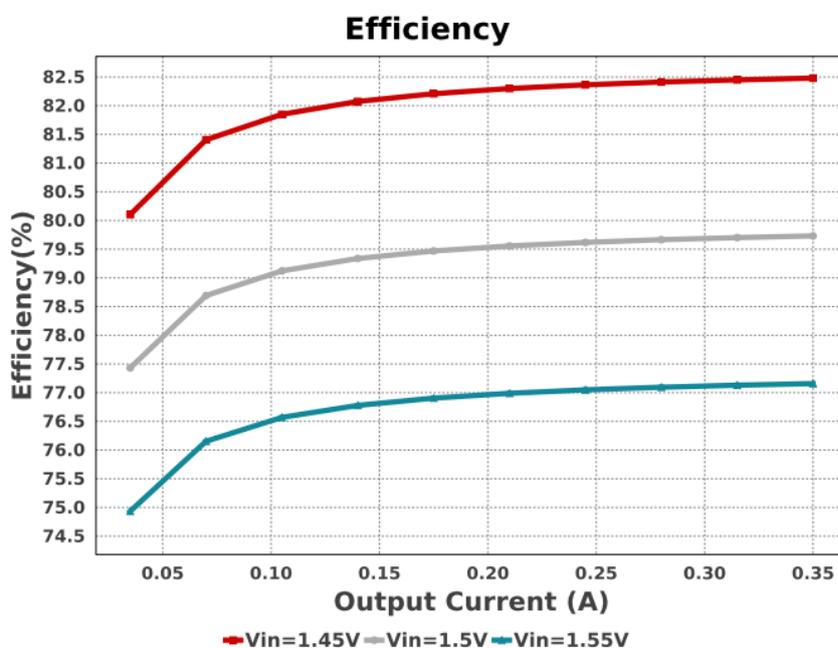
A ferramenta *online* WEBENCH® Power Designer fornece diversos dados e gráficos do projeto, além da recomendação de valores dos componentes passivos externos ao CI da fonte. A Tabela 3 traz alguns dos principais dados de projeto obtidos com esta ferramenta.

Tabela 3 – Principais dados do projeto obtidos com WEBENCH® Power Designer.

Dados	Valores
V_{OUT} nominal	1,2 V
ΔV_{OUT} pico-a-pico	1,4 mV
V_{OUT} ripple	0,12 %
Tolerância de V_{OUT}	2,07 %
Eficiência para I_{OUT} máxima	79,7 %
Tempo de <i>soft-start</i>	1,82 ms

De acordo com a Figura 10, quanto menor a queda de tensão necessária entre a entrada e a saída, melhor é a eficiência da fonte, que indica quanto da energia fornecida à fonte é convertida com sucesso para a saída desejada. Isso é observado porque a parcela que precisa ser reduzida é consumida na forma de energia térmica, conforme revisado anteriormente no Capítulo 2.1.1.

Figura 10 – Eficiência do módulo regulador de tensão com o TPS74801.



Fonte: Texas Instruments Inc. (2023b)

O projeto da ferramenta em conjunto com as escolhas de projeto mencionadas acima resultou nos valores de componentes apresentados na Tabela 4, onde os nomes dos componentes são referentes ao diagrama funcional da fonte apresentado anteriormente na Figura 9 ou ao próprio

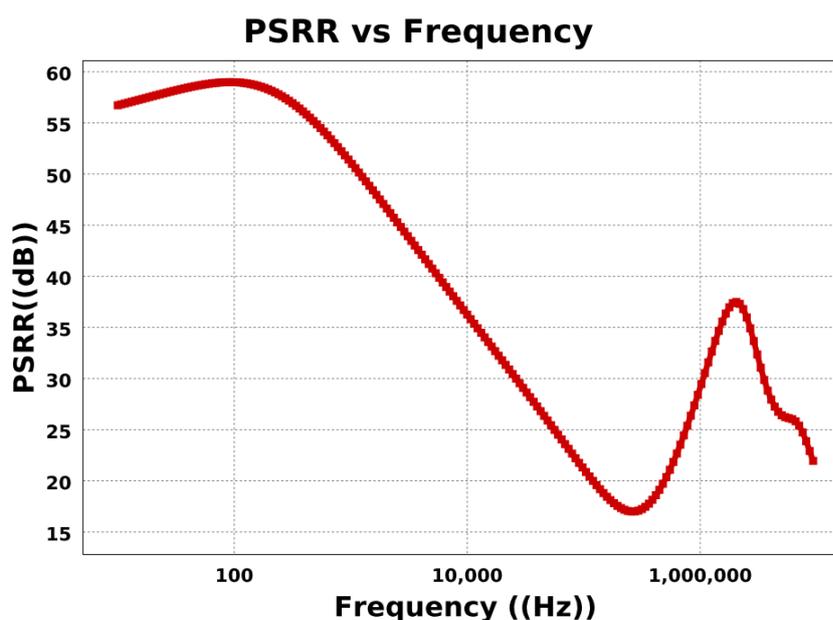
nome do pino em que estão conectados. Além dos valores previamente mencionados, o *software* também apontou capacitâncias nos pinos de entrada IN e de saída OUT com valores de 4,7 μF para maior estabilidade e diminuição do *ripple*. Em caso de variação na carga do módulo regulador, a função destes capacitores é armazenar energia para manter a tensão estável durante esta variação, evitando a oscilação do nível de tensão.

Tabela 4 – Valores dos componentes passivos do projeto com a fonte linear.

Componentes	Valores
C_{IN}	4,7 μF
C_{BIAS}	2,2 μF
C_{SS}	1 nF
C_{OUT}	4,7 μF
R_{PG}	100 k Ω
R_1	2,49 k Ω
R_2	4,99 k Ω

A ferramenta *online* também traz análises sobre a taxa de rejeição da fonte a sinais interferentes acoplados pela sua alimentação, ou *Power Supply Rejection Ratio* (PSRR), apresentada na Figura 11.

Figura 11 – PSRR do módulo regulador de tensão com o TPS74801.



Fonte: Texas Instruments Inc. (2023b)

Percebe-se que a fonte possui uma PSRR da ordem de 55 dB para uma entrada CC, que decai linearmente com a frequência, tendo um valor mínimo de cerca de 17 dB de rejeição pouco antes

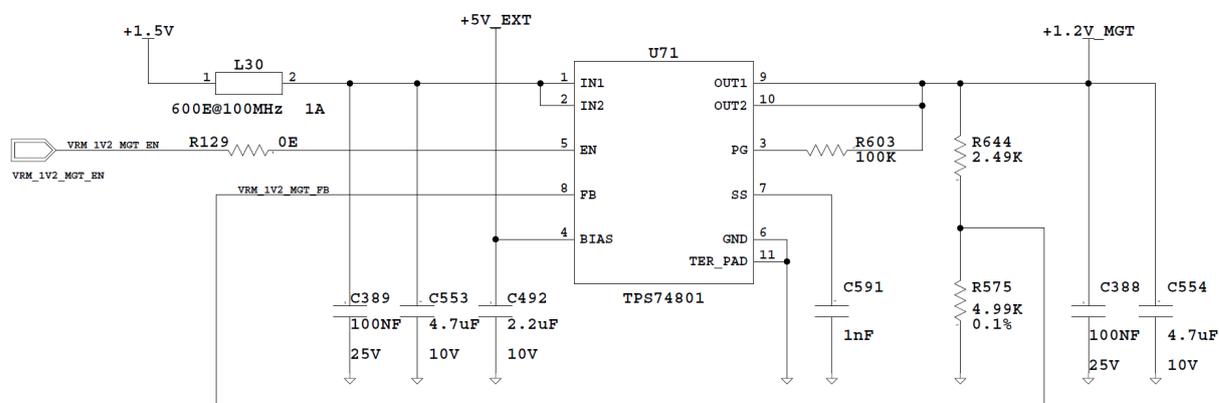
de 1 MHz, frequência de chaveamento comum a diversos módulos reguladores desta placa. Para isto, um ferrite *bead* é utilizado em série com a alimentação da entrada, aumentando a robustez do circuito e melhorando a PSRR.

3.1.4. Esquemático Implementado

A concepção do esquema elétrico e do roteamento da placa para a implementação deste projeto foram realizados na ferramenta Xpedition, um *software* comercial para desenvolvimento de PCBs. O módulo regulador de tensão aqui apresentado compõe uma pequena parcela de uma PCB desenvolvida para aplicação aeroespacial, composta por componentes complexos como memórias, FPGAs, entre outros, todos alimentados por diferentes módulos reguladores de tensão.

Na Figura 12 é apresentado o esquemático para o módulo com a fonte linear. Além dos itens apresentados na etapa anterior do projeto, na Tabela 4, observam-se 2 capacitores de 100 nF, estando um posicionado na entrada e outro na saída, e também um ferrite *bead*. Estes capacitores foram adicionados para realizar o *bypass* de altas frequências, ou seja, desviar transientes rápidos para o terra, provendo um nível CC mais estável. Na malha de *feedback* do circuito foram utilizados resistores com tolerância de 0,1 %, visto que eles são responsáveis pela realimentação do sinal de controle do regulador, e componentes com menor tolerância resultam em uma maior precisão deste sinal.

Figura 12 – Esquema elétrico do módulo regulador de tensão com fonte linear.



Fonte: A autora (2023).

O ferrite *bead* ou filtro de ferrite é um componente que apresenta uma reatância indutiva elevada para altas frequências, atuando como um filtro do tipo passa-baixas em conjunto com os

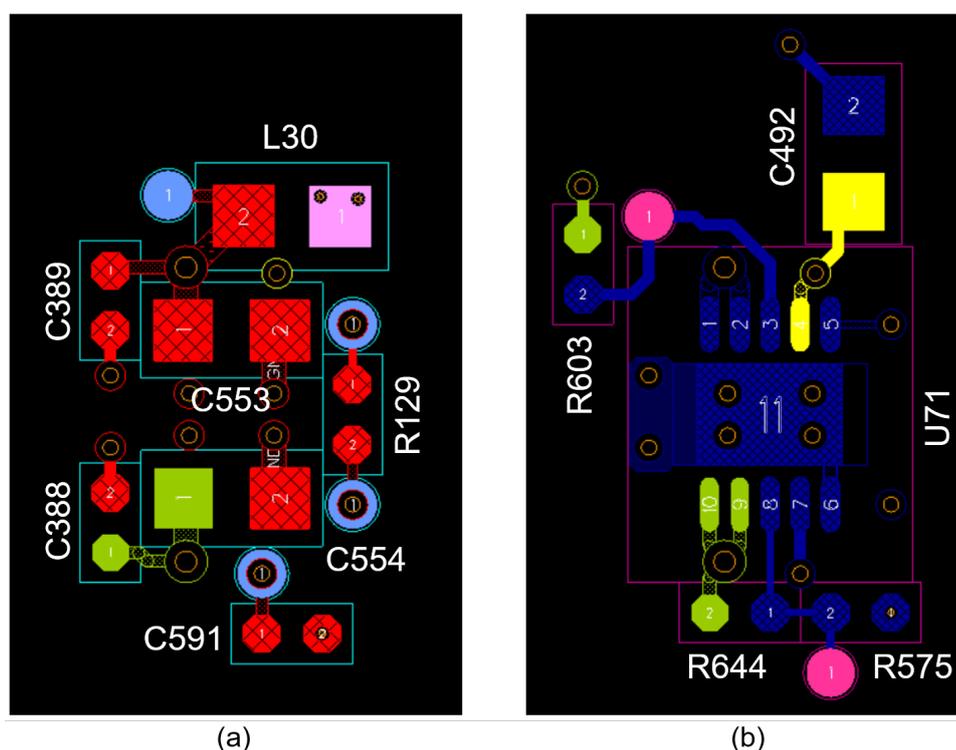
capacitores da entrada (ECO; LIMJOCO, 2015). O *datasheet* do TPS74801 recomenda o seu uso para aprimorar a rejeição a ruídos, abordagem adotada neste projeto.

3.1.5. Análise do *Layout*

A fabricante do CI TPS74801 recomenda em seu *datasheet* orientações de *layout* a serem adotadas para obter melhor performance do circuito. Uma delas se refere ao posicionamento dos capacitores de estabilidade da entrada e do *bias*, que devem ser mantidos o mais próximo do CI possível, a fim de evitar flutuações na tensão de saída quando ocorrer um transiente de carga.

A Figura 13 (a) apresenta a vista superior da placa, na região referente ao módulo regulador de tensão projetado, enquanto a Figura 13 (b) apresenta a vista inferior da mesma região. Os nomes dos componentes estão de acordo com o esquemático da Figura 12.

Figura 13 – *Layout* do módulo regulador de tensão com fonte linear: a) vista superior da PCB, b) vista inferior da PCB.



Fonte: A autora (2023).

É possível observar que os capacitores de desacoplamento estão próximos de seu respectivo pino da fonte linear, denominada U71, principalmente aqueles de maior capacitância, e consequentemente maior tamanho físico, referenciados por C553, C554 e C492, tendo os 2 primeiros localizados abaixo do CI e conectados por vias passantes.

A PCB construída com este módulo possui 18 camadas e conta com vias e microvias, ou seja, vias presentes apenas em algumas das camadas. Os planos de terra, tensões elétricas e a interconexão dos sinais estão localizados nas camadas internas da placa. A cor rosa clara se refere a tensão de entrada de 1,5 V, a cor amarela a tensão de *bias* de 5,0 V e a cor verde representa a saída de 1,2 V.

3.2. PROJETO DO MÓDULO REGULADOR DE TENSÃO COM FONTE CHAVEADA

O objetivo deste capítulo é investigar o processo de desenvolvimento para o módulo regulador de tensão, onde o componente principal atua como um regulador ou fonte chaveada de topologia rebaixadora.

3.2.1. Requisitos do Projeto

O módulo a ser projetado com a fonte chaveada deverá fornecer uma saída adequada para a alimentação principal de um FPGA, um componente eletrônico complexo e delicado que requer uma fonte de alimentação estável e precisa para assegurar seu funcionamento adequado. A Tabela 5 apresenta os requisitos do módulo regulador de tensão com a fonte chaveada rebaixadora. Estes requisitos provêm dos critérios de alimentação do FPGA a ser alimentado pelo módulo, onde o tempo de *soft-start* se refere ao tempo de partida permitido para o módulo até que este estabilize no nível de tensão desejado. O valor da tensão de entrada é uma decisão de projeto, onde foi escolhida a alimentação da PCB com maior potência dentre as duas disponíveis, já a corrente de saída provém de uma estimativa de consumo máximo do FPGA.

Tabela 5 – Requisitos para o módulo regulador de tensão com fonte chaveada.

Requisitos	Valores
Tensão elétrica de entrada	3,3 V
Tensão elétrica de saída	1,0 V
Corrente elétrica de saída	4,4 A
Tolerância máxima da saída	$\pm 3 \%$
Tempo de <i>soft-start</i>	0,2 a 50 ms

A tensão de *ripple* do módulo regulador chaveado deve ser ajustada de modo que a combinação da tensão nominal na saída e do *ripple* não exceda os limites da tensão de saída desejada, acrescida da tolerância máxima permitida.

Considerando a aplicação específica para este regulador e também os requisitos apresentados acima, o regulador do tipo chaveado foi definido como mais adequado, uma vez que a sua demanda de corrente é mediana, e o uso de um regulador linear com uma corrente desta magnitude resultaria em um regulador com maior dissipação de potência, e por consequência, menor eficiência.

3.2.2. Definição do CI Principal

A seleção do CI de fonte chaveada foi feita levando em conta os requisitos do projeto, assim como questões de disponibilidade no mercado e o fato de constar entre os componentes já empregados pela empresa AEL Sistemas. Assim, foi selecionado o componente LT8642SIV#PBF da Analog Devices Inc. (2022), um regulador chaveado do tipo rebaixador, que atende aos requisitos e possui uma saída de até 10 A, valor acima do estimado necessário para este módulo de até 4,4 A.

Este componente é disponibilizado apenas no encapsulamento LQFN, com dimensões de 4 x 4 mm e 24 pinos, além dos *thermal pads* para melhor distribuição da dissipação térmica do CI para a PCB. O *package* mencionado é apresentado na Figura 14.

Figura 14 – Encapsulamento do regulador chaveado LT8642S.



Fonte: Analog Devices Inc. (2022)

3.2.2.1. Análise do Datasheet

O *datasheet* do componente da família LT8642S contém todas as informações e especificações técnicas essenciais para garantir sua utilização adequada. As principais especificações para o correto emprego do componente estão consolidadas na Tabela 6.

Para compreender o funcionamento interno do CI, a Figura 15 apresenta o seu diagrama de blocos funcional. Inicialmente percebe-se que o componente possui vários pinos para os sinais IN de entrada e *Switching* (SW), que se refere a saída, necessário para que a fonte possa receber e também fornecer altos valores de corrente, uma vez que ela permite uma saída de até 10 A, e a

Tabela 6 – Principais especificações do CI da família LT8642S.

Especificações	Valores
Tensão elétrica de entrada	2,8 a 18 V
Tensão elétrica de saída	0,8 a 3,6 V
Corrente elétrica de saída	Até 10 A
Frequência de chaveamento	0,2 a 3 MHz

capacidade de condução de corrente de apenas um pino ou *pad* não atende esta demanda.

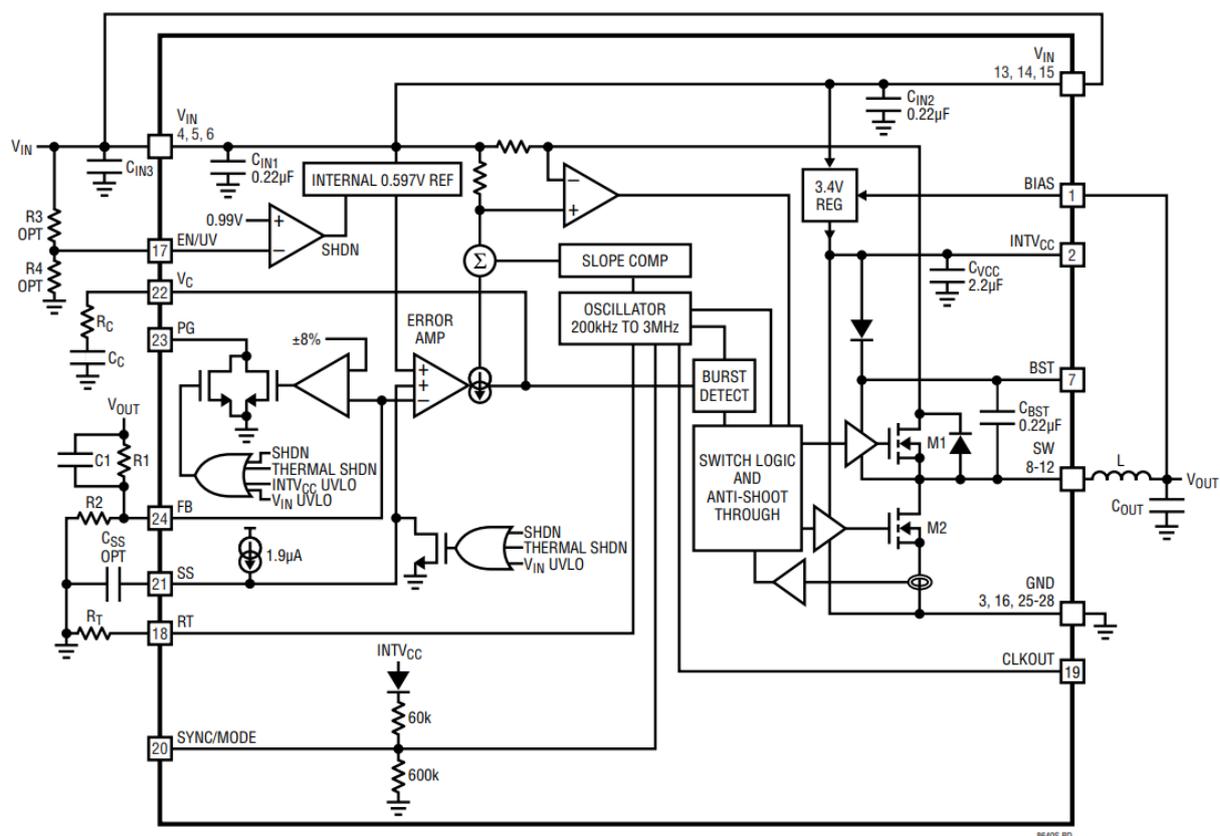
O pino rotulado como IN está associado à tensão de entrada da qual a saída será derivada. Conforme apresentado o funcionamento desta topologia na Seção 2.1.2.1, o sinal da entrada passa pelo transistor, nomeado M1 no diagrama de blocos abaixo, e segue para a saída, se este estiver ligado. O controle da chave M1 é realizado de maneira síncrona na frequência de chaveamento do circuito. Um regulador chaveado tem como princípio básico de funcionamento um transistor operando apenas nas suas regiões de corte ou saturação, sendo muitas vezes comparado a uma chave aberta ou fechada.

Quando a chave M1 está aberta a chave M2 é fechada, proporcionando um caminho de malha fechada através do terra. Assim, a carga é alimentada pelo indutor, uma vez que a sua corrente não varia instantaneamente, mas sim decai com o tempo, e também pela energia armazenada no capacitor C_{OUT} (CASTALDO, 2019). Na revisão da Seção 2.1.2.1 foi apresentado um diodo no lugar da chave M2 da Figura 15. O uso do transistor representa um aprimoramento da topologia uma vez que a queda de tensão sobre o transistor é menor do que no diodo, porém o princípio de funcionamento no circuito permanece o mesmo. Ao substituir o diodo pelo transistor, obtém-se uma topologia *buck* síncrona, pois a chave M2 também precisa ser acionada pelo circuito de controle e depende da frequência de chaveamento.

De acordo com o *datasheet* do componente, caso o valor de tensão na entrada seja menor do que 3,1 V ou não tenha capacidade de corrente suficiente para alimentar todo o circuito de controle e proteção interno ao CI, o pino de BIAS pode ser utilizado para este fim, sendo ele o responsável por alimentar o regulador LDO interno da fonte chaveada. Na Figura 15 este pino aparece conectado a saída, uma recomendação para saídas cujo valor é maior do que 3,3 V. Caso não utilizado, o pino BIAS deve ser conectado ao terra.

O pino EN/UV se refere ao *enable*, responsável por habilitar e desabilitar a saída da fonte. Para a fonte ser considerada ligada, o valor deste pino deve estar acima de 0,99 até 18 V. O sinal de *enable* pode ser configurado de diferentes formas, sendo controlado por um CI externo ou

Figura 15 – Diagrama de blocos do regulador chaveado LT8642S.



Fonte: Analog Devices Inc. (2022)

conectado diretamente ao pino de entrada IN caso não seja utilizado. Outra configuração possível é conectar este pino a entrada através de um divisor resistivo, desta forma o pino de *enable* irá detectar caso a tensão de entrada caia para além do limite mínimo desejado, desativando o regulador. Esta função se refere a detecção de baixa tensão ou *Undervoltage* (UV).

O pino de *Feedback* (FB) se refere a realimentação do circuito, um sinal coletado a partir de um divisor resistivo na saída da fonte e calculado conforme a Equação (7) de modo que, caso a saída esteja em seu valor nominal, o sinal de *feedback* seja de 0,597 V. Internamente, este sinal é comparado com a referência interna de 0,597 V e o resultado dessa comparação é o sinal VC, que segue para o circuito de controle da chave. Além disso, É recomendado a adição de um capacitor para introduzir um avanço de fase no sinal de *feedback*, de modo a melhorar a estabilidade e a resposta transitória desse sinal. O *datasheet* recomenda valores entre 4,7 e 47 pF para o capacitor de avanço de fase, referenciado como C₁ no diagrama de blocos da Figura 15.

$$R_1 = R_2 \cdot \left(\frac{V_{OUT}}{0,597V} - 1 \right) \quad (7)$$

O pino da malha de compensação *Voltage Compensation* (VC) está conectado a saída do

amplificador de erro, responsável por comparar o sinal externo de *feedback* com a tensão de referência interna. Logo, o valor do sinal VC segue para o circuito de controle, responsável pelo controle da chave M1, o transistor conectado entre a entrada e a saída. Para compensar a malha de controle, um circuito RC pode ser adicionado entre o pino VC e o terra ou *ground*. Os valores destes componentes não são facilmente calculados a simulação deve auxiliar na escolha de valores adequados.

A saída do regulador chaveado é denominada SW e deve ser conectada a um indutor externo para seu correto funcionamento. O seu *datasheet* traz recomendações e cuidados para auxiliar na escolha do indutor adequado, sendo que o palpite inicial para o valor do indutor pode ser calculado a partir da Equação (8), onde f_{SW} se refere a frequência de chaveamento.

$$L = \left(\frac{V_{OUT} + 0,1}{f_{SW}} \right) \cdot 0,5 \quad (8)$$

Segundo Analog Devices Inc. (2022), o indutor deve ser escolhido de modo que a sua corrente de saturação $I_{L(SAT)}$ atenda a Equação (9) para evitar superaquecimento e baixa eficiência do circuito. Quando a corrente de saturação é excedida, o núcleo do indutor satura, logo sua indutância efetiva diminui e conseqüentemente sua capacidade de armazenar energia também é reduzida. A saturação do indutor pode causar variações indesejadas na saída do regulador, o que pode vir a danificar componentes conectados a ela.

$$I_{L(SAT)} = I_{CARGA} + \frac{1}{2} \cdot \Delta I_L \quad (9)$$

A corrente de carga I_{CARGA} depende dos requisitos do projeto e ΔI_L representa a corrente de *ripple* do indutor, calculada conforme a Equação (10) (ANALOG DEVICES INC., 2022). A corrente de *ripple* do indutor por sua vez depende de parâmetros como a tensão de saída V_{OUT} , a frequência de chaveamento f_{SW} e do valor máximo que a tensão de entrada pode obter $V_{IN(MAX)}$.

$$\Delta I_L = \frac{V_{OUT}}{L \cdot f_{SW}} \cdot \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}} \right) \quad (10)$$

Além das considerações acima, é recomendado a escolha de um indutor com resistência série ou resistência de corrente contínua, do inglês *Direct Current Resistance* (DCR), menor do que 10 mΩ para minimizar as perdas por calor e manter a eficiência alta. O DCR se refere a resistência associada ao enrolamento do indutor quando flui uma corrente CC sobre ele, impactando na eficiência do componente.

Em aplicações cuja corrente de saída é pequena, considerando o valor máximo de 10 A permitido pelo CI em questão, o valor do indutor pode ser menor do que o sugerido pela Equação (8), mesmo que a fonte LT8642S opere com uma maior corrente de *ripple*. Desta maneira é possível utilizar um indutor fisicamente menor ou com menor DCR, o que resulta em maior eficiência (ANALOG DEVICES INC., 2022).

Para projetos onde a corrente de saída desejada está mais próxima da corrente máxima permitida pelo CI da fonte, deve-se verificar se, considerando o indutor escolhido e seu *ripple* de corrente, a fonte chaveada é capaz de entregar a corrente desejada. Mais informações a respeito destes cuidados são apresentadas no *datasheet* do LT8642S.

Uma vez que este CI permite o ajuste da frequência de chaveamento da fonte, o pino RT deve ser conectado a um resistor para o terra, cujo valor de resistência (em k Ω) é definido conforme a Equação (11), onde f_{SW} se refere a frequência de chaveamento desejada (em MHz), que deve estar entre 0,2 e 3,0 MHz.

$$R_T = \left(\frac{46,5}{f_{SW}} - 5,2 \right) \quad (11)$$

A escolha da frequência de chaveamento depende de diversos fatores e resulta de um equilíbrio entre eficiência, tamanho dos componentes e a faixa de tensão de entrada. Quanto maior a frequência, menor precisa ser o tamanho do indutor externo, o que reduz a área ocupada pelo módulo regulador de tensão, porém perde-se em eficiência e em faixa de tensão de entrada (ANALOG DEVICES INC., 2022). Além destes, a fonte permite outras configurações adicionais e opcionais através de pinos como PG, SS, SYNC/MODE, INTV_{cc}, BST e CLKOUT. O pino PG se refere ao sinal de *power good*, tendo uma saída de nível lógico alto caso a tensão de saída esteja dentro de uma margem de 8 % do valor esperado, e nível lógico baixo caso contrário. O nível lógico baixo também pode ocorrer caso o *enable* esteja desabilitado ou algum outro evento ocorra que faça com que a saída não esteja no seu valor esperado.

O pino de SYNC/MODE pode configurar 4 diferentes modos de operação da fonte chaveada LT8642S, sendo as principais opções os modos contínuo forçado e o modo descontínuo. Para utilizar o modo descontínuo, indicado para cargas leves e quando não há necessidade de alimentação contínua à carga, este pino de configuração deve ser conectado diretamente ao terra. Neste caso, entre os pulsos de operação todos os circuitos de controle internos são desligados, reduzindo o consumo da fonte chaveada. A frequência de chaveamento dos pulsos é variável e dependente da carga. O modo contínuo é selecionado caso o pino SYNC/MODE esteja flutuando,

ou seja, não conectado. Neste modo a operação do oscilador na frequência f_{SW} é contínua, oferecendo melhor resposta a transientes. Além destes, o pino de SYNC/MODE ainda pode ser conectado ao pino INTVcc para operar em modo contínuo com espalhamento de espectro da frequência, ou pode receber uma entrada de um sinal de relógio, operando em modo contínuo de modo sincronizado a frequência do relógio fornecido neste pino.

O pino SS é utilizado para realizar a programação do *soft-start*, que configura uma rampa de subida monotônica para a fonte, evitando picos de corrente que possam causar danos aos CIs alimentados por ela. O pino *Internal Vcc Voltage* (INTVcc) é a saída do regulador interno do tipo LDO de 3,4 V que alimenta os circuitos de controle da fonte chaveada, este pino deve ser mantido desconectado do circuito, exceto se para configurar o modo de espalhamento de frequência. No modo de espalhamento de frequência uma modulação triangular é utilizada para variar a frequência de chaveamento do regulador entre a sua frequência configurada através do pino RT e cerca de 20 % a mais do que este valor. A utilização do espalhamento de frequência visa minimizar emissões de interferências eletromagnéticas e costuma ser utilizada em circuitos de radiofrequências.

O pino de *Bootstrap* (BST) é utilizado para fornecer uma tensão de acionamento ou *drive* maior do que a tensão de entrada para o transistor M1. Este pino não deve ser conectado ao circuito. O pino de *Clock Output* (CLKOUT) fornece um pulso com duração aproximada de 200 ns na frequência de chaveamento e pode ser conectado ao pino de SYNC/MODE de outro CI LT8642S, permitindo a operação de ambos em paralelo e em sincronia. Este pino deve ser mantido desconectado se sua função não é utilizada.

Além das orientações já mencionadas para o projeto que utiliza o LT8642S, o *datasheet* do componente também ressalta a importância de incluir capacitores de estabilidade nos pinos de entrada e saída, inclusive mencionando a adição de capacitores menores dentro do próprio encapsulamento do CI, para minimizar o *loop* dos sinais de alta frequência. Recomenda-se um capacitor de 4,7 μF ou valor maior para o pino de entrada, juntamente de 2 capacitores menores de valor máximo igual a 1 μF .

Os capacitores localizados na saída desempenham alguns papéis importantes, como a filtragem do sinal de saída juntamente com o indutor, proporcionando uma tensão CC na saída do módulo regulador de tensão, e também possui a função de armazenar energia para manter a estabilidade do sinal durante os transientes de carga. Estes capacitores têm impacto sobre o *ripple* de saída, logo, é importante que a sua resistência série equivalente, do inglês *Equivalent Series Resistance* (ESR), tenha um valor baixo na frequência de chaveamento da fonte, uma

vez que a ESR representa as perdas de energia do capacitor. Ao aumentar a capacitância total na saída da fonte a resposta transiente tende a melhorar e o valor de *ripple* tende a diminuir, considerando que sejam escolhidos componentes com baixo ESR.

3.2.3. Projeto com Uso da Ferramenta de Software LTpowerCAD II

Com base nos requisitos do projeto, conforme apresentados na Tabela 5, e após a revisão do *datasheet* da fonte chaveada LT8642S, foram estabelecidos os valores de alguns componentes para o desenvolvimento do módulo regulador de tensão. Uma vez que a tensão de entrada é maior do que 3,1 V, não há necessidade do uso do pino de BIAS para o módulo a ser projetado, logo este não foi conectado ao circuito e a própria entrada é responsável pela alimentação aos circuitos internos da fonte.

Para este projeto o sinal de *enable* provém de uma saída digital de outro FPGA, cujo banco de blocos lógicos é alimentado por uma tensão de 3,3 V, valor compreendido entre os limites permitidos para o *enable* ativo deste CI. Uma vez que a tensão de entrada não deve variar mais do que 5 % e busca-se uma solução mais compacta, uma frequência maior, porém não a máxima permitida, de 1 MHz foi escolhida. Para uma frequência de 1 MHz, um resistor de 41,2 k Ω deve ser utilizado no pino RT, de acordo com a Equação (11).

Quanto aos pinos de uso opcional e que não impedem o funcionamento da fonte chaveada, os pinos PG, INTV_{cc}, BST e CLKOUT não serão utilizados neste projeto e não serão conectados ao circuito do módulo regulador de tensão e a nenhum circuito da PCB como um todo. O pino de SYNC/MODE não foi conectado ao circuito, fazendo assim a seleção do modo de operação contínuo forçado, que garante o chaveamento na frequência estipulada e uma resposta rápida a transientes de carga. O *datasheet* não fornece informações para o cálculo da rampa de subida da fonte, portanto foi adotado um capacitor de 10 nF, valor utilizado nos exemplos do *datasheet*.

Inicialmente foi escolhido utilizar um indutor da família IHLP-11 da fabricante Vishay Dale, por se tratar de indutores comerciais com baixo valor de DCR, além de ser indicado para aplicações em conversores CC-CC, em especial com frequências entre 1 e 2 MHz, citando inclusive conversores para alimentação de FPGAs. Analisando as especificações de corrente, foi escolhida a linha de indutores IHLP-1616BZ-11, cujas dimensões são 0,16 x 0,16 polegadas, ou aproximadamente 4 x 4 mm.

O indutor de fato escolhido, após cálculos e ajustes, foi o IHLP1616BZERR22M11, da

Vishay Dale Electronics Inc. (2017), cujas características são apresentadas na Tabela 7. A escolha de um componente com baixa indutância, se comparado ao valor inicial de 550 nH obtido com a Equação (8), foi tomada em prol de um componente de menor encapsulamento, uma vez que a operação deste módulo regulador de tensão está longe da corrente máxima que o CI da fonte chaveada pode fornecer, e portanto pode aceitar um valor de *ripple* de corrente maior.

Tabela 7 – Principais dados do indutor utilizado no projeto.

Dados	Valores
Indutância L	220 nH
DCR típico	4,1 m Ω
DCR máximo	4,5 m Ω
Corrente de saturação I_{SAT}	9 A

Com o indutor externo especificado, os valores de *ripple* da corrente no indutor, calculado conforme a Equação (10), é de 3,23 A. Logo, a corrente de saturação máxima que o indutor precisa suportar é de 6,02 A, de acordo com a Equação (9), valor abaixo dos 9 A indicados no *datasheet* do componente.

Os capacitores de saída foram escolhidos partindo de valores próximos aos exemplos encontrados no *datasheet* da fonte, como recomendado, e foram escolhidos 2 capacitores de 330 μ F cada, com um ESR de apenas 9 m Ω . Para os capacitores de entrada foi adotada a mesma abordagem, porém foram escolhidos 2 capacitores de 10 μ F cada, ao invés de apenas 1 unidade como apresentado no exemplo.

A escolha dos resistores da malha de *feedback*, do capacitor de avanço de fase, bem como do valor dos componentes da malha de compensação, foram realizadas com auxílio do projeto realizado no *software* LTpowerCAD II fornecido pela própria fabricante da fonte chaveada LT8642S, a Analog Devices Inc (ANALOG DEVICES INC., 2021).

A ferramenta LTpowerCAD II fornece diversos dados e gráficos do projeto, além da recomendação de valores dos componentes passivos externos ao CI da fonte. A Tabela 8 traz alguns dos principais dados de projeto obtidos com esta ferramenta.

O tempo de *soft-start* foi obtido a partir de simulação com a ferramenta LTspice, apresentado na seção seguinte, uma vez que o *datasheet* não fornece meios para calcular o valor de capacitor para o tempo desejado.

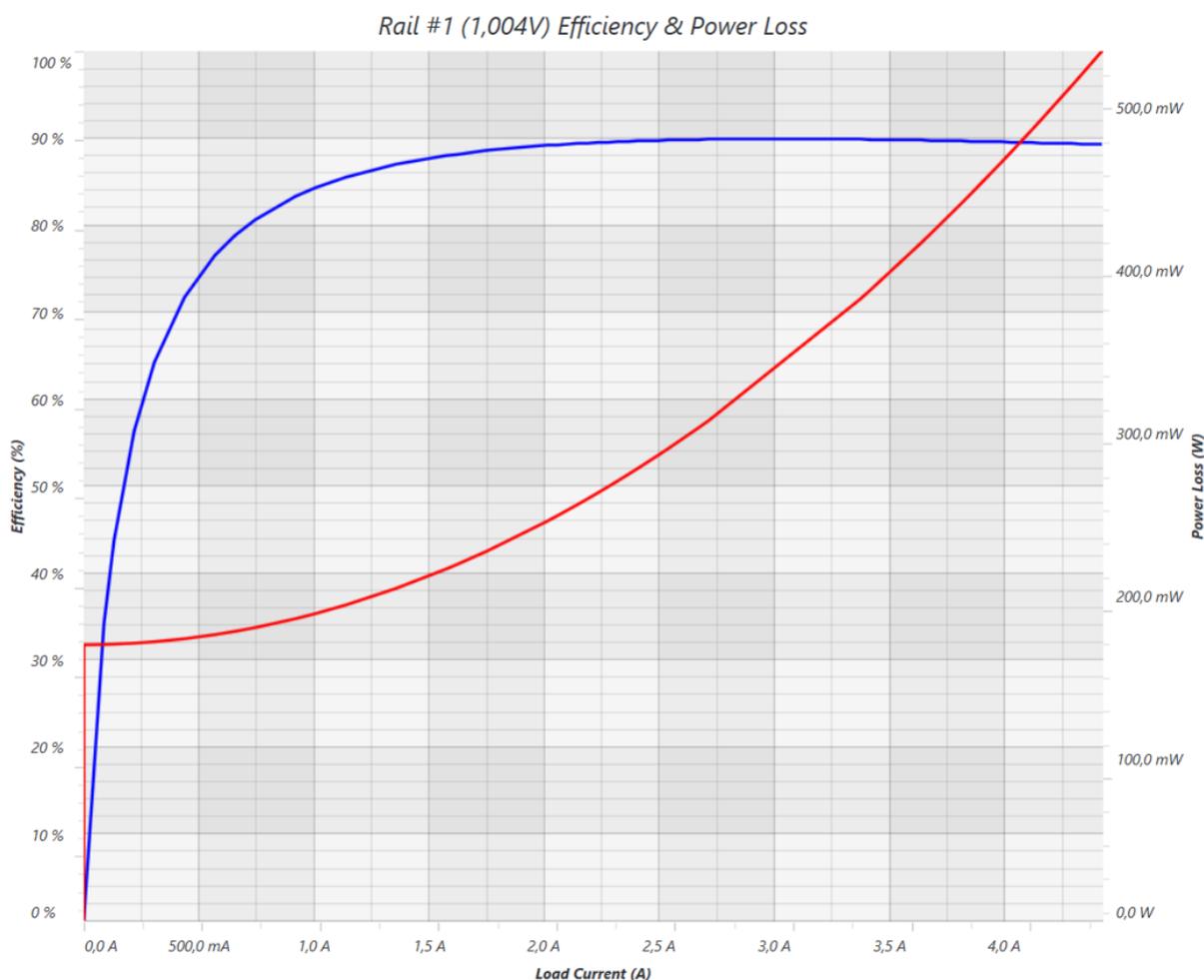
De acordo com a Figura 16, observa-se que a eficiência, curva em azul, é menor para correntes baixas, e atinge um patamar de quase 90 % para cargas entre 2,5 e 4 A, onde começa a decair

Tabela 8 – Principais dados do projeto obtidos com LTpowerCAD II.

Dados	Valores
V_{OUT} nominal	1,004 V
ΔV_{OUT} pico-a-pico	19,43 mV
V_{OUT} ripple	1,94 %
Eficiência para I_{OUT} máxima	89,3 %
Tempo de <i>soft-start</i>	5,2 ms

suavemente. Para a faixa de operação prevista entre 3,8 A de consumo típico, até o máximo de 4,4 A, a fonte terá uma alta eficiência. A Figura 16 também traz a potência dissipada do circuito, cujo valor máximo é de 528 mW para 4,4 A de consumo.

Figura 16 – Eficiência do módulo regulador de tensão com o LT8642S.

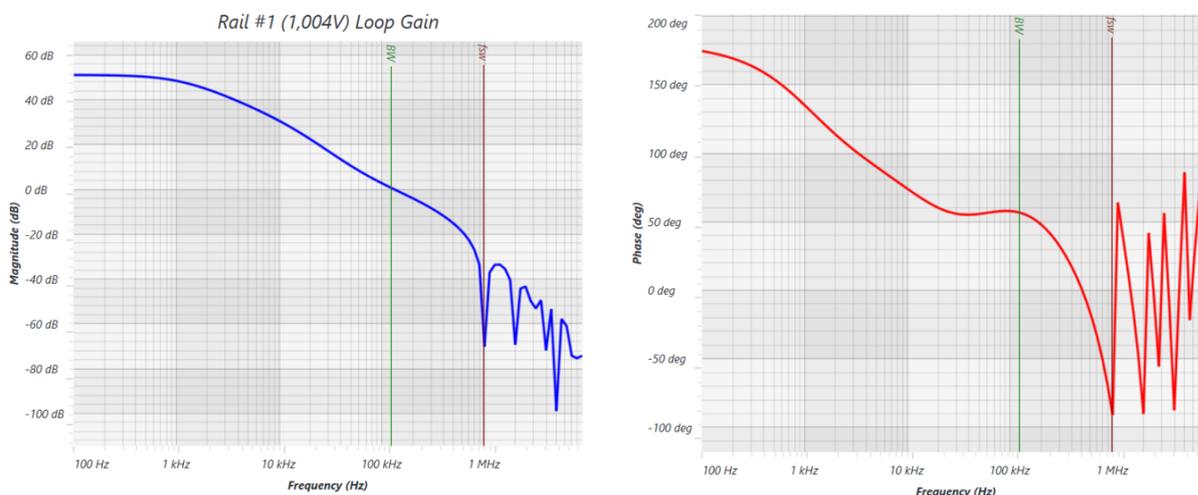


Fonte: Analog Devices Inc. (2021)

A Figura 17 apresenta a magnitude (em dB) e a fase do ganho da malha de realimentação do CI, ajustadas também pelos componentes passivos do circuito de compensação. A margem de fase do ganho se refere a quantidade de margem ou reserva que um sistema possui em termos de

fase antes de atingir a condição de instabilidade. Em outras palavras, se refere a diferença, em graus, entre a fase do sistema quando a sua magnitude é de 0 dB e a fase crítica de 180°, onde a condição de instabilidade ocorre.

Figura 17 – Ganho em malha aberta do módulo regulador de tensão com o LT8642S.



Fonte: Analog Devices Inc. (2021)

No caso deste circuito, o ganho unitário ou de 0 dB ocorre para 125,9 kHz e possui uma margem de fase de 56,6°. É recomendada uma margem de fase maior ou igual a 45° para garantir a estabilidade do circuito. Além disso, adota-se como boa prática de desenvolvimento uma atenuação mínima de -8 dB para a metade da frequência de chaveamento, para a qual obtém-se um valor de -15,3 dB para o circuito em específico.

Tabela 9 – Valores dos componentes passivos do projeto com a fonte chaveada.

Componentes	Valores
L	220 nH
C_{IN}	2x 10 μ F
C_{OUT}	2x 330 μ F
C_{SS}	10 nF
C_{VC}	10 pF
C_C	33 pF
C_1	33 pF
R_1	9,76 k Ω + 10 Ω
R_2	14,3 k Ω
R_C	40,2 k Ω
R_T	41,2 k Ω

A elaboração do projeto com auxílio das ferramentas, aliada às decisões de projeto previ-

amente discutidas, determinou os valores dos componentes, conforme evidenciado na Tabela 9. Os nomes atribuídos a esses componentes estão associados ao diagrama funcional da fonte, previamente apresentado na Figura 15, ou correspondem aos próprios nomes dos pinos aos quais estão conectados. O componente C_{VC} se refere a um capacitor entre o pino VC e o terra, em paralelo com a associação série de R_C e C_C , formando a malha de compensação.

3.2.3.1. Simulação com LTspice

O LTpowerCAD II permite exportar o circuito para a ferramenta LTspice, que também pertence a mesma empresa, onde é possível realizar simulações transientes, que variam no tempo, para analisar o comportamento do circuito, além de realizar alterações diretamente nesta ferramenta para verificar o efeito causado. Os dados de *ripple* obtidos no LTpowerCAD II podem ser conferidos na simulação *spice* em mais detalhes.

Na Figura 18 o degrau de carga é apresentado em verde, e a resposta do módulo em vermelho. Percebe-se que o tempo de subida da fonte é de aproximadamente 5,2 ms, definido pelo capacitor de 10 nF no pino SS de *soft-start*.

Figura 18 – Simulação transiente do módulo regulador de tensão com fonte chaveada no LTspice.

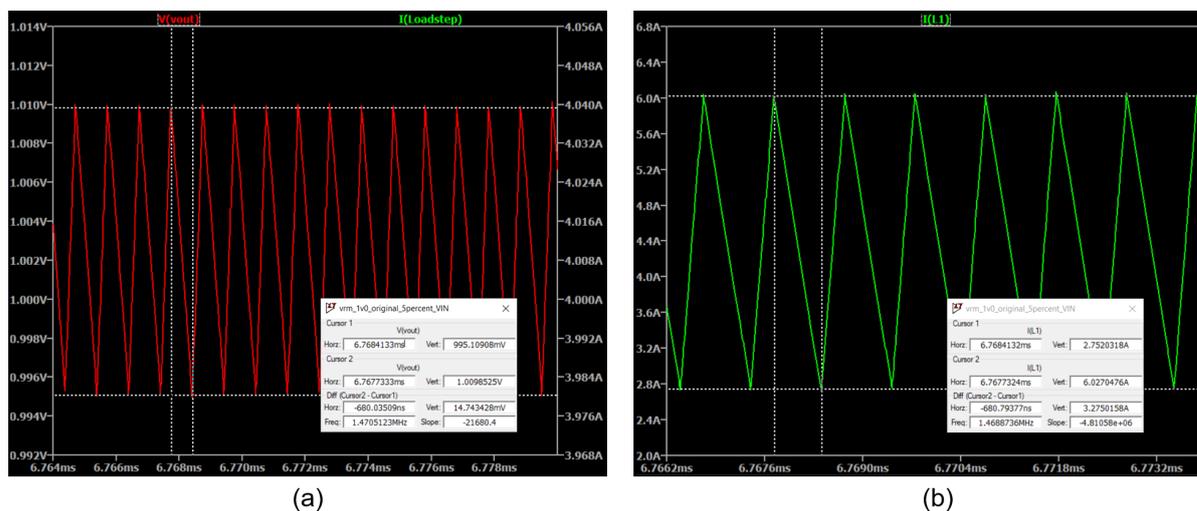


Fonte: A autora (2023)

Verifica-se na Figura 19 (a) da simulação *spice* uma tensão de *ripple* de 14,74 mV pico-a-pico na saída, que equivale a 1,47 %, valor próximo dos dados obtidos com o LTpowerCAD II apresentados na Tabela 8. A diferença encontrada se deve a escolha de componentes mais próximos dos reais na ferramenta LTspice, como por exemplo a opção de resistores na malha

de *feedback* com 0,1 % de tolerância. Além disso, também é possível observar uma corrente de *ripple* pico-a-pico de 3,27 A sob o indutor, valor próximo do 3,23 A calculado a partir da Equação (10). Ambos os dados são apresentados na Figura 19 (a) e (b), respectivamente.

Figura 19 – Simulações transientes do módulo regulador de tensão com fonte chaveada no LTspice (a) do *ripple* de tensão na saída e (b) do *ripple* de corrente no indutor.



Fonte: A autora (2023)

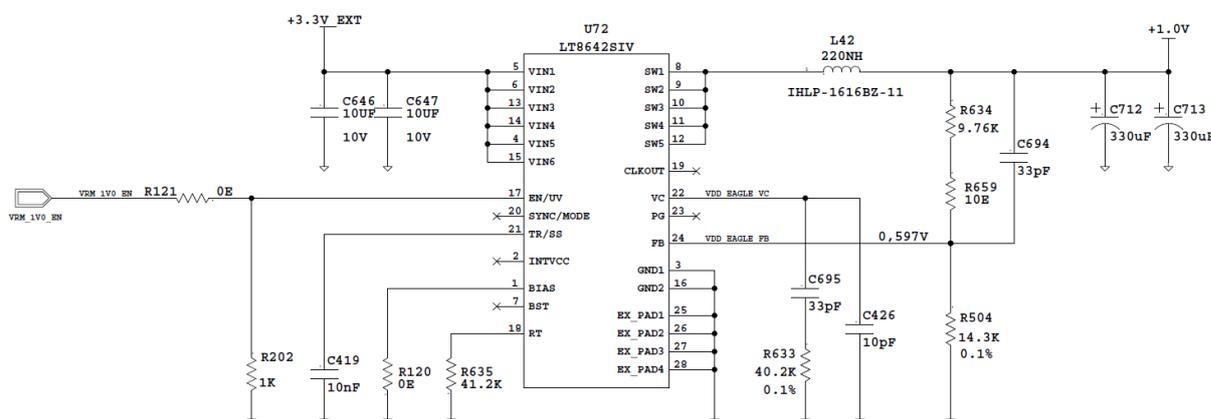
3.2.4. Esquemático Implementado

Assim como no projeto do módulo com a fonte linear, a concepção do esquema elétrico e do roteamento da placa para a implementação deste projeto com a fonte chaveada foram realizados na ferramenta Xpedition, um *software* comercial da Mentor Graphics (2020) para desenvolvimento de PCBs. O módulo regulador de tensão aqui apresentado compõe uma pequena parcela de uma PCB desenvolvida para aplicação aeroespacial, composta por componentes complexos como memórias, FPGAs, entre outros, alimentados por diversos módulos reguladores de tensão.

O resistor R_1 , identificado na Tabela 9, é na verdade composto por dois componentes, um resistor de 10 Ω em série com outro resistor de 9,76 k Ω , onde o resistor de menor valor é adicionado para permitir um eventual ajuste fino na malha de *feedback* após a fabricação e montagem da placa. Na malha de *feedback* do circuito foram utilizados resistores com tolerância de 0,1 %, visto que componentes com menor tolerância resultam em uma maior precisão no sinal de realimentação da malha de controle do chaveamento.

Na Figura 20 é apresentado o esquemático para o módulo com a fonte chaveada. Além dos

Figura 20 – Esquema elétrico do módulo regulador de tensão com fonte chaveada.



Fonte: A autora (2023).

itens apresentados na etapa anterior do projeto, na Tabela 4, observam-se o resistor de $10\ \Omega$ comentado acima, um resistor de *pull-down* no sinal de *enable* e um resistor de $0\ \Omega$ entre o pino de BIAS e o terra, para permitir alterações futuras, caso o pino de BIAS precise ser conectado a uma alimentação. Como este módulo alimenta a tensão principal de um FPGA, o resistor de *pull-down* de $1\ \text{k}\Omega$ foi adicionado ao sinal de *enable*, para garantir que ao iniciar a PCB, antes que o CI responsável por controlar a fonte chaveada esteja instanciado, essa fonte não seja habilitada erroneamente.

3.2.5. Análise do *Layout*

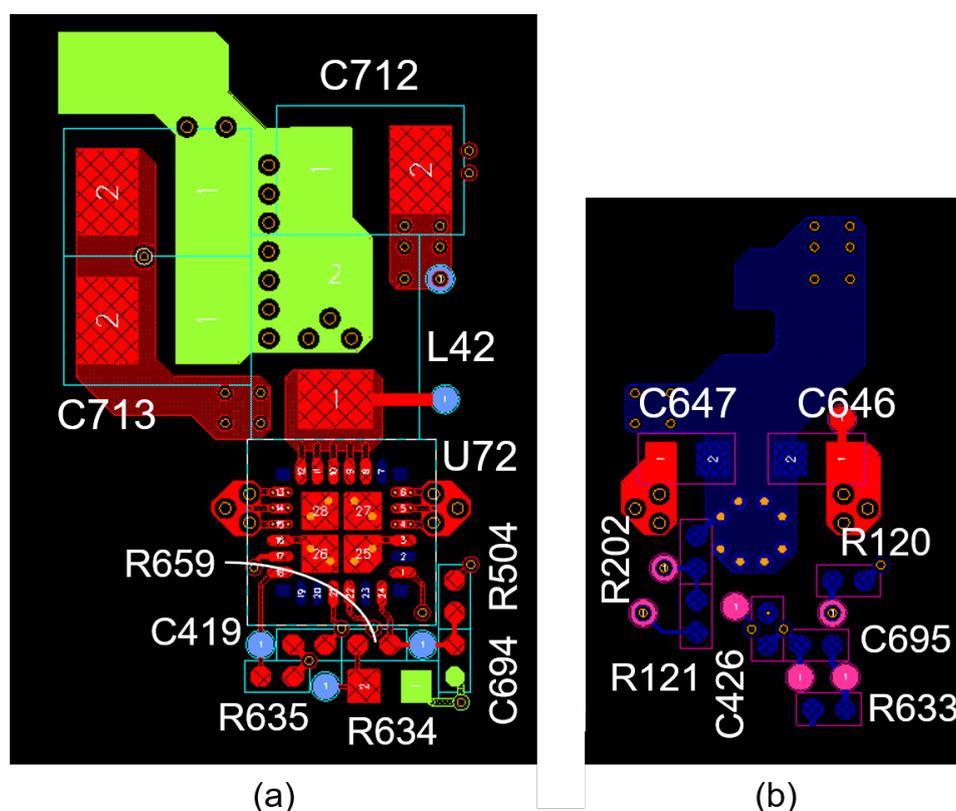
A fabricante do CI LT8642S traz em seu *datasheet* recomendações de *layout* a serem adotadas para obter melhor performance do circuito, apesar de o CI já contar com capacitores internos ao *chip*, o que contribui para uma redução de emissões eletromagnéticas e aumenta a eficiência para altas frequências. A principal recomendação se refere ao posicionamento dos capacitores de desacoplamento da entrada, que devem ser posicionados o mais próximo do CI possível, a fim de evitar flutuações na tensão de saída quando ocorrer um transiente de carga causadas por longas malhas ou caminhos de retorno para o sinal. Para isto, os capacitores se localizam próximos do CI da fonte chaveada, tendo vias para o terra muito próximas do *pad* do componente.

A Figura 21 (a) apresenta a vista superior da placa, na região referente ao módulo regulador de tensão projetado, enquanto a Figura 21 (b) apresenta a vista inferior da mesma região. Os nomes dos componentes estão de acordo com o esquemático da Figura 20.

É possível observar que os capacitores de desacoplamento estão bem próximos de seu res-

pectivo pino da fonte chaveada, denominada U72, principalmente aqueles de maior capacitância, e conseqüentemente maior tamanho físico, referenciados por C646, C647, C712 e C713, tendo os 2 primeiros localizados abaixo do CI e conectados por vias passantes. Além disso, o indutor também deve ser posicionado próximo ao CI principal. Os capacitores da saída, C712 e C713 se encontram muito próximos da saída do indutor, de modo a minimizar o caminho de retorno de sinais transientes para o terra.

Figura 21 – *Layout* do módulo regulador de tensão com fonte chaveada: a) vista superior da PCB, b) vista inferior da PCB.



Fonte: A autora (2023).

A PCB construída com este módulo possui 18 camadas e conta com vias e microvias, ou seja, vias presentes apenas em algumas das camadas. Os planos de terra, tensões elétricas e a interconexão dos sinais estão localizados nas camadas internas da placa. A cor verde clara se refere a tensão de saída de 1,0 V, após a passagem do sinal pelo indutor L42.

3.3. VALIDAÇÃO DA SOLUÇÃO

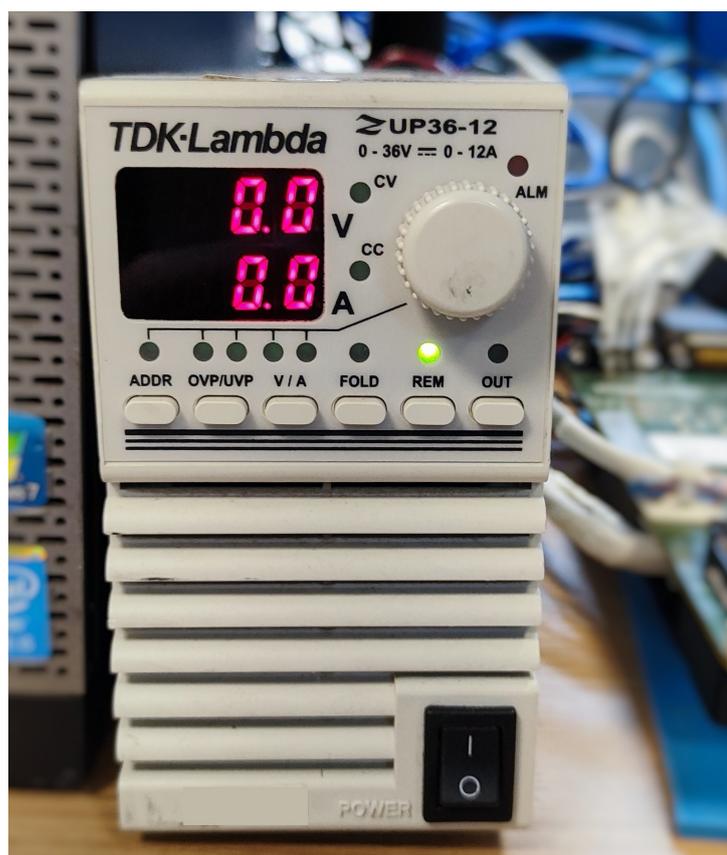
3.3.1. Preparo do Laboratório e Equipamentos Utilizados

Com os protótipos das PCBs finalizados e com todos os componentes montados, pode-se realizar a verificação prática dos circuitos elaborados para os módulos reguladores de tensão.

O laboratório da AEL Sistemas conta com mantas antiestáticas em suas bancadas, além do uso de pulseiras de aterramento para a manipulação das PCBs, a fim de evitar que ocorram eventuais descargas eletrostáticas sobre os componentes eletrônicos e venha a danificá-los.

A placa que contém os circuitos de interesse para as medições e aferições foi alimentada com uma fonte contínua de bancada, regulada para 5,0 V. A fonte utilizada é a TDK-Lambda ZUP36-12, apresentada na Figura 22, que possui uma regulação de carga de 0,005 % + 2 mV.

Figura 22 – Fonte de tensão contínua de bancada utilizada no laboratório.



Fonte: A autora (2023).

As medições apresentadas foram realizadas com o osciloscópio DPO 3034 da Tektronix, apresentado na Figura 23, que possui uma banda de frequências de até 300 MHz.

Figura 23 – Osciloscópio utilizado no laboratório.



Fonte: A autora (2023).

3.3.2. Procedimento das Medições Realizadas

Em todas as medições, empregou-se um *ground spring* ou mola de terra, uma espécie de dispositivo que pode ser acoplado à ponteira de prova do osciloscópio, substituindo as convencionais garras de conexão ao terra da placa. Essas molas oferecem um caminho de retorno mais eficiente para o sinal a ser medido, reduzindo significativamente os efeitos de antena causados pelo fio que compõe as garras convencionais. Este aprimoramento resulta em leituras mais precisas. A ponteira de prova com sua *ground spring* utilizada é apresentada na Figura 24.

Figura 24 – Ponteira de prova com *ground spring* utilizada no laboratório.

Fonte: A autora (2023).

O uso das *ground springs* faz-se necessário principalmente nas medidas da tensão de *ripple*, pois estes valores costumam ser da ordem de milivolts, e neste caso o uso de garras comuns para conexão ao terra aumentam a impedância para o terra de maneira significativa, que pode vir a causar flutuação no nível do terra, interferindo na medição real do *ripple* (CASTALDO, 2019).

Para as medidas de *ripple*, além do uso das *ground springs*, faz-se necessária a configuração do osciloscópio para realizar medidas com acoplamento CA, uma vez que o sinal de *ripple* possui uma ordem de grandeza pequena e não é possível observar seu efeito claramente. Ao selecionar o acoplamento CA, o osciloscópio irá desacoplar o nível CC da saída do sinal observado, mantendo apenas o sinal de *ripple* centrado em 0 V. Já para as medidas do valor nominal da saída CC e para a rampa de subida dos módulos, deve-se configurar o osciloscópio para medidas com acoplamento CC.

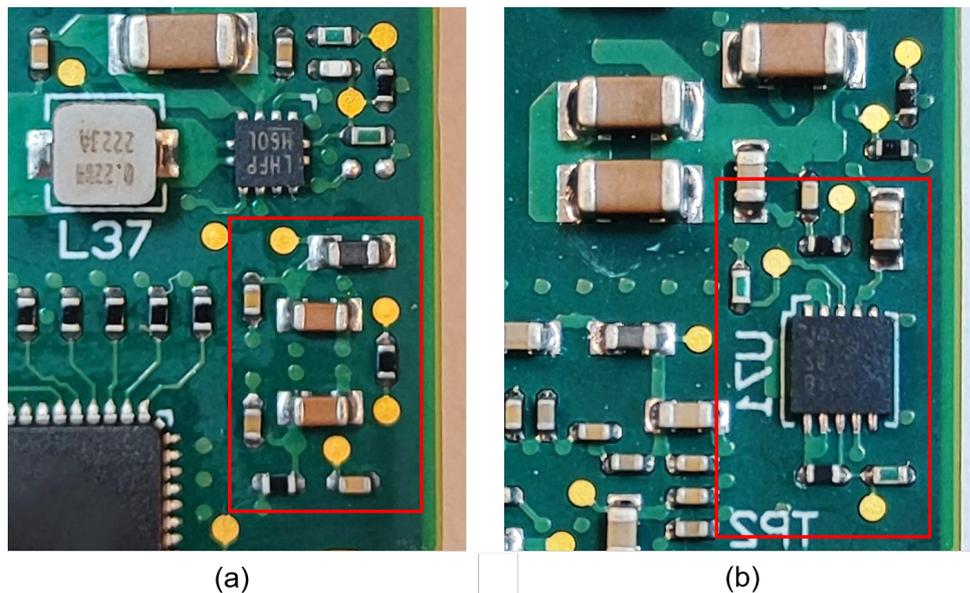
4. RESULTADOS

Utilizando-se dos equipamentos citados acima, foram realizadas as medidas de tempo de subida, tensão nominal de saída e tensão de *ripple* dos módulos reguladores de tensão com fonte linear e chaveada, projetadas com auxílio de *softwares* de seus respectivos fabricantes.

4.1. RESULTADOS DO MÓDULO COM FONTE LINEAR

A Figura 25 mostra parte da PCB produzida, destacando o circuito do módulo regulador de tensão com a fonte linear. Esta placa foi utilizada no laboratório para medição a fim de verificar se o comportamento do módulo condiz com o seu projeto e atende os requisitos do projeto.

Figura 25 – Protótipo do módulo regulador de tensão com fonte linear: a) vista superior da PCB, b) vista inferior da PCB.



Fonte: A autora (2023).

Para o módulo regulador de tensão com o CI de fonte linear TPS74801, da Texas Instruments, foram obtidos os valores apresentados na Tabela 10, onde V_{OUT} representa a tensão elétrica na saída do módulo. Os dados foram coletados com o osciloscópio e são apresentados nas Figuras 26 e 27.

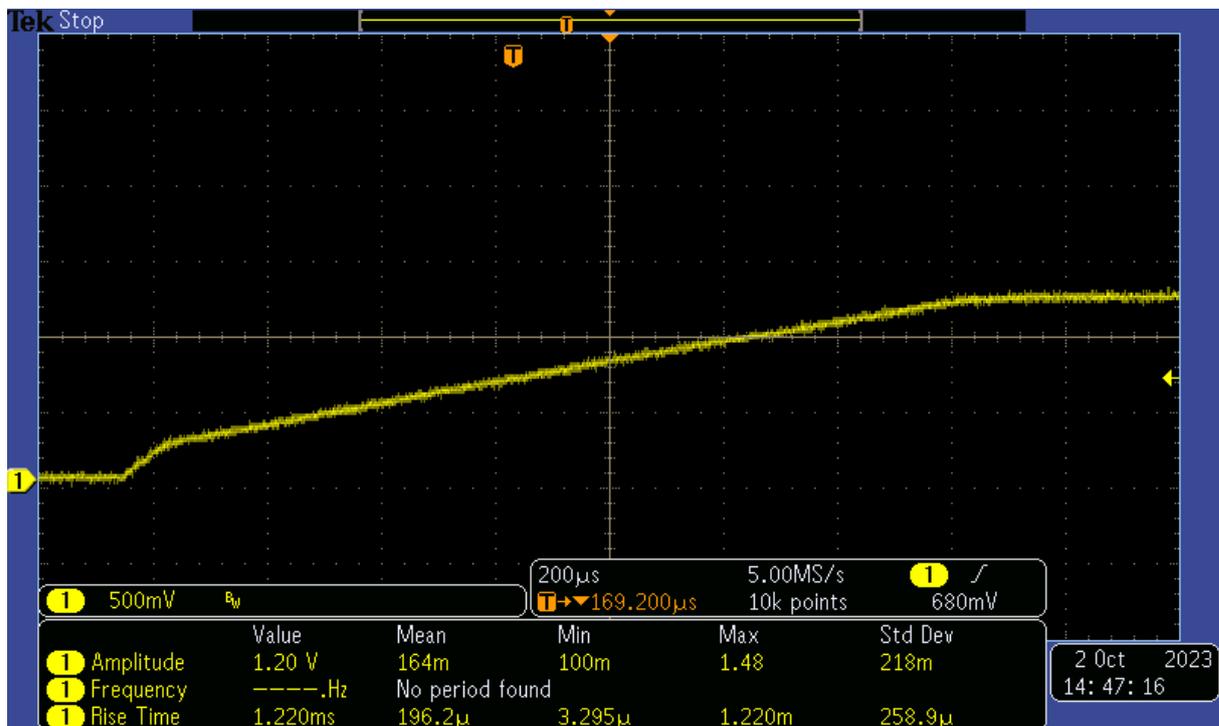
Na Figura 26 nota-se que o tempo de subida medido pelo osciloscópio difere do valor de 1,8 ms projetado. Isso ocorre porque o osciloscópio mede o tempo de subida entre os valores de 10

Tabela 10 – Valores medidos do módulo regulador de tensão com fonte linear.

Dados	Valores Medidos
V_{OUT} nominal	1,20 V
ΔV_{OUT} pico-a-pico	1,00 mV
V_{OUT} ripple	0,083 %
Tempo de subida	1,220 ms

e 90 % do valor nominal de 1,2 V. Ao analisar a Figura 26, onde cada divisão possui um período de 200 μ s, conclui-se que o tempo de subida total do sinal leva cerca de 7,2 divisões, resultando em 1,44 ms de subida, valor mais próximos do projetado. Como o requisito de tempo de subida é amplo, de 0,2 a 40 ms, o tempo medido é aceitável e esta dentro das margens do projeto.

Figura 26 – Curva de subida e tensão nominal do módulo regulador de tensão com fonte linear.



Fonte: A autora (2023).

A tensão de *ripple* do módulo com a fonte linear obtido com a medida realizada com o osciloscópio é de 1,00 mV pico-a-pico, observado na Figura 27 e seu valor de *ripple* percentual é obtido a partir da Equação (12), derivada da Equação (2).

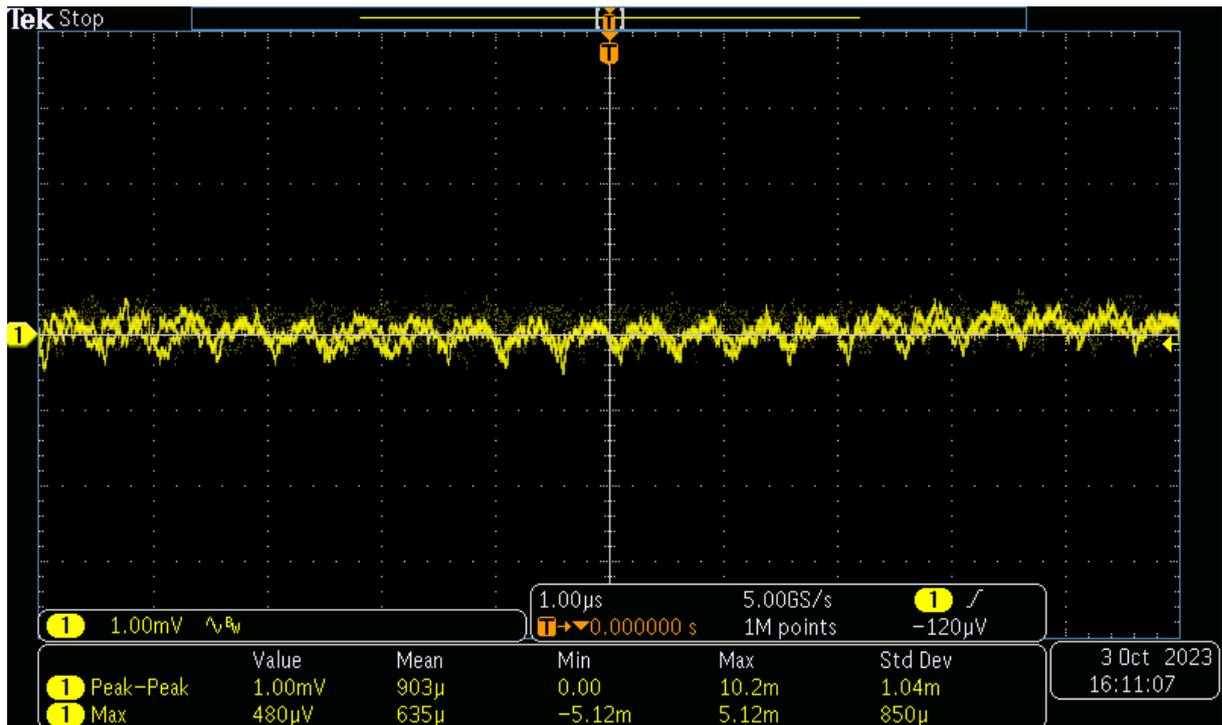
$$V_{OUTripple} = \frac{\Delta V_{OUTpico-a-pico}}{V_{OUTnominal}} \cdot 100\% \quad (12)$$

O *ripple* de 0,083 % calculado a partir das medidas realizadas em laboratório e com a Equação (12) é menor do que o valor calculado do projeto de 0,12 %, obtido com um valor de

1,4 mV pico-a-pico da Tabela 3 e se encontra dentro da tolerância máxima de 3 %, um requisito do projeto apresentado na Tabela 1.

Por fim, a tensão nominal medida coincide com o valor esperado tanto do projeto como dos requisitos, e as medidas comprovam que a saída do módulo regulador de tensão com a fonte linear possui uma saída de tensão contínua dentro dos limites de $1,2 \text{ V} \pm 3 \%$.

Figura 27 – Tensão de *ripple* do módulo regulador de tensão com fonte linear.



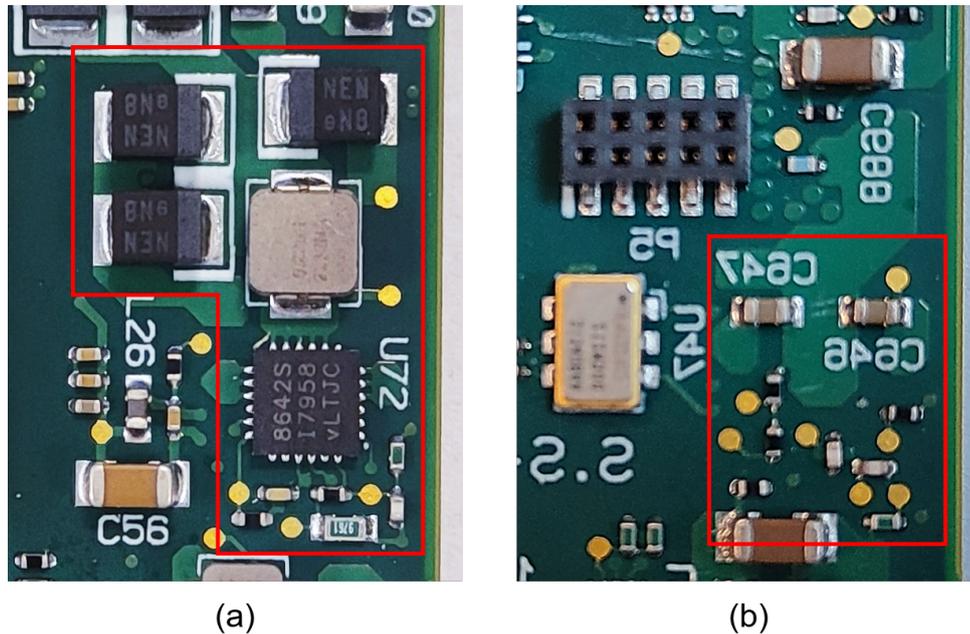
Fonte: A autora (2023).

O módulo regulador de tensão com o CI de fonte linear projetado atendeu aos requisitos e apresentou comportamento dentro do esperado, demonstrando que os cuidados e considerações feitas ao longo da etapa de projeto foram válidos e resultaram em um módulo funcional. Ressalta-se também a importância da leitura do *datasheet* da fonte utilizada, para realizar sua correta implementação.

4.2. RESULTADOS DO MÓDULO COM FONTE CHAVEADA

A Figura 28 destaca o circuito do módulo regulador de tensão com a fonte linear na PCB produzida. Esta placa foi utilizada no laboratório para medição a fim de verificar se o comportamento do módulo condiz com o seu projeto e atende os requisitos do projeto.

Figura 28 – Protótipo do módulo regulador de tensão com fonte chaveada: a) vista superior da PCB, b) vista inferior da PCB.



Fonte: A autora (2023).

Para o módulo regulador de tensão com o CI de fonte chaveada LT8642S, da Analog Devices, foram obtidos os valores apresentados na Tabela 11, onde V_{OUT} representa a tensão elétrica na saída do módulo. No momento em que foram realizadas as medidas apresentadas a placa estava em uma condição real de funcionamento, porém o FPGA não se encontrava com a lógica implementada, mas sim em *standby*, logo a condição de carga das medidas obtidas é de cerca de 1 A. As Figuras 29 e 30 abaixo apresentam os dados coletados com o osciloscópio.

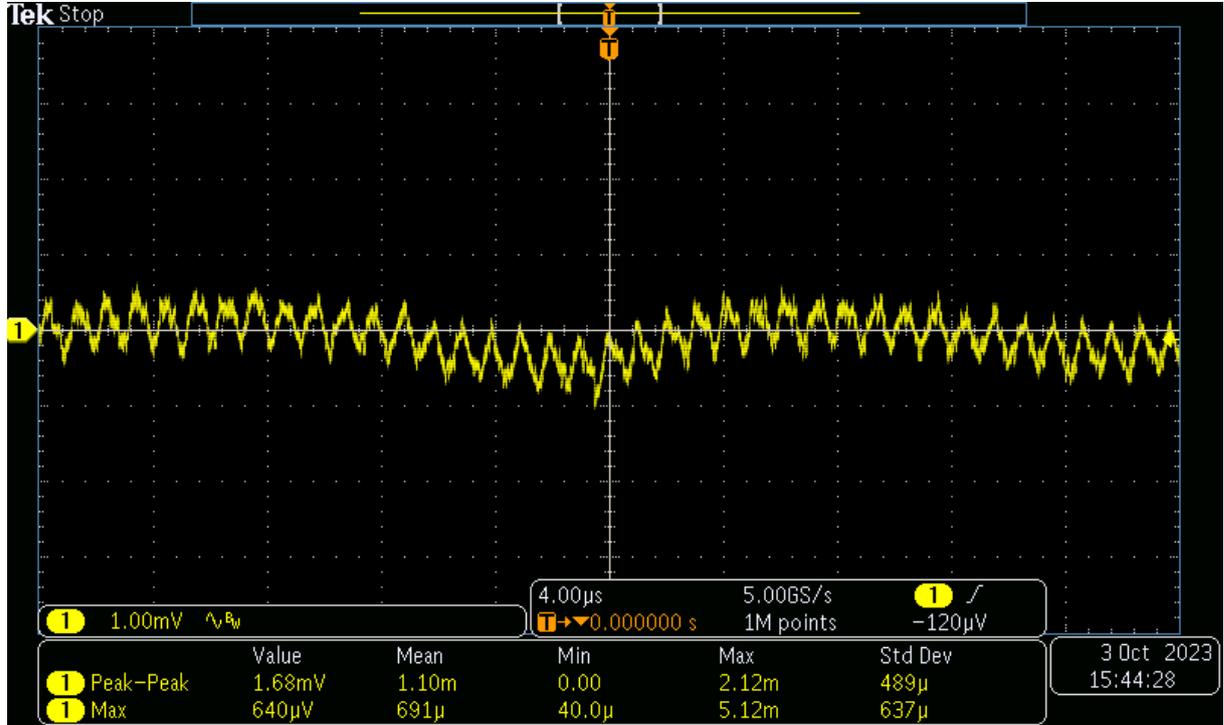
Tabela 11 – Valores medidos do módulo regulador de tensão com fonte chaveada.

Dados	Valores Medidos
V_{OUT} nominal	1,00 V
ΔV_{OUT} pico-a-pico	1,68 mV
V_{OUT} ripple	0,168 %
Tempo de subida	3,336 ms

O *ripple* medido para o módulo com a fonte chaveada é de 1,68 mV pico-a-pico, e seu valor de *ripple* percentual de 0,168 % é obtido a partir da Equação (12). Este valor observado no protótipo é significativamente menor do que o valor simulado no LTspice de 1,47 %, obtido com um valor de 14,74 mV pico-a-pico. Isso ocorre pois as medidas práticas foram realizadas em uma situação onde a carga era de apenas 1 A, que representa cerca de 23 % da carga máxima, enquanto a simulação na ferramenta utilizou o valor total da corrente máxima de projeto. Assim,

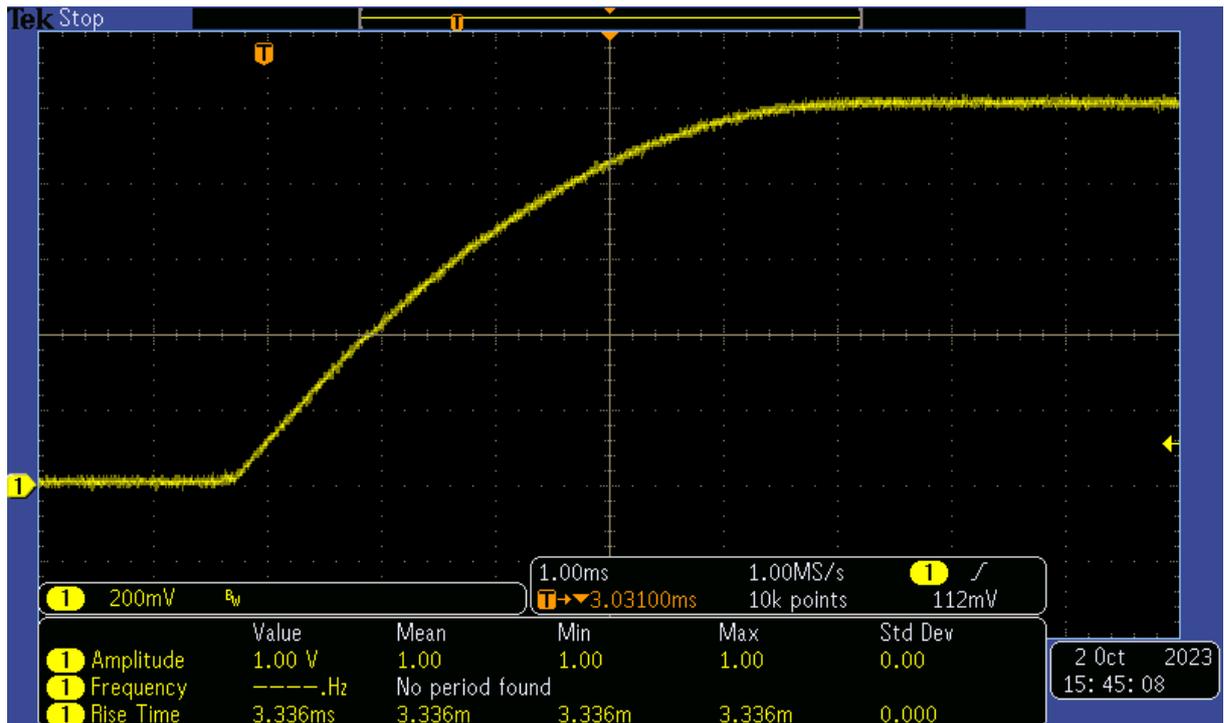
a saída do módulo observada no protótipo se encontra dentro das margens de requisito do projeto, porém estima-se que o módulo também deve permanecer dentro da tolerância para a carga total.

Figura 29 – *Ripple* do módulo regulador de tensão com fonte chaveada.



Fonte: A autora (2023).

Figura 30 – Curva de subida e tensão nominal do módulo regulador de tensão com fonte chaveada.



Fonte: A autora (2023).

Nota-se que o tempo de subida medido pelo osciloscópio na Figura 30 é inferior ao valor de 5,2 ms obtido da simulação. Isso ocorre porque o osciloscópio mede o tempo de subida entre os valores de 10 e 90 % do valor nominal de 1,0 V. Porém, pode-se analisar a Figura 30, onde cada divisão possui um período de 1,00 ms, e concluir que o sinal leva cerca de 4,4 divisões para ir de aproximadamente 0,0 a 1,0 V, resultando em 4,5 ms de subida, valor mais próximos dos 5,2 ms obtidos com a simulação no LTspice, apresentado na Tabela 8. Uma vez que o requisito do projeto para o tempo de subida é amplo, entre 0,2 e 50 ms, o valor obtido no protótipo para o tempo de subida é válido e esta dentro dos requisitos do projeto.

Na Figura 29 é possível observar uma flutuação de menor frequência, em cerca de 50 kHz. A origem desta componente pode originar de uma interferência na tensão de entrada do módulo regulador, de outro circuito presente na placa que esteja localizado próximo a este módulo ou algum outro fator desconhecido. Esta flutuação não foi investigada até o presente momento deste trabalho, e o valor de *ripple* considerado nesta medida se refere aos valores máximo e mínimo observados, somando as variações da tensão com o efeito da flutuação.

Por fim, a tensão nominal medida coincide com o valor esperado tanto do projeto como dos requisitos, e as medidas comprovam que a saída do módulo regulador de tensão com a fonte chaveada possui uma saída de tensão contínua dentro dos limites de $1,0 \text{ V} \pm 3 \%$.

O módulo regulador de tensão com o CI de fonte chaveada projetado atendeu aos requisitos e apresentou comportamento dentro do esperado, demonstrando que os cuidados e considerações feitas ao longo da etapa de projeto foram válidos e resultaram em um módulo funcional. Ressalta-se também a importância da leitura do *datasheet* da fonte utilizada, para realizar sua correta implementação.

5. CONCLUSÃO

Quando iniciou-se este projeto de diplomação, constatou-se que as placas eletrônicas elaboradas para aplicações complexas necessitam de diferentes valores de tensão para seu correto funcionamento, e buscava-se uma solução para prover diferentes níveis de tensão contínua dentro da própria PCB de maneira compacta e eficiente para todos os CIs necessários.

Diante disto, a pesquisa teve como objetivo geral a elaboração de módulos reguladores de tensão, uma espécie de conversores CC-CC, onde foram apresentados o projeto de um módulo regulador com fonte linear e também um módulo composto por uma fonte chaveada. O trabalho consistiu na elaboração do projeto de ambos os módulos reguladores e suas verificações a nível de protótipo. Assim, este projeto de diplomação conseguiu demonstrar que os módulos reguladores projetados ao longo do trabalho foram validados e atenderam aos requisitos esperados, comprovando que as etapas de projeto apresentadas são relevantes e devem ser seguidas em projetos de natureza semelhante.

Ao longo deste trabalho foram elaborados os projetos dos módulos reguladores com uma fonte linear do tipo LDO e do módulo com uma fonte chaveada com topologia *buck* ou rebaixadora, objetivando apresentar as particularidades de cada um dos módulos. A fonte linear LDO se refere a um regulador linear que possibilita uma baixa queda de tensão entre a entrada e a saída, apresentando maior eficiência em relação a outros reguladores lineares. Já a fonte chaveada rebaixadora se refere a um regulador com transistores chaveados em alta frequência que apresenta uma tensão de saída menor do que o seu valor na entrada, além de apresentar correntes mais elevadas e alta eficiência.

Este projeto de diplomação permitiu atingir outros objetivos listados, como o estudo e compreensão do funcionamento interno dos CIs estudados, referentes a fonte linear e a fonte chaveada, trazendo em mais detalhes como estes componentes funcionam. Por fim, este trabalho demonstrou as principais etapas de desenvolvimento referentes a projetos de engenharia eletrônica na indústria, que consistem na escolha dos componentes, definição dos requisitos, projeto e simulações com auxílio de *softwares* e a implementação do projeto alinhada a boas práticas conhecidas.

Durante o trabalho verificou-se que os projetos elaborados para os módulos reguladores de tensão atenderam aos seus requisitos especificados, conforme apresentadas evidências coletadas durante a verificação do protótipo em laboratório. Os módulos reguladores de tensão apresenta-

ram comportamento adequado, com uma boa eficiência e baixos valores de *ripple*. O módulo com o regulador linear possui um requisito de 1,2 V com $\pm 3 \%$ na saída. Com o *ripple* medido de apenas 0,08 %, pode-se dizer que a saída observada ficou em torno de $1,2 \text{ V} \pm 0,04 \%$, dentro da tolerância permitida no projeto. Para o módulo chaveado o requisito era de $1,0 \text{ V} \pm 3 \%$ na saída. Este módulo apresentou um *ripple* de 0,17 % para uma situação onde a carga era de 1 A, cerca de 23 % da carga máxima, apresentando uma saída de $1,0 \text{ V} \pm 0,08 \%$, valor dentro da tolerância permitida. Para uma situação com a carga máxima, o resultado da simulação na ferramenta LTspice resultou em uma saída de $1,003 \text{ V} \pm 0,74 \%$.

Além disso, os módulos reguladores apresentaram uma área pequena de ocupação da PCB, por utilizarem componentes com encapsulamentos pequenos, o que contribui para uma solução compacta. Ressalta-se também a necessidade dos cuidados durante a coleta das medidas em laboratório, de modo que os dados coletados sejam fiéis aos dados reais dos circuitos, como por exemplo o uso de *ground springs* para minimizar o ruído gerado pelos equipamentos de medição utilizados.

Portanto, o problema referente a dificuldade na provisão de tensões de alimentação para diversos CIs em uma PCB em aplicações aeroespaciais, de modo eficiente, confiável e compacto pode ser solucionado com o uso de módulos reguladores de tensão ou VRMs que são compostos por um CI principal que atua como uma fonte linear ou chaveada, tendo a escolha deste componente um grande impacto no projeto do módulo.

De modo geral, foi observado que o uso de CIs reguladores lineares são mais adequados para aplicações com uma necessidade de menor tensão de *ripple* e que apresentam um baixo consumo de corrente. Já o uso dos reguladores chaveados é recomendado para aplicações cujo consumo de corrente é mediano ou superior, uma vez que estes apresentam melhor eficiência energética. A definição do tipo de CI regulador a ser utilizado em cada VRM deve levar em conta o requisito do *ripple*, o consumo de corrente estimado, a eficiência energética desejada e a potência máxima que todos os módulos reguladores em conjunto podem consumir da entrada, e por fim a área da PCB disponível para os módulos reguladores.

Diante das limitações do projeto realizado em conjunto com a empresa AEL Sistemas, encontraram-se limitações nos requisitos dos módulos reguladores projetados, não sendo abordados outros módulos que podem vir a ser necessários em aplicações semelhantes, como por exemplo um módulo regulador de tensão com necessidade de uma corrente de saída maior. O escopo deste trabalho limitou-se a apenas dois módulos reguladores de tensão de uma PCB desenvolvida na AEL Sistemas, porém espera-se que o conteúdo apresentado sirva como base

para projetos análogos.

Uma vez que a escolha dos CIs principais deste projeto de diplomação foi através da afinidade com os componentes já utilizados na empresa e também por disponibilidade de mercado, sendo esta também uma limitação imposta, recomenda-se em trabalhos futuros uma análise mais ampla dentre as opções de CIs do tipo fontes ou conversores CC-CC lineares e chaveados existentes no mercado, a fim de definir qual componente é mais adequado de acordo com os requisitos do projeto em específico.

Outro ponto específico que não foi muito abordado neste trabalho se refere ao impacto do ESR dos capacitores no *ripple* de saída dos módulos. Um estudo aprofundado sobre o impacto e a correta escolha dos capacitores poderia ser desenvolvido a partir desta monografia, efetuando simulações com diferentes modelos de capacitores para averiguar a importância da especificação dos capacitores de estabilidade da saída e também dos capacitores de *bypass*, principalmente para a fonte chaveada que possui mais ruídos de alta frequência por conta do seu chaveamento.

Espera-se que este trabalho possa contribuir para um melhor entendimento de fontes lineares e chaveadas que operam como um conversor CC-CC e como estes componentes podem ser utilizados em PCBs. Espera-se também que as principais etapas de desenvolvimento de um projeto elaborado na indústria tenham sido clarificadas e que possam servir de referência para projetos futuros de natureza similar.

REFERÊNCIAS

- ANALOG DEVICES INC. **18V, 10A Synchronous Step-Down Silent Switcher 2**. Rev. A. [S.l.], 2022. Disponível em: <<https://www.analog.com/media/en/technical-documentation/data-sheets/lt8642s.pdf>>.
- ANALOG DEVICES INC. **LTpowerCAD II**. [S.l.]: Analog Devices Inc., 2021. Software. Disponível em: <<https://www.analog.com/en/design-center/ltpowercad.html>>.
- ECO, J.; LIMJOCO, A. **Application Note: Ferrite Bead Demystified**. Rev. 0. Norwood, EUA, 2015. Disponível em: <<https://www.analog.com/media/en/technical-documentation/application-notes/AN-1368.pdf>>.
- MEHL, E. L. M. **Fontes Chaveadas**. Curitiba: UFPR. Disponível em: <<http://eletrica.ufpr.br/mehl/fonteschaveadas.pdf>>.
- MENTOR GRAPHICS. **Xpedition Enterprise**. Wilsonville, EUA: Mentor Graphics, 2020. Software. Disponível em: <<https://eda.sw.siemens.com/en-US/pcb/xpedition-enterprise/>>.
- MOHAN, N.; UNDELAND, T. M.; ROBBINS, W. P. **Power Electronics: Converters, Applications, and Design**. 2. ed. Nova Iorque, EUA: John Wiley & Sons, 1995. ISBN 0-471-58408-8.
- RASHID, M. H. **Eletrônica de Potência: Dispositivos, Circuitos e Aplicações**. 4. ed. São Paulo, Brasil: Pearson, 2014. ISBN 978-85-430-1452-4.
- RAZAVI, B. The Low Dropout Regulator [A Circuit for All Seasons]. **IEEE Solid-State Circuits Magazine**, v. 11, n. 2, p. 8–13, 2019. ISSN 1943-0590. DOI: 10.1109/MSSC.2019.2910952.
- RENESAS ELECTRONICS CORPORATION. **Application Note: Choosing and Using Bypass Capacitors**. Rev. 1.00. [S.l.], 2011. P. 1. Disponível em: <<https://www.renesas.com/us/en/document/apn/an1325-choosing-and-using-bypass-capacitors>>.
- SHEPARD, J. Como desenvolver soluções de alimentação compactas e eficientes para FPGAs. EUA, 2022. Disponível em: <<https://www.digikey.com.br/pt/articles/how-to-develop-compact-and-efficient-power-solutions-for-fpgas>>.

- SIMPSON, C. **Linear and Switching Voltage Regulator Fundamental Part 1: Linear Voltage Regulators**. Rev. A. [S.l.], 2011. Disponível em: <<https://www.ti.com/lit/an/snva558/snva558.pdf>>.
- CASTALDO, A. **Application Report: Switching Regulator Fundamentals**. Rev. C. [S.l.], 2019. Disponível em: <<https://www.ti.com/lit/an/snva559c/snva559c.pdf>>.
- TEXAS INSTRUMENTS INC. **TPS748 1.5-A, Low-Dropout Linear Regulator With Programmable Soft-Start**. Rev. M. [S.l.], 2023. Disponível em: <https://www.ti.com/lit/ds/symlink/tps74801.pdf?ts=1704738847121&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FTPS74801>.
- TEXAS INSTRUMENTS INC. **WEBENCH® Power Designer**. [S.l.: s.n.], 2023. Software Online. Disponível em: <<https://webench.ti.com/power-designer/switching-regulator?powerSupply=0>>.
- VISHAY DALE ELECTRONICS INC. **IHLP® Commercial Inductors, Low DCR Series**. [S.l.], 2017. Disponível em: <<https://www.vishay.com/docs/34196/lp16bz11.pdf>>.