



Evento	Salão UFRGS 2022: FEIRA DE INOVAÇÃO TECNOLÓGICA DA UFRGS - FINOVA
Ano	2022
Local	Campus Centro - UFRGS
Título	Desenvolvimento de heurísticas gulosas de exploração de espaço de projeto em Síntese de Alto Nível
Autor	GUILHERME RIBEIRO RODRIGUES
Orientador	GABRIEL LUCA NAZAR

RESUMO

Este artigo apresenta uma visão geral da ferramenta desenvolvida para auxílio a desenvolvedores em tomada de decisões quanto a síntese de alto nível de circuitos. Ela avalia diretivas e as sintetiza, proporcionando ao usuário final diferentes resultados e, assim, uma escolha daquele que mais se adequa às suas necessidades.

TÍTULO DO PROJETO: Desenvolvimento de Heurísticas Gulosas de Exploração de Espaço de Projeto em Síntese de Alto Nível

Aluno: Guilherme Ribeiro Rodrigues

Orientador: Gabriel Luca Nazar

RESUMO DAS ATIVIDADES DESENVOLVIDAS PELO BOLSISTA

A Síntese De Alto Nível (HLS - High Level Synthesis) proporciona diversos benefícios para a implementação de circuitos eletrônicos, inclusive em FPGA. Entre eles, a facilidade de desenvolvimento e a maior familiaridade do programador com a linguagem de programação - assim, diminui-se significativamente o tempo empregado no desenvolvimento.

Ela também possibilita ao desenvolvedor uma mais fácil exploração do espaço de projeto e, assim, a troca e comparação de, por exemplo, recursos utilizados e tempo de processamento.

O sistema desenvolvido faz uso de uma ferramenta de síntese de alto nível (Vivado) e de linguagens populares de programação (Python e C) para auxílio no encontro de designs e soluções que mais se adequem às necessidades e aos desejos do usuário final.

Faz-se isso por meio de Design Space Exploration (DSE), uma análise sistemática de resultados obtidos e descarte daqueles que não se enquadram.

A interface desenvolvida é intuitiva, requerendo que o usuário final possa facilmente executar o sistema, com poucos comandos digitados.

As sínteses são orientadas por heurísticas que tomam decisões adequadas sobre quais diretivas devem ou não ser empregadas no circuito.

Estas heurísticas foram desenvolvidas a fim de economizar tempo de processamento para as sínteses. Atualmente, está sendo desenvolvida uma heurística baseada em GRASP.

Tal método opera realizando pequenas alterações em determinados grupos de diretivas e aprimora os resultados obtidos até então para que, dentre estes, seja - de maneira pseudo aleatória - escolhido um sobre o qual será executado o algoritmo novamente. O parâmetro para a aleatoriedade pode ser escolhido pelo desenvolvedor.

Isso permite uma maior variabilidade na lista de soluções ou designs obtidos e torna viável o encontro daqueles que poderiam deixar de ser acessados por algoritmos puramente aleatórios ou ter muito custo de processamento para serem encontrados em algoritmos exaustivos.

Além disso, gráficos são gerados que demonstram relações entre tempo de processamento do circuito e recursos utilizados. Assim, ao visualizar diferentes circuitos, o usuário pode tomá-los como base para suas escolhas e escolher aquele que mais se adequa às diretivas a serem empregadas e ao projeto em desenvolvimento.