

O Grupo de Processamento Paralelo e Distribuído da UFRGS

Tiarajú Asmuz Diverio¹

Cláudio Fernando Resin Geyer²

Philippe Olivier Alexandre Navaux³

1 Histórico

A história do Grupo de Processamento Paralelo e Distribuído (GPPD) do Programa de Pós-Graduação em Ciência da Computação inicia na década de 80. Nessa época o Prof. Philippe Navaux havia retornado de seu doutorado na França. Nessa fase inicial as pesquisas eram voltadas a arquiteturas de computadores, ao processamento paralelo e a avaliação de desempenho. Em 1991, com o regresso do Prof. Cláudio Geyer da França (Grenoble) o Grupo passou-se a denominar GPPD, integrando processamento paralelo e distribuído. Em 1995, com o doutoramento do Prof. Tiarajú Diverio, o grupo incorporou pesquisa em aplicações de alto desempenho, algoritmos paralelos e complexidade e no ensino de processamento de alto desempenho.

O grupo se originou de pesquisadores que atuavam com arquitetura de computadores, sistemas operacionais e processamento paralelos, dando um destaque especial ao Prof. Philippe Navaux que além de fundador do grupo o coordena até os dias de hoje.

O GPPD sempre teve uma estreita relação com a França, através de projetos de cooperação internacional que redundaram em pesquisas conjuntas e convênios, possibilitando o doutoramento de vários alunos que haviam obtido seu mestrado na UFRGS. Muitos destes, atuam hoje em universidades gaúchas, como na UFSM (Santa Maria), UNISINOS (São Leopoldo), PUC RS (Porto Alegre). Estes fatos contribuíram para a integração e o desenvolvimento de pesquisas conjuntas levando ao surgimento, em 2000, da Comissão Regional de Alto Desempenho no Estado do Rio Grande do Sul, vinculada à Comissão Especial de Arquitetura de Computadores e Processamento de Alto Desempenho e a Secretaria Regional Rio Grande do Sul da Sociedade Brasileira de Computação.

¹ diverio@inf.ufrgs.br

² geyer@inf.ufrgs.br

³ navaux@inf.ufrgs.br

2 Pesquisa

O paralelismo tem sido proposto, ao longo dos últimos anos, como a principal solução para o aumento de desempenho dos computadores. Diversas máquinas paralelas baseadas em novas arquiteturas têm surgido no mercado. No entanto, para sua efetiva utilização, persistem dificuldades de programação e de gerenciamento maiores que a das máquinas sequenciais. O século XXI tem sido marcado pelo crescente avanço dos clusters de computadores, onde são agregados máquina simples via uma rede de alto desempenho proporcionando uma máquina com grande poder computacional e baixo custo. Nelas a programação tem sido via memória compartilhada e/ou via troca de mensagens.

O Grupo de Processamento Paralelo e Distribuído vem desenvolvendo pesquisas em vários assuntos da área visando à obtenção de conhecimento suficientemente abrangente sobre o assunto, de maneira a poder formar pesquisadores/projetistas com sólida base em processamento paralelo. Encontra-se em desenvolvimento pesquisas que abrangem desde arquiteturas pipeline até arquiteturas multiprocessadoras, destaque especial nos clusters com o ambiente de programação paralelo DECK, desenvolvido pelo grupo. Desta forma, encontram-se em estudo as principais arquiteturas paralelas difundidas na atualidade. Por outro lado, pelo fato de os mecanismos de gerenciamento e programação de máquinas paralelas serem tão importantes quanto os desenvolvimentos de uma máquina paralela de alto desempenho, o grupo preocupa-se com: a) aspectos de desenvolvimento de sistemas operacionais, primeiramente com o kernel destes; b) a forma pela qual estas máquinas serão programadas, isto é, a linguagem que será empregada; c) as aplicações que irão executar na máquina, isto é, os algoritmos. São abordados assuntos que vão desde balanceamento de processos em máquinas com vários processadores, até o estudo de verificação automática de resultados numéricos em ambientes paralelos baseados em clusters, além de arquiteturas adaptadas para redes neurais, ambiente de execução de programas Prolog, sistema operacional distribuído, avaliação de desempenho das máquinas paralelas, montagem e configuração de clusters, gerência e avaliação de desempenho de clusters, aplicações reais de processamento paralelo, como o Modelo Hidra que simula o transporte de massa e a hidrodinâmica de corpos hídricos, (como o Lago Rio Guaíba), além de diversos outros assuntos.

Alguns dos projetos atuais de pesquisa trabalham sobre o desenvolvimento de máquinas com memória compartilhada, o que facilita sobremaneira a definição de ambientes de programação paralela. A concepção de um modelo de exploração do paralelismo também é facilitada pela simplicidade de manutenção de dados globais e pela possibilidade de comunicação entre processos via memória fornecida por máquinas deste tipo. Outra classe de máquinas voltadas à exploração de paralelismo são as de memória distribuída.

A utilização de máquinas com memória distribuída aumenta a complexidade do desenvolvimento e da concepção de modelos. Dentro deste conceito, destacam-se os agregados de computadores (já caracterizados) e os grids (que são conjunto de máquinas disponíveis na rede buscando um uso mais otimizado de suas capacidades). Entretanto, essa classe de

arquitetura oferece, atualmente, melhores possibilidades para a produção de máquinas com um alto poder de paralelismo (mais de 1000 processadores) .

O estudo de arquiteturas para máquinas paralelas está relacionado à concepção de mecanismos para criação e execução de processos em diferentes processadores. A criação de processos cooperantes implica a existência de formas de comunicação que permitam enviar, receber e trocar dados entre estes, ou mesmo sinalizar o término de execução. Estes dispositivos são definidos pela arquitetura da máquina e gerenciados por seu sistema operacional. Como consequência imediata tem-se que, atualmente, na exploração do paralelismo nos seus mais diferentes níveis, aplicações utilizam características próprias de máquinas sobre as quais são desenvolvidas.

Sendo o processamento paralelo a opção natural de incremento de desempenho na área da informática, a avaliação de desempenho é fundamental para estabelecer as vantagens de cada nova máquina. Além do ganho teórico de cada nova arquitetura paralela, é interessante determinar adequações de hardware paralelas às aplicações, definindo índices que traduzam esta adequação. O desempenho das máquinas é apresentado através de parâmetros numéricos que descrevem os principais índices utilizados na área, tipicamente: taxa média de execução (throughput), utilização média de processadores, barramentos e memórias, tempos médios de resposta, pontos de indução de tempos de espera (gargalos), etc.

Os anos 80 verificaram o surgimento de um novo ambiente de processamento. Tal ocorreu devido, especialmente, aos avanços verificados no hardware , que reduziram o custo dos processadores, popularizando os computadores pessoais e mais tarde as estações de trabalho. O hardware de comunicação evoluiu igualmente, resultando no desenvolvimento de redes locais de alto desempenho, tal como redes Ethernet, GigaEthernet, Myrinet, SCI e Infiniband. Com o advento das redes locais, foi criado o potencial para compartilhamento de recursos como processadores, dispositivos de impressão e meios secundários de armazenamento. Entretanto, de forma similar ao ocorrido no passado, o software não acompanhou a evolução do hardware. Particularmente, o avanço do hardware de comunicação criou uma gama de possibilidades em relação ao processamento distribuído. A demanda por desenvolvimento no nível de software distribuído resultou na criação e no fortalecimento de grupos de pesquisa nessa área.

Não há consenso quanto à definição de sistemas distribuídos, mas estes são geralmente constituídos por "um conjunto de processos executando em diferentes máquinas e interagindo através de mensagens para execução de uma tarefa, não havendo compartilhamento de memória física". Por outro lado, há consenso quanto às inúmeras vantagens de sistemas distribuídos sobre os sistemas centralizados tradicionais, tais como favorável relação custo/desempenho, flexibilidade (que permite crescimento incremental) e tolerância à falhas.

Como desvantagem, a complexidade inerente aos sistemas distribuídos representa um sério entrave ao desenvolvimento de sistemas deste tipo. Frequentemente programadores são obrigados a conhecer detalhes internos do sistema operacional e de seu subsistema de comunicação. A programação paralela e/ou distribuída, bem mais complexa do que a seqüencial,

pode ser simplificada através de ferramentas de software.

O Grupo de Processamento Paralelo e Distribuído preocupado com os pontos enumerados acima possui projetos de processamento distribuído que têm como objetivo a solução deste problema, através de diversas frentes: com um sistema operacional de rede heterogêneo (Projeto HetNOS), com a exploração de paralelismo e distribuição na Programação em Lógica (Projeto OPERA), fomentar e desenvolver tecnologia em clusters (Projeto LabTeC, em convênio com a Dell Computadores do Brasil), o desenvolvimento de middleware para computação em grade e computação móvel (Projeto ISAM) e o desenvolvimento de aplicações de alto desempenho como o projeto Hidra.

3 Professores

O GPPD é constituído de um grupo de professores que atuam como orientadores do Programa de Pós-Graduação em Computação, bem como de professores que ministram aulas no Instituto de Informática da UFRGS e que atuam nas pesquisas do Grupo. A seguir é apresentado um breve resumo do currículo dos professores, sendo que mais detalhes podem ser obtidos na página do Instituto de Informática da UFRGS (<http://www.inf.ufrgs.br>) ou na página do CNPq (na plataforma Lattes ou dos Grupos de Pesquisa).

Prof. Dr. Philippe Olivier Alexandre Navaux, Doutor em Informática pelo INPG/ Universidade de Grenoble, França. Mestre em Física Aplicada, UFRGS. Engenheiro Eletrônico, UFRGS, Professor Titular do Instituto de Informática da UFRGS. Diretor do Instituto de Informática/UFRGS, desde 1998. Coordenador do Grupo de Processamento Paralelo e Distribuído - GPPD. Áreas de interesse: Arquitetura de Computadores, Processamento Paralelo e Avaliação de Desempenho.

Prof. Dr. Cláudio Fernando Resin Geyer, doutor em Informática pela Université Joseph Fourier, Grenoble, França. Mestre em Ciência da Computação pelo PPGC da UFRGS. Engenheiro Mecânico pela UFRGS. Professor do Instituto de Informática, UFRGS, e orientador do PPGC, UFRGS. Áreas de interesse: ambientes de programação distribuída e paralela, computação em grade, computação móvel, sistemas multiagentes. E-mail: geyer@inf.ufrgs.br.

Prof. Dr. Tiarajú Asmuz Diverio, doutorado em Ciência da Computação e mestrado em Ciência da Computação junto ao Programa de Pós-Graduação em Computação da UFRGS. Licenciado em Matemática pela UFRGS. Professor adjunto e pesquisador do Departamento de Informática Teórica e professor orientador de mestrado e doutorado junto ao PPGC, habilitado pelo CNPq, donde possui bolsa de pesquisa (produtividade). Coordenador da Comissão Regional de Alto Desempenho do Rio Grande do Sul (CRADRS-SBC). Áreas de interesse: Processamento Paralelo, Aplicações de Alto Desempenho, Matemática da Computação e Informática Teórica. E-mail: diverio@inf.ufrgs.br.

Prof. Dr. Alexandre da Silva Carissimi, doutor em Informática pelo Institut National Polytechnique de Grenoble (INPG), França. Mestre em Ciência da Computação pelo PPGC

da UFRGS. Engenheiro Eletricista pela UFRGS. Professor do Departamento de Informática Aplicada da UFRGS desde 1989. Áreas de interesse: Redes de computadores, sistemas operacionais e arquitetura de computadores. E-mail: asc@inf.ufrgs.br.

Prof. Dr. Fernando Rosa do Nascimento, Engenheiro Eletrônico pela PUC-RS em 1977, Mestre em Ciência da Computação pelo CPGCC em 1980 na área de Arquitetura de Computadores. Doutor em Informática pela Université de Rennes 1, Rennes, França, em 1993, na área de Concepção de Arquiteturas Maciçamente Paralelas. Professor do Instituto de Informática da UFRGS a partir de 1981. Disciplinas ministradas da área de arquitetura de computadores, técnicas e sistemas digitais. Áreas de interesse em concepção de arquiteturas superescalares, avaliação de desempenho, arquiteturas paralelas de alto desempenho. E-mail: fernando@inf.ufrgs.br.

4 Orientações

O GPPD tem cumprido seu papel de formação de pessoal qualificado. Observa-se que em várias universidades gaúchas, existem professores atuando nas áreas de arquitetura de computadores, de sistemas distribuídos e de processamento de alto desempenho formados na UFRGS, quer em sua graduação, seu mestrado ou em seu doutorado. A seguir, faz-se uma listagem dos orientados de mestrado e doutorado dos professores que atuam junto ao PPGC. (Essa relação foi obtida a partir da base de dados existente junto ao Programa de Pós-Graduação. As co-orientações não estão registradas de forma automatizada por professor, o que inviabilizou o levantamento nesse momento).

Entre os orientados do Prof. Philippe Navaux de mestrado estão: Jairo Prezzi (1981), Luis Henrique Loss (1988), Alexandre Silva Carissimi (1989, atualmente professor do Instituto de Informática da UFRGS), Cirano Silveira (1990), Eduardo Todt (1990), João Paulo Kitajima (1990), José Carlos Bins Filho (1990), Paulo Henrique Lemelle Fernandes (1990), Remis Balaniuk (1990), Alba Cristina de Melo (1991), Javier Aprea (1991), Jordan Branchini (1991), Benhur Stein (1992), Cristian Koliver (1992), Cesar Augusto De Rose (1993), Raul Ceretta Nunes (1993), Ricardo Menna Barreto (1993), Ricardo Vargas Dorneles (1993), Roque Luis Scheer (1993), Gerson Geraldo Cavalheiro (1994), Leonardo Garcia (1994), Marcelo Pazzin (1994), Marcelo de Oliveira Johann (1994), Roland Teodorowitsch (1994), Luiz Gustavo Fernandes (1995), Christian Leyen (1996), Daniel Muller (1996), Sibebe das Neves (1996), Denise Stringhini (1997), Rafael Ramos dos Santos (1997), Roberta Jungblut Hessel (1997), Alessandre Dahmer (1998), André Cardon (1998), Emerson de Oliveira Junior (1999), Luciano Piccoli (1999), Rafael Bohrer Ávila (1999), Marcos Ennes Barreto (2000), Marcos Jose Brusso (2000), Fábio Abreu de Oliveira (2001), Elgio Schlemmer (2002), Mozart Lemos Siqueira (2002). Entre as orientações de doutorado concluídas, têm-se Tiarajú A Diverio (1995), Luiz Carlos Zancanella (1997), Ronaldo Augusto de Lara Gonçalves (2000) e Denise Stringhini (2002).

Entre os orientados do Prof. Cláudio Geyer de mestrado estão: Antonio Marinho Pilla Barcelos (1993), Otilia Werner (1994), Adenauer Yamin (1994), Fernando Lopes Pedone Junior (1995), Jomi Fred Hübner (1995), João Batista de Abreu Campos (1996), João Frederico Lacava Schramm (1996), Jorge Victória Barbosa (1996), Luis Fernando Pias de Castro (1997), Cristiano André da Costa (1998), Mauro Baioneta Nogueira (1998), Patricia Kayser Vargas (1998), Adriana Pereira Côcco (1999), Ana Paula Centeno (1999), Rodrigo Dias Rivera (1999), Marcelo Trindade Rebonatto (2000), Marcos José Brusso (2000), Vinicius Mantay (2000), Debora Nice Ferrari (2001), Frederico Goldschmidt Neto (2001), Juliano Malacarne (2001), Lincoln Luiz de Morais (2001), Alessandra Pereira Rodrigues (2002), Edvar Bergmann Araújo (2002), José Emiliano (2002), Luis Cesar de Mello (2002), Silvana Campos de Azevedo (2002), Ricardo Balinski (2002), Marcelo Faoro de Abreu (2002), Luciano Cavalheiro da Silva (2003), Cristiano Cachapuz e Lima (2003) e Michele Frigheto (2003). Entre as orientações de doutorado concluídas destaca-se a de Jorge Victória Barbosa (2002).

Entre os orientados do Prof. Tiarajú Diverio de mestrado estão: Carlos Amaral Holbig (1996), Úrsula Fernandes (1997), Rafael Linden Sagula (1999), Ana Paula Canal (2000), Márcia Rodrigues Notare (2001), Elias Cesar Araujo de Carvalho (2002), Tânia Kist (2002), Delcino Picinin Junior (2003), Monica Xavier Py (2003). Entre as orientações de doutorado concluídas, têm-se Rogério Luis Rizzi (2002) e Ricardo Vargas Dorneles (2003).

5 Recursos Disponíveis

O Grupo de Processamento Paralelo e Distribuído possui os seguintes ambientes para desenvolvimento dos projetos:

- O Laboratório de Tecnologia em Cluster está equipado com o cluster labtec de 20 nós Pentium III 1.13 GHz bипrocessados (totalizando 40 processadores), um servidor dual (Pentium IV), conectados por tecnologia Fast Ethernet. Têm-se nove estações de trabalho. Esse laboratório foi montado com a parceria da Dell Computadores do Brasil. Está sendo incorporado ao cluster labtec uma rede infiniband para que sejam desenvolvidas medidas e rotinas de comunicação de grupo.
- O cluster corisco, possui 16 nós bипrocessados, Pentium III, 1.2 GHz, interconectado por rede Fast Ethernet e Myrinet. Esse cluster foi financiado pela Finep. No ambiente do cluster corisco têm sido desenvolvidas pesquisas sobre Grid.
- Existem outros dois clusters menores, ambos com quatro processadores duais (Pentium II) que são interconectados com Myrinet e com SCI. Dispõem-se dos ambientes MPI, PVM, DECK, pThreads, Posix e OpenMP.

- Existem vários computadores pessoais ligados à rede do Instituto de Informática o que possibilita acesso a todos os recursos e acesso à rede externa. Além desses laboratórios de PCs, o GPPD dispõe de um laboratório de estações de trabalho do tipo Sun, são elas: Sun Ultra 5-10, 512MB RAM, processador sun4u 333MHz, S.O. Solaris 8 (guaiaca); Sun Ultra 5-10, 256MB RAM, processador sun4u 333MHz, S.O. debian/Linux (coxilha) e uma Sun Sparc Station 20, 256MB RAM, 4 processadores, SO. Solaris 8 (poncho).

Conta-se, ainda, com os computadores do CESUP RS da UFRGS, que dispões de um computador Cray com três processadores vetoriais, além das estações Silicon Graphics. Mais detalhes sobre os recursos computacionais do CESUP RS podem ser obtidos na pagina <http://www.cesup.ufrgs.br>.

6 Organização de Eventos

Em 1986, o Ministério de Ciência e Tecnologia (MCT), através do CNPq, criou uma comissão para discutir a viabilidade de financiar projetos que permitissem a criação de máquinas com 1 gigaflops. Resultado dessas reuniões, o Prof. Navaux propõem e organiza o primeiro Simpósio Brasileiro de Arquiteturas de Computadores e Processamento de Alto Desempenho, o SBAC-PAD, em Gramado (RS), em 1987. Surge nessa época a Comissão Especial de Arquiteturas de Computadores e Processamento de Alto Desempenho da Sociedade Brasileira de Computação, onde os membros do GPPD sempre tiveram forte atuação, presidindo a primeira comissão. Posteriormente ao primeiro SBAC, a Secretaria Especial de Informática do MCT, em 1998, cria a Comissão n.º 30, Processadores, para definir o plano nacional nesta área.

Em todos os SBACs sempre houve participação de membros do grupo nas suas comissões e especialmente foi responsável pela organização dos SBAC-PAD de Canela em 1995, do de Recife em 1996, de Natal em 1999 com a organização do primeiro WSCAD e o de Vitória em 2002.

O grupo teve papel importante na criação da Comissão Regional de Alto Desempenho do Rio Grande do Sul (CRAD-RS), responsável pela organização das Escolas Regionais de Alto Desempenho (ERAD), que tem servido de exemplo inovador a outros estados e outros grupos.

O GPPD também organizou a participação brasileira no evento Global Super Computing 2001 (10 e 16 de novembro), uma videoconferência global, que foi parte da Super Computing 2001. Nesse evento utilizou-se a tecnologia Acces Grid para videoconferências, com comunicação multicast pela Internet e envolveu representantes de diversos países (Brasil, Canadá, Alemanha, Estados Unidos, Itália e China). Os participantes desses seis países puderam não só assistir a palestras como participar delas efetivamente, realizando perguntas e discussões.

7 Projetos de Pesquisa

A seguir são listados os principais projetos desenvolvidos na atualidade pelos participantes do Grupo de Processamento Paralelo e Distribuído.

ADMP - AVALIAÇÃO DE DESEMPENHO DE MÁQUINAS PARALELAS - O projeto Avaliação de Desempenho de Máquinas Paralelas constitui-se em um grupo de projetos de pesquisa cujo objetivo comum é o estudo de métodos para avaliação de desempenho de sistemas. O grupo concentra seus estudos na avaliação de arquiteturas e programas paralelos. A avaliação de arquiteturas paralelas se dá em diversos níveis: interconexão de processadores, organização interna dos nodos de processamento, etc. Para estes níveis, modelos de avaliação são desenvolvidos, ferramentas são implementadas e casos particulares são analisados. Pesquisas diretamente relacionadas com estes ramos principais de atividades são igualmente desenvolvidas, por exemplo: o estudo de métodos de avaliação de desempenho e o desenvolvimento de interfaces gráficas de alto conforto (user-friendly) para as ferramentas implementadas. O projeto abrange também áreas correlatas, como a avaliação de desempenho de redes de computadores e ambientes industriais automatizados, pela semelhança da solução de tais problemas com as atividades básicas deste projeto. A avaliação de programas paralelos é geralmente realizada na fase de desenvolvimento de programas com o objetivo de tentar melhorar a eficiência dos mesmos. Esta avaliação deve ser feita de maneira quase intuitiva, através da visualização da comunicação entre processos e alguns outros aspectos do comportamento do programa. O desenvolvimento de ferramentas para este tipo de avaliação é também objeto de interesse neste projeto.

Ambiente para Programação Paralela - O projeto de pesquisa Ambiente para Programação Paralela tem como objetivo o desenvolvimento de um ambiente de programação completo, contendo ferramentas visuais para aplicativos paralelos, linguagens para programação paralela em lógica e orientada a objetos e uma ferramenta de depuração. Com esse projeto visa-se alcançar o mesmo grau de tecnologia de linguagens de programação e ferramentas encontradas no paradigma sequencial. Como parte desse projeto existem sub-projetos específicos. No âmbito de linguagem paralela existe os projetos DPC++ e Opera que são extensões de linguagens para ambientes paralelos. Com o objetivo de ter uma biblioteca de suporte ao DPC++ e Opera existem os sub-projetos DECK (Distributed Environment and Communication Kernel) e Hethnos (Heterogeneous Network Operating System). O DECK suporta primitivas de comunicação entre dispositivos e o Hethnos faz o gerenciamento de máquinas heterogêneas. Como complemento, existe o sub-projeto PADI e VisualProg cujos objetivos são a criação de um depurador para programas paralelos e um ambiente visual de programação. Dessa forma o projeto Ambiente para Programação Paralela abrange todas as características que um ambiente de programação possui, só que voltado para o paradigma paralelo. Descrição: Desenvolvimento de um ambiente de programação paralela em PVM, para máquinas paralelas. Este ambiente fornece ferramentas para visualização de programas paralelos e

linguagens de programação.

DPC++ - PROCESSAMENTO DISTRIBUÍDO EM C++ DPC++ - Programação Distribuída em C++, visa possibilitar o uso do modelo de orientação a objetos como base para a programação distribuída de sistemas. O objetivo principal do projeto é oferecer uma linguagem orientada a objetos que tenha embutida características que possibilitem a construção, de forma simplificada, de aplicações distribuídas. Além dos paradigmas de orientação a objetos e de programação distribuída, são analisadas também questões referentes a balanceamento de carga e tolerância à falhas. DPC++ propõe um modelo para programação distribuída adequado ao paradigma de orientação a objetos, proporcionando, através da exploração eficiente do paralelismo de dados, um ambiente de desenvolvimento que une os recursos da programação orientada a objetos aos benefícios do processamento distribuído. O modelo proposto, uma vez introduzido em uma linguagem de programação orientada a objetos, no caso C++, permitirá o acesso transparente dos recursos de distribuição, já a adequação do programa (escrito segundo o paradigma de objetos) ao modelo de objetos distribuídos é feita automaticamente.

OPERA - PROLOG PARALELO O projeto tem por objetivo o estudo da exploração de paralelismos na Programação em Lógica. Os trabalhos realizados contemplam a execução paralela de programas Prolog em máquinas MIMD. Atualmente, o projeto OPERA trata dos paralelismos E (independente) e OU (baseado em cópia) da Programação em Lógica. Um protótipo capaz de processar sobre a rede de computadores do Instituto de Informática, caracterizando uma arquitetura paralela sem memória comum, integram as duas formas de exploração. Para o paralelismo OU, o projeto OPERA dispõe de uma implementação para máquinas multiprocessadoras baseadas em Transputers. Uma versão estendida desta faz parte dos trabalhos em andamento. Os trabalhos envolvem projeto de escalonadores para Prolog, máquinas abstratas com suporte à exploração de paralelismo e primitivas de comunicação entre processos. <http://www.inf.ufrgs.br/gpesquisa/procpar/opera/OPERA/>

HetNOS - SISTEMA OPERACIONAL DE REDE HETEROGÊNEO Sistemas distribuídos, de uma forma geral, são compostos por processos que executam em diferentes máquinas e interagem através de mensagens, não havendo compartilhamento de memória. Estes sistemas apresentam inúmeras vantagens sobre os sistemas centralizados tradicionais, tais como favorável relação custo/desempenho, flexibilidade (que permite crescimento incremental) e tolerância à falhas. Entretanto, a complexidade inerente aos sistemas distribuídos representa um sério entrave ao desenvolvimento de sistemas deste tipo. Frequentemente, programadores são obrigados a conhecer detalhes internos do sistema operacional e do seu subsistema de comunicação. Programação paralela e/ou distribuída, bem mais complexa do que a seqüencial, pode ser simplificada através de ferramentas de software. O projeto HetNOS abrange sistemas operacionais distribuídos de forma global, mas a busca de soluções para os problemas acima conduz ao estudo e experimentação, em especial dos seguintes tópicos: sistemas operacionais de rede e distribuídos, ambientes para programação de aplicações distribuídas, heterogeneidade e tolerância à falhas. O Sistema Operacional de Rede Heterogêneo HetNOS

fornece uma plataforma homogênea orientada a mensagens e de fácil utilização para programação paralela e distribuída. A configuração de hardware suportada pelo sistema é um conjunto heterogêneo de estações de trabalho interligadas através de redes locais, incluindo atualmente estações Sun SPARC, HP Apollo, Silicon Graphics Indigo e DEC 5000 (estão previstas implementações futuras para IBM R-6000 e PC-386). <http://www.inf.ufrgs.br/hetnos/HetNOSP.htm>

• **ISAM** - Infra-estrutura de Suporte às Aplicações Móveis Distribuídas. O foco da pesquisa do projeto ISAM é o estudo das questões envolvidas na modelagem e execução de aplicações móveis conscientes do contexto em um ambiente de Pervasive Computing. Considera-se que neste ambiente todos os elementos computacionais - relativos ao usuário, hardware, software - podem ser móveis, e que a atenção da computação é centrada no usuário e em suas atividades, mais do que em processos, como ocorre na computação estática. O produto final da primeira fase do projeto foi uma proposta de arquitetura de software que explora alternativas para simplificar a modelagem, programação e execução de aplicações móveis com comportamento adaptativo, conscientes do contexto, em um ambiente wide-area network computing de heterogeneidade elevada. A modelagem da arquitetura ISAM baseia-se na premissa que o ambiente "pervasivo" é construído a partir das soluções de infra-estrutura delineadas pela computação em grade (grid computing), das informações de contexto oriundas da context-aware computing, e pela mobilidade e adaptabilidade da computação móvel. O projeto é parcialmente financiado pela FAPERGS - Fundação de Amparo a Pesquisa do Rio Grande do Sul, e engloba um consórcio de quatro universidades do sul do país: UFSM, UFPel, UFRGS e UNISINOS (www.inf.ufrgs.br/isam). Devido à dimensão da arquitetura ISAM, as questões envolvidas estão particionadas em subprojetos que atuam em cada camada da arquitetura.

- HoloParadigma - projeto que fornece as construções para o projeto das aplicações móveis. Este se baseia no conceito de distribuição implícita, modelagem da aplicação através de entes, e interação dos componentes através de blackboards (www.inf.ufrgs.br/~holo);
- ISAMadapt - projeto que modela um ambiente de desenvolvimento que estende as construções da Hololinguagem para expressar um comportamento adaptativo ao contexto, e fornece abstrações para o desenvolvimento de aplicações "pervasivas" (www.inf.ufrgs.br/~isam/IsamAdapt/index.html);
- EXEHDA - projeto que implementa o ambiente de execução "pervasivo" e o suporte à adaptação dinâmica das aplicações (<http://www.inf.ufrgs.br/exehda>);
- PRIMOS - projeto que modela e implementa as primitivas de suporte ao EXEHDA relativas ao escalonamento de objetos;
- Está em fase de consolidação um trabalho que propõe o uso de heurísticas baseadas em redes bayesianas junto ao escalonador do ambiente de execução;

- **contextS** - projeto derivado do ISAM que aborda os aspectos relativos a: um middleware para o desenvolvimento de aplicações sensíveis ao contexto. Este projeto implementa o Servidor de Reconhecimento de Contexto definido na arquitetura ISAM. O projeto tem financiamento do consórcio CNPq-FINEP-SEPIN e execução no biênio 2003-2004;
- Outro projeto que está sendo inserido no escopo do ISAM envolve a cooperação com a COPPE/Sistema da UFRJ. Este prevê, dentro das questões de infra-estrutura delineadas pela computação em grade, novos requisitos no tratamento da submissão de tarefas e no tratamento de dados. O objetivo é permitir que o ISAM trate de forma integrada e hierárquica o escalonamento e a submissão de tarefas, bem como o gerenciamento dos dados envolvidos na computação. Nesta proposta as aplicações alvo são formadas por um grande número de tarefas (na ordem de milhares) que podem ter dependências na sua ordem de execução, mas que não realizem comunicação por troca de mensagens.

APSE - ARQUITETURAS DE PROCESSADORES SUPERESCALARES Arquiteturas superescalares representam atualmente o estado-da-arte em arquiteturas de processadores que exploram o paralelismo no nível de instrução. Arquiteturas superescalares possuem múltiplas unidades funcionais independentes e podem despachar simultaneamente mais de uma instrução por ciclo. Com estas características, estas máquinas são capazes de sustentar uma taxa de execução maior que uma instrução por ciclo, o que resulta em um ganho de desempenho significativo em relação às arquiteturas pipeline escalares. Para que as arquiteturas superescalares apresentem ganhos de desempenho efetivos em relação a outras arquiteturas, é necessário manter as unidades funcionais sempre ocupadas, ou seja, despachar o maior número de instruções possível a cada ciclo. As dependências de dados e de controle entre instruções impõem uma ordem de precedência na execução de instruções, impedindo que instruções interdependentes sejam executadas em paralelo ou fora da ordem em que se encontram no código do programa. Assim, as dependências restringem o número de instruções que podem ser despachadas e, como consequência, limitam o desempenho das arquiteturas superescalares. As principais linhas de pesquisa do projeto APSE concentram-se no estudo de formas para minimizar o efeito das dependências entre instruções. Neste sentido, métodos de predição de desvios, execução especulativa, execução simultânea de múltiplas threads, reuso e escalonamento de instruções são objetos de interesse direto deste projeto. <http://gppd/projects/apse/index.html>.

DECK - Ambientes de Programação Paralela são um dos temas de pesquisa do grupo, sendo que um dos resultados é o ambiente de programação paralela DECK (baseado em troca de mensagens e memória compartilhada). Tem-se desenvolvido aplicações nesses ambientes, objetivando não só a aplicação, mas também a validação do ambiente. Atualmente, estão sendo estudados os impactos sobre a biblioteca de comunicação DECK para as diferentes redes de interconexão (INFINIBAND, SCI, Myrinet, Fast Ethernet e Gigabit Ethernet). Estuda-se, ainda, a programação intranodos com memória compartilhada e em internodos

com troca de mensagens. Por fim, estão sendo desenvolvidas novas rotinas de comunicação em grupo, visando melhor desempenho. <http://gppd/projects/mcluster/deck/index.html>.

Processamento de Imagens Médicas - SEGIME - O projeto SEGIME vem desenvolvendo aplicações paralelas através do uso de redes neurais artificiais aplicadas ao processamento de imagens. O objetivo é gerar ferramentas para auxiliar no diagnóstico de exames ecocardiográficos fetais. Dentre outras tarefas, tais ferramentas serão capazes de extrair automaticamente medidas das estruturas cardíacas e emitir diagnósticos. O projeto SEGIME conta com o apoio do Instituto de Cardiologia do Rio Grande do Sul através de sua Unidade de Cardiologia Fetal, a qual disponibiliza o conjunto de imagens utilizadas, além de auxílio técnico na análise dos resultados preliminares. <http://www.inf.ufrgs.br/segime>.

Laboratório de Computação de Alto Desempenho com Alta Exatidão - LCADAE - O projeto vem sendo desenvolvido desde 1995, ele é resultante da Tese de Doutorado do Prof. Diverio. Inicialmente, buscava-se um ambiente de alta exatidão em máquinas vetoriais. O projeto evoluiu juntamente com a evolução da tecnologia, para o laboratório de computação de alto desempenho, buscando o desenvolvimento de aplicações e absorver esta tecnologia de programação paralela para formar pessoal qualificado visando com isso alavancar o Processamento de Alto Desempenho no Rio Grande do Sul. Portanto, o projeto reúne as pesquisas do grupo, que se situam nas subáreas da Ciência da Computação como: Fundamentos da Computação (Lógica, Teoria da Computação, Complexidade de Algoritmos e Matemática da Computação); Informática na Educação e Ensino a Distância, onde se pretende utilizar a tecnologia disponível para se desenvolver cursos de programação paralela e uso de clusters, visando o treinamento e aperfeiçoamento de usuários finais de máquina paralelas (pessoas com aplicações a serem resolvidas) sem a necessidade de aulas presenciais. Agrega-se a esse objetivo as pesquisas sobre os simuladores, como o da máquina de Turing paralela e para métodos numéricos. E, por fim, na área de PAD, área principal desta pesquisa, onde se está desenvolvendo aplicações, resolvendo questões de particionamento, decomposição, mapeamento, balanceamento, avaliação de desempenho entre outras. <http://www.inf.ufrgs.br/hgmcpad>

Laboratório de Tecnologias em Clusters - LabTeC UFRGS/DELL - vinculado ao Termo Aditivo LabTeC, constitui-se em um laboratório voltado à Tecnologia de Alto Desempenho, mais especificamente em clusters, onde são ministrados cursos de treinamentos, para a formação de pessoal qualificado. O LabTeC tem por objetivo oferecer uma formação complementar aos currículos da graduação e da pós-graduação da UFRGS, oferecendo cursos avançados e desenvolver pesquisa relacionada ao processamento de alto desempenho com clusters, de forma a capacitar futuros profissionais para a atuação com excelência nesta área. O LabTeC está equipado, inicialmente, com um cluster de 20 nós Pentium III 1.13GHz biprocessados (totalizando 40 processadores), conectados por tecnologia Fast Ethernet. Do total de nós, 8 estão permanentemente disponíveis para aplicações e treinamento em programação paralela, sendo que 12 são utilizados nos cursos de instalação e configuração. Quando estes cursos não estão ocorrendo, os 20 nós ficam à disposição dos usuários para pesquisa e execução de aplicações. <http://www.inf.ufrgs.br/labtec>.

Projeto Hidra - Projeto que integra a Informática da UFRGS com a Universidade de Caxias do Sul e a Unioeste - Campus de Cascavel, através da modelagem da hidrodinâmica e o transporte de substâncias em meios hídricos em 2D e 3D, visando o manejo racional de fontes hídricas de zonas metropolitanas, como o caso de estudo do Lago Rio Guaíba. Nessa pesquisa objetiva-se não só o modelo matemático, mas também a resolução em cluster de PCs, onde a programação intranodos utiliza memória compartilhada e a programação internodos utiliza troca de mensagens, tendo assim o uso desses dois paradigmas de programação paralela. São utilizadas as bibliotecas de comunicação MPI e DECK. Várias questões menores são tratadas em função da aplicação, como: balanceamento dinâmico de carga, paralelização dos métodos de resolução de sistemas (Gradiente Conjugado e Método dos Resíduos Mínimos), uso de pré-condicionadores, decomposição do domínio e particionamento de dados, avaliação de desempenho, uso de versões paralelas bibliotecas matemáticas para facilitar a paralelização dos algoritmos, análise da qualidade numérica dos resultados e o uso de computação verificada, entre outros.

8 Cooperação Internacional

França:

Projeto PAGE - Esse é um projeto de cooperação internacional, financiado inicialmente por CAPES/COFECUB e atualmente por CNPq/INRIA, que envolve além do II/UFRGS mais três universidades gaúchas: PUCRS, UFSM e UNISINOS. A cooperação internacional envolve o Laboratoire ID, do Institut d'Informatique e Mathématiques Appliquées de Grenoble (IMAG), sob a coordenação da Prof. Brigitte Plateau. O ambiente científico do projeto é o cálculo paralelo para aplicações de alto desempenho. A pesquisa está fundamentada em três elementos: o contexto tecnológico do processamento paralelo, as aplicações que empregam o processamento paralelo e a evolução científica dos estudos fundamentais e aplicados nos modelos do processamento paralelo. A UFSM e a UFRGS se associaram no desenvolvimento de aplicações paralelas que se utilizam Equações Diferenciais Parciais. O domínio científico no qual se insere o projeto PAGE II é o do processamento paralelo para a resolução de problemas de grande dimensão. Os trabalhos que são desenvolvidos pelas equipes participantes são de natureza teórica em domínios fundamentais (algoritmos e complexidade, modelos de processamento e de comunicação, modelagem de desempenho, etc..) ou de natureza aplicada e experimental.

Alemanha:

A cooperação internacional com as universidades alemãs de Wuppertal, Karlsruhe e Berlim visa à transferência de tecnologia e know-how entre as universidades participantes desta cooperação. Essas trocas se dão nas áreas de validação numérica e de processamento de alto desempenho. Essa cooperação é possível devido ao relacionamento já existente entre os gru-

pos de pesquisa e o intercâmbio de pesquisadores e pesquisas que já vem sendo realizadas nos últimos anos. O intercâmbio com a Universidade de Karlsruhe iniciou com o doutorado do Prof. Dalcídio. Desde então vários pesquisadores brasileiros realizaram visitas/estágios nessas universidades, bem como alguns pesquisadores alemães realizaram visitas científicas no Brasil. A cooperação com a Universidade de Berlim é desenvolvida com o Prof. Heiss, atuando na área de Sistemas Operacionais e Gerenciamento de Clusters. A cooperação com Wuppertal possui os seguintes objetivos:

- Transferência de Tecnologia e know-how em Computação Verificada, Validação Numérica e Matemática Intervalar da Alemanha para o Brasil;
- Intercâmbio de Tecnologia e know-how sobre Computação de Alto Desempenho entre Brasil e Alemanha;
- Desenvolvimento de ferramentas computacionais com Validação Numérica para ambientes de Alto Desempenho do tipo Cluster;
- Resolução (eficiente) de Aplicações Reais de Alto Desempenho utilizando ferramentas computacionais com Validação Numérica;
- Tornar disponível, na rede, informações sobre o andamento das pesquisas desenvolvidas pelo projeto, pois é seu objetivo, também, disseminar informação sobre computação de alto desempenho e de computação verificada.

Entre os resultados esperados estão o estudo, o desenvolvimento e a implementação em C-XSC de métodos intervalares para a resolução de sistemas de equações lineares, em especial para sistemas com matrizes esparsas, bem como a sua adaptação para ambientes de alto desempenho do tipo clusters. Buscam-se melhorias na biblioteca C-XSC, tornando-a mais amigável ao programador e ao estilo da linguagem Pascal. Espera-se, também, o desenvolvimento de uma versão da biblioteca C-XSC capaz de rodar eficientemente nos clusters da UFRGS e da Universidade de Wuppertal.

Paraguai:

O convênio de cooperação internacional da UFRGS com a Universidade Nacional de Assunção iniciou com apoio da UNESCO, a qual financiou missões de intercâmbio, como a estadia do Prof. Tiarajú a Assunção para ministrar uma disciplina de computação verificada no curso de Maestria em Engenharia de Sistemas, o que resultou na orientação conjunta de um dos alunos de mestrado. Os objetivos desse convênio são a orientação conjunta nas áreas de Alta Exatidão com Alto Desempenho; aplicações de Engenharia Elétrica; Informática Educativa; Processamento Paralelo e Distribuído e Redes de Computadores. E as atividades inicialmente planejadas foram:

- Disponibilizar ambiente de alto desempenho e alta exatidão em redes heterogêneas com estações de trabalho e PCs;
- Estudo e aplicação de métodos intervalares a problemas de engenharia como por exemplo Sistemas Elétricos;
- Estudar a utilização de Team Algorithms com métodos intervalares.

Um dos resultados esperados é a continuação da pesquisa desenvolvida no mestrado, através do ingresso no doutorado em Ciência da Computação na UFRGS.

Estados Unidos e Suíça:

O tema da cooperação é o projeto HEP, uma aplicação de computação em grade para física de altas energias. Os grupos parceiros são o grupo de física do professor Harvey Newman, Caltech, EUA, e o departamento de sistemas Grid, do CERN, Genebra, Suíça. No Brasil, o HEP é coordenado pelo professor Alberto Santoro, da UERJ, envolvendo departamentos de física de diversas universidades. Os principais objetivos são o desenvolvimento, integração, instalação e testes de middleware para computação em grade.

9 Publicações Recentes do Grupo

- AUGUSTIN, Iara; YAMIN, Adenauer; BARBOSA, Jorge; GEYER, Cláudio. Requisitos para o Projeto de Aplicações Móveis Distribuídas. In: CONGRESO ARGENTINO DE CIENCIAS DE LA COMPUTACIÓN (CACIC), 8., 2001. Proceedings. Santa Cruz, 2001. CD.
- AUGUSTIN, Iara; YAMIN, Adenauer; BARBOSA, Jorge; GEYER, Cláudio. Towards a Taxonomy for Mobile Applications with Adaptive Behavior. In: International Symposium on Parallel and Distributed Computing and Networking (PDCN02), 20, 2002, Innsbruck, Austria, Proceedings. Innsbruck: IASTED Press, Feb. 2002.
- AUGUSTIN, Iara; YAMIN, Adenauer; BARBOSA, Jorge; GEYER, Cláudio. ISAM - a Software Architecture for Adaptive and Distributed Mobile Applications. In: IEEE Symposium on Computers and Communications (ISCC 2002), 7, 2002, Taormina, Italy. Proceedings. New York: IEEE Press, July 2002.
- AUGUSTIN, Iara; YAMIN, Adenauer; BARBOSA, Jorge; SILVA, Edson Jr; CAVALLHEIRO, Gerson; GEYER, Cláudio. ISAM: um Middleware para Aplicações Móveis Distribuídas. Revista de Informática Teórica e Aplicada (RITA). Edição Especial - Sistemas Operacionais. Porto Alegre, v.8, n. 2, p.41-58, 2001.

- AUGUSTIN, Iara; YAMIN, Adenauer; GEYER, Cláudio. Distributed Mobile Applications With Dynamic Adaptive Behavior. In: INTERNATIONAL CONFERENCE ON COMPUTERS AND THEIR APPLICATIONS (CATA 2002), 17., 2002, San Francisco, Califórnia. Proceedings. San Francisco: ISCA, 4-6, April 2002.
- AVILA, R. B.; DE ROSE, C. A. F.; FERRETO, T.; BARRETO, M. E.; NAVAUUX, P. O. A.; Heib, Hans-Ulrich; Hexsel, R. A. OptiSCI: a visual environment to optimize the placement of shared memory segments on a SCI cluster. In: Symposium on Computer Architecture and High Performance Computing p. 129-135 : il.
- AVILA, R. B.; MACHADO, C. S.; NAVAUUX, P. O. A. Message-passing over shared memory for the DECK programming environment. In: International Conference on Parallel and Distributed Processing Techniques and Applications (2002: Las Vegas). Proceedings. [Las Vegas] : CSREA, 2002. v. 2, p. 591-595 : il.
- BARBOSA, Jorge; YAMIN, Adenauer; VARGAS, Patricia; AUGUSTIN, Iara; GEYER, Cláudio. Holoparadigm: a Multiparadigm Model Oriented to Development of Distributed Systems In. INTERNATIONAL CONFERENCE ON PARALLEL AND DISTRIBUTED SYSTEMS (ICPADS 2002), 2002, Jung-Li City Proceedings. New York: IEEE Press, 2002.
- BARBOSA, Jorge; YAMIN, Adenauer; VARGAS, Patrícia; FERRARI, Debora; SCHAEFFER, Egon; GEYER, Cláudio. Using Mobility and Blackboards to Support a Multiparadigm Model Oriented to Distributed Processing. In: SYMPOSIUM ON COMPUTER ARCHITECTURE AND HIGH PERFORMANCE COMPUTING, 13., 2001, Pirenópolis, Brasil. Proceedings. Brasília: UNB, September 2001. p.187-194.
- BARRETO, M. E.; AVILA, R. B.; NAVAUUX, P. O. A. The Multicluster model to the integrated use of multiple workstation clusters. In: Parallel and distributed processing : proceedings. Berlin : Springer-Verlag, c2000. p. 71-80 : il.
- BARRETO, M. E.; AVILA, R. B.; OLIVEIRA, F. A. D.; Cassali, R. D.; NAVAUUX, P. O. A. DECK: an environment for parallel programming on clusters of multiprocessors. In: Symposium on Computer Architecture and High Performance Computing p. 321-329 : il.
- BRUSSO, M. J.; NAVAUUX, P. O. A.; GEYER, C.F.R. Um Modelo para a mineração de regras de associação aplicação ao uso da web. In: Congresso da Sociedade Brasileira de Computacao (21. : 2001 : Fortaleza). As Tecnologias da informação e a questão social: anais. Fortaleza : SBC, 2001. p. 210.
- CANAL, A. P.; DIVERIO, T.A. Paralelização do Método Gradiente Conjugado utilizando o DECK em um Cluster de PCs In: CONFERENCIA LATINOAMERICANA

DE INFORMATICA, XXVII, CLEI 2001, Annales ... Mérida, Venezuela, 24 - 28, Set., 2001. ISBN 980 11 0527-5 (CDROM - \articulos\0059.pdf).

- CARVALHO, E. C. C.; DORNELES, R.V.; RIZZI, R.L.; DIVERIO, T.A. Estudo comparativo de software para particionamento e mapeamento de grafos. In: Workshop em Sistemas Computacionais de Alto Desempenho, WSCAD, 3, Anais ..., Vitória, 28-30, out, 2002. Vitoria: SBC/UFES, 2002.p.126-133. ISBN 85-88442-41-8.
- CARVALHO, E. C.A.; DORNELES, R.V.; RIZZI, R.L.; DIVERIO, T.A. Modelagem de um Cluster Heterogêneo para ser utilizado em particionamento e mapeamento dinâmico de aplicações paralelizáveis, baseado em programas específicos de Benchmarks. In: CONGRESSO DA SBC - WORKSHOP EM AVALIAÇÃO DE DESEMPENHO DE SISTEMAS COMPUTACIONAIS E DE COMUNICAÇÃO, WPERFORMANCE, 1, Anais ..., Florianópolis, 18-19, julho, 2002. Florianópolis: SBC/UFSC, 2002. (ISBN 85 88442-23-X, CD - Artigo completo; Livro de Resumos p 170).
- CARVALHO, E. C.A.; DORNELES, R.V.; RIZZI, R.L.; DIVERIO, T.A. Modelagem de um Cluster Heterogêneo para ser utilizado em particionamento e mapeamento dinâmico de aplicações paralelizáveis, baseado em programas específicos de Benchmarks. In: CONGRESSO DA SBC - WORKSHOP EM AVALIAÇÃO DE DESEMPENHO DE SISTEMAS COMPUTACIONAIS E DE COMUNICAÇÃO, WPERFORMANCE, 1, Anais ..., Florianópolis, 18-19, julho, 2002. Florianópolis: SBC/UFSC, 2002. (ISBN 85 88442-23-X, CD - Artigo completo; Livro de Resumos p 170).
- CASSALI, R. D.; BARRETO, M. E.; AVILA, R. B.; NAVAU, P. O. A. Group communication service for DECK [arquivo de computador]. In: Conferencia Latinoamericana de Informatica (26. : 2000 sept. 18-22 : México). Memorias. [a000104.pdf]
- CONTESSA, D. F.; MARQUEZAN, C.C.; POLINA, E.R.; MACHADO, R. PY, M.X.; DIVERIO, T.A. Simulador da Máquina de Turing Paralela com memória compartilhada. Revista Eletrônica de Iniciação Científica. n.1, 2001. SBC, 2001.http://www.sbc.org.br/reic/Edicao_Agosto_2001.htm.
- DAL PIZZOL, G.; PILLA, M. L.; NAVAU, P. O. A. Branch prediction x performance : an analysis on superscalar processors. In: Symposium on Computer Architecture and High Performance Computing (13. : 2001 Sept. 10-12 : Pirenópolis). Proceedings. Brasília : UNB, 2001. p. 56-61 : il.
- DE ROSE, C. A. F.; NAVAU, P. O. A. Fundamentos de processamento de alto desempenho. In: Escola Regional de Alto Desempenho (2.: 2002: São Leopoldo). Anais. Porto Alegre : SBC, Instituto de Informática da UFRGS, 2002. p. 3-29 : il.

- E ROSE, C. A. F.; NAVAUX, P. O. A.; GEYER, C.F.R. Distributed processor allocation in mesh-connected multicomputers [arquivo de computador]. In: International Conference on Parallel and Distributed Processing Techniques and Applications (2000 : Las Vegas). Papers. [Las Vegas] : CSREA, 2000. [V. 3 - P191.pdf].
- DE ROSE, C. A. F.; NOVAES, R.; FERRETO, T.; OLIVEIRA, F. A. D.; BARRETO, M. E.; AVILA, R. B.; NAVAUX, P. O. A.; Heiss, Hans-Ulrich. The Scalable coherent interface (SCI) as an alternative for cluster interconnection. In: Symposium on Computer Architecture and High Performance Computing (13. : 2001 Sept. 10-12 : Pirenópolis). Proceedings. Brasília : UNB, 2001. p. 156-163 : il.
- DE ROSE, C. A. F.; OLIVEIRA, F. A. D.; BLANCO, F.; BARRETO, M. E.; NAVAUX, P. O. A.; AVILA, R. B.; Ferreto, T. Performance evaluation of DECK combining multithreading and communication on Myrinet and SCI clusters. In: International Conference on Parallel and Distributed Processing Techniques and Applications (2001 : Las Vegas). Proceedings. [Las Vegas] : CSREA, 2001. Vol. 4, p.2179-2185 : il.
- DE SOUZA, A.F.; DE ROSE, C.A.F.; REIS JR, N.C.; DIVERIO, T.A. Anais do Terceiro Workshop em Sistemas Computacionais de Alto Desempenho. Vitória: SBC, CRAD RS, UFES, 2002. 165p. 2002.ISBN 85-88442-41-8.
- DIVERIO, T. A.; CAVALHEIRO, G. G. H. Anais da Segunda Escola Regional de Alto Desempenho. Porto Alegre: SBC/UFRGS/UNISINOS, 2002. 298p. ISBN 85-88442-16-7
- DIVERIO, T. A.; NAVAUX, P. O. A. Anais da Primeira Escola Regional de Alto Desempenho. Porto Alegre: SBC/UFRGS/PUCRS, 2001. 260p.
- DIVERIO, T.A.; TOSCANI, L.V.; VELOSO, P.S.Complexidade de Algoritmos Paralelos In: ESCOLA REGIONAL DE ALTO DESEMPENHO, ERAD, 2. Anais... São Leopoldo, 15-19, jan., 2002. Porto Alegre: SBC/UFRGS/UNISINOS, 2002. capítulo 3, pp. 67-106. ISBN 85-88442-16-7
- DORNELES, R. V.; RIZZI, R.L.; DIVERIO, T.A.; NAVAUX, P.O.A. h-Refined Krylov-Schwarz Solution for Hidrodynamics and Mass Transport in a PC Cluster. In: Simpósio Brasileiro de Arquiteturas de Computadores e Processamento de Alto Desempenho, SBAC PAD 2001. Proceedings ... Pirenópolis, Go, 10-12, Set., 2001. p.17-24. ISBN 85-88442-06-X
- FERNANDES, D.; NAVAUX, P. O. A.; FICHTNER, P.F.P.. Segmentation of TEM images using oscillatory neural networks. In: Brazilian Symposium on Computer Graphics and Image Processing (14. : 2001 : Florianópolis). Proceedings. Los Alamitos : IEEE Computer Society, c2001. p. 289-296 : il.

- FERNANDES, D.; SIQUEIRA, M. L.; NAVAUX, P. O. A. Segmentation of fetal echocardiographic images using self-organizing maps and oscillatory neural networks. In: Iber-American Symposium on Pattern Recognition (6. : 2001 : Florianópolis). Pattern recognition : methods and applications : proceedings. [S.l. : s.n.], 2001. p. 55-60 : il.
- FERNANDES, D.; STEDILE, J.P.; NAVAUX, P. O. A. Architecture of oscillatory neural network for image segmentation. In: Symposium on Computer Architecture and High Performance Computing (14. : 2002 : Vitória). Proceedings. Los Alamitos: IEEE Computer Society, c2002. p. 29-36 : il.
- FERREIRA, S. P.; DIVERIO, T.A.; NAVAUX, P.O.A. Levantamento do Ensino de PAD no RS. In: ESCOLA REGIONAL DE ALTO DESEMPENHO, ERAD, 2. Anais... São Leopoldo, 15-19, jan., 2002. Porto Alegre: SBC/UFRGS/UNISINOS, 2002. capítulo.8, pp. 199-226. ISBN 85-88442-16-7
- GALANTE, Guilherme.; BALBINOT, J. I.; MARTINOTTO, A.L.; RIZZI, R. L.; DIVERIO, T.A. Avaliação do Desempenho de duas versões do algoritmo do gradiente conjugado paralelizado em cluster de PCs. In: Workshop em Sistemas Computacionais de Alto Desempenho, WSCAD, 3, Anais ..., Vitória, 28-30, out, 2002. Vitória: SBC/UFES, 2002.p.162-163. ISBN 85-88442-41-8.
- GONCALVES, R. A. L.; AYGUADÉ, E.; VALERO, M.; NAVAUX, P. O. A. A Simulator for SMT architectures : evaluating instruction cache topologies : . In: Symposium on Computer Architecture and High Performance Computing p. 279-286 : il.
- GONCALVES, R. A. L.; AYGUADÉ, E.; VALERO, M.; NAVAUX, P. O. A. Performance evaluation of decoding and dispatching stages in simultaneous multithreaded architectures. In: Symposium on Computer Architecture and High Performance Computing (13. : 2001 Sept. 10-12 : Pirenópolis). Proceedings. Brasília : UNB, 2001. p. 90-97 : il.
- GONCALVES, R. A. L.;PILLA, M. L.; DAL PIZZOL, G.; SANTOS, T. G. S.; SANTOS, R.R.;NAVAUX, P. O. A. Evaluating the effects of branch prediction accuracy on the performance of SMT architectures. In: Euromicro Workshop on Parallel and Distributed Processing (9. : 2001 feb. 7-9 : Mantova). Proceedings. Los Alamitos : IEEE Computer Society, c2001. p. 355-362 : il.
- HOLBIG, C. A.; NOTARE, M.; DIVERIO, T. A.; CLAUDIO, D.M.; KRÄMER,W.; BOHLENDER, G. Automatic Verification in the Environment of High Performance Computing.In: International Symposium on Scientific Computing, Computer Arithmetic, and Validated Numerics, SCAN 2002 Book of Abstract... Paris, Sept, 24-27, 2002. Paris: GAMM IMACS, 2002.p.83-84. <http://scan2002.lip6.fr/abstracts.html>

- MARQUEZAN, C.C.; CONTESSA, D.F.; ALVES, R.S.; NAVAUX, P.O.A.; DIVERIO, T.A. An evolution of simple and efficient optimization techniques for matrix multiplication. In: The 2002 INTERNATIONAL CONFERENCE ON PARALLEL AND DISTRIBUTED PROCESSING TECHNIQUES AND APPLICATIONS, PDPTA 2002. Proceedings ..., Las Vegas, 24-27, June, 2002. Las Vegas: CSREA Press, 2002. Vol IV. p. 2029-2034. ISBN 1-892512-90-4
- MARQUEZAN, C.C.; POLINA, E.R.; GASPARY, D.F.; DIVERIO, T.A. Learning concurrency using Parallel Turing Machine. In: WORLD CONFERENCE ON COMPUTER EDUCATION, WCCE 2001, 7. Programm Folder... Copenhagen, Jul, 29, Aug., 3, 2001. (Poster 5009- Trabalho apresentado).
- MARTINEZ, E.A.; BARAN, B.; DIVERIO, T.A. Solving electrical power load flow problems using intervals. In: VALIDADE COMPUTING, Extended abstracts... Toronto, 23-25, May, 2002. Toronto: SIAM, 2002. p.114-117.
- MATTOS, Júlio. Proposta de geração de código VHDL a partir da linguagem RS : Trabalho Individual (Apostila). Porto Alegre : CPGCC da UFRGS, 1999. 69 f. (TI-812) Orientadores do trabalho: Toscani, Simão e Nascimento, Fernando.
- MATTOS, Júlio; TOSCANI, Simão e NASCIMENTO, Fernando. Using RS Language in Industrial Environment. In: Simpósio Brasileiro de Linguagens de Programação (4. :2000 maio 17-19: Pernambuco). Anais. Recife : Centro de Informática da UFPE, 2000. p. 134-138.
- NASCIMENTO, Fernando R. Arquitetura Maciçamente Paralela para a Estimação de Movimento através da Correlação de Blocos. SBC 95 / SBAC - PAD, Canela, Jul/95.
- NASCIMENTO, Fernando R. Méthodologie de conception d'architectures spécialisées - une étude de cas. Rennes, França, Universidade de Rennes I. 1993. (tese de doutorado, orientador: Patrice Quinton).
- NAVAUX, P. O. A.; BARRETO, M. E.; AVILA, R. B.; OLIVEIRA, F. A. D. Execução de aplicações em ambientes concorrentes. In: Escola Regional de Alto Desempenho (1.: 2001 Jan. 9-13: Gramado). Anais. Porto Alegre: SBC: Instituto de Informática da UFRGS, 2001. p. 179-193 : il.
- OLIVEIRA, F. A. D.; AVILA, R. B.; BARRETO, M. E.; NAVAUX, P. O. A.; DE ROSE, C. A. F. DECK-SCI: high-performance communication and multithreading for SCI clusters. In: IEEE International Conference on Cluster Computing (2001 : Newport Beach). Proceedings. Los Alamitos : IEEE Computer Society, c2001. p. 372-379 : il.

- OLIVEIRA, F. A. D.; AVILA, R. B.; BARRETO, M. E.; NAVAU, P. O. A.; Low-latency and zero-copy message passing protocols for SCI-based clusters. In: Symposium on Computer Architecture and High Performance Computing (13. : 2001 Sept. 10-12 : Pirenópolis). Proceedings. Brasília : UNB, 2001. p. 148-155 : il.
- PICININ JUNIOR, D.; MARTINOTTO, A.L.; RIZZI, R.L.; DORNELES, R.V.; NAVAU, P.O.A.; DIVERIO, T.A. Ordenação de Mensagens e Pré-Condicionamento na solução paralela de gradiente conjugado em clusters de PCS Multiprocessados. In: Workshop em Sistemas Computacionais de Alto Desempenho, WSCAD, 3, Anais ..., Vitória, 28-30, out, 2002. Vitoria: SBC/UFES, 2002.p.95-102. ISBN 85-88442-41-8.
- PICININ JUNIOR, D.; RIZZI, R.L.; DORNELES, R.V.; MARTINOTTO, A.L.; NAVAU, P.O.A.; DIVERIO, T.A. Parallelizing conjugate gradient method for clusters using MPI and Threads. In: The 2002 INTERNATIONAL CONFERENCE ON PARALLEL AND DISTRIBUTED PROCESSING TECHNIQUES AND APPLICATIONS, PDPTA 2002. Proceedings ..., Las Vegas, 24-27, june, 2002. Las Vegas: CSREA Press, 2002. Vol IV. p. 2010-2015. ISBN 1-892512-90-4.
- PY, M. X.; TOSCANI, L. V.; LAMB, L. C.; Diverio, T.A. Learning Parallel Computing Concepts via a Turing Machines Simulator. In: Simpósio Brasileiro de Arquiteturas de Computadores e Processamento de Alto Desempenho, SBAC PAD 2001. Proceedings ... Pirenópolis, Go, 10-12, Set., 2001. p.134-139. ISBN 85-88442-06-X.
- RIZZI, R.L.; DORNELES, R.V.; NAVAU, P.O.A.; DIVERIO, T.A. Parallel solution in PC Clusters by Schwarz domain decomposition for three-dimensional Hydrodynamics. In: High Performance Computing for Computational Science, VECPAR 2002. Proceedings (part III)... Cidade do Porto, junho, 26-28, 2002. Cidade do Porto: Universidade do Porto, 2002. p.655-667
- SANTOS, T. G. S.; PILLA, M. L.; DAL PIZZOL, G.; BAMPI, S.; NAVAU, P. O. A.; Analyzing branch prediction impact on the effectiveness of instruction prefetch. In: Symposium on Computer Architecture and High Performance Computing p. 147-154 : il.
- SILVERA, A.; AVILA, R. B.; BARRETO, M. E.; NAVAU, P. O. A. DPC++ : object-oriented programming applied to cluster computing [arquivo de computador]. In: International Conference on Parallel and Distributed Processing Techniques and Applications (2000: Las Vegas). Papers. [Las Vegas] : CSREA, 2000. [V.5 - P458.pdf].
- SILVEIRA, K.K.; DIVERIO, T.A. Performance and Complexity of Parallel rank sort algorithm. In: The 2002 INTERNATIONAL CONFERENCE ON PARALLEL AND DISTRIBUTED PROCESSING TECHNIQUES AND APPLICATIONS, PDPTA 2002.

Proceedings ..., Las Vegas, 24-27, June, 2002. Las Vegas: CSREA Press, 2002. Vol IV. p. 2023-2028. ISBN 1-892512-90-4.

- SIQUEIRA, M. L.; DREHMER, G.; NAVAU, P. O. A. Uso de mapas auto-organizáveis de Kohonen na segmentação do átrio esquerdo fetal para medir o índice de redundância do septum primum [arquivo de computador]. In: Simposio Brasileiro de Redes Neurais (6.: 2000 nov. 22-25: Rio de Janeiro). Anais. [S.l.:s.n.], 2000. [siquei69.pdf].
- SIQUEIRA, M. L.; GASPERIN, C. V.; SCHARCANSKI, J.; NAVAU, P. O. A. Segmentação de sequências de imagens ecocardiográficas utilizando redes neurais. In: Congreso Internacional de Ingeniería Informática (6.: 2000 abr. 26-28: Buenos Aires). [Trabajos]. Buenos Aires, Universidad de Buenos Aires, 2000.
- SIQUEIRA, M. L.; GASPERIN, C. V.; SCHARCANSKI, J.; ZIELINSKY, P.; NAVAU, P. O. A. Echocardiographic image sequence segmentation using self-organizing maps. In: Neural networks for signal processing x : proceedings of the 2000 IEEE signal processing society workshop. New York : IEEE, c2000. p. 594-603 : il.
- SIQUEIRA, M. L.; SCHARCANSKI, J.; NAVAU, P. O. A. Echocardiographic image sequence segmentation and analysis using self-organizing maps. In: Journal of VLSI signal processing systems for signal, image, and video technology, Boston Vol.32, nos. 1/2 (Aug./Sept. 2002), p. 135-145 : il.
- STRINGHINI, D.; NAVAU, P. O. A. KERGOMMEAUX, J. C.; A Debugger interface for parallel programs. In: Symposium on Computer Architecture and High Performance Computing (13. : 2001 Sept. 10-12: Pirenópolis). Proceedings. Brasília, UNB, 2001. p. 214-221 : il.
- STRINGHINI, D.; NAVAU, P. O. A. KERGOMMEAUX, Jacques Chassin de; A Selection mechanism to group processes in a parallel debugger [arquivo de computador]. In: International Conference on Parallel and Distributed Processing Techniques and Applications (2000 : Las Vegas). Papers. [Las Vegas]: CSREA, 2000. [V.5 - P495.pdf].
- YAMIN, Adenauer; AUGUSTIN, Iara; BARBOSA, Jorge. GEYER, Cláudio. ISAM: a Pervasive View in Distributed Mobile Computing. In: Network Control and Engineering for QoS, Security and Mobility with focus on Policy-based Networking, Net-Con 2002, Paris, France. Proceedings? Paris: IEEE/IFIP, October 2002.
- YAMIN, Adenauer; AUGUSTIN, Iara; BARBOSA, Jorge; SILVA, Luciano da; GEYER, Cláudio. Explorando o Escalonamento no Desempenho de Aplicações Móveis Distribuídas. In: WORKSHOP EM SISTEMAS COMPUTACIONAIS DE ALTO DESEMPENHO, II, WSCAD 2001. Anais . Pirenópolis, set., 2001.

- YAMIN, Adenauer; AUGUSTIN, Iara; BARBOSA, Jorge; SILVA, Luciano da; REAL, Rodrigo; CAVALHEIRO, Gerson; GEYER, Cláudio. A Framework for Exploiting Adaptation in High Heterogeneous Distributed Processing. In: SYMPOSIUM ON COMPUTER ARCHITECTURE AND HIGH PERFORMANCE COMPUTING, 14., 2002, Vitória, Brasil. Proceedings. New York: IEEE Press, October 2002.
- YAMIN, Adenauer; AUGUSTIN, Iara; BARBOSA, Jorge; SILVA, Luciano da; CAVALHEIRO, Gerson; GEYER, Cláudio. Collaborative Multilevel Adaptation in Distributed Mobile Applications. In: International Conference of the Chilean Computer Science Society (SCCC 2002), 12., 2002, Atacama, Chile. Proceedings? New York: IEEE Press, November 2002.
- YAMIN, Adenauer; AUGUSTIN, Iara; BARBOSA, Jorge; SILVA, Luciano da; REAL, Rodrigo; CAVALHEIRO, Gerson; GEYER, Cláudio. Towards Merging Context-aware, Mobile and Grid Computing. Journal of High Performance Computing Applications. London: Sage Publications. 30p. (to appear in summer 2003 edition).