



**XXXIII SIC** SALÃO INICIAÇÃO CIENTÍFICA

<b>Evento</b>	Salão UFRGS 2021: SIC - XXXIII SALÃO DE INICIAÇÃO CIENTÍFICA DA UFRGS
<b>Ano</b>	2021
<b>Local</b>	Virtual
<b>Título</b>	Otimizando a Arquitetura PvS para Suporte a Novas Aplicações de Rede
<b>Autor</b>	PABLO FELIPE ROSA RODRIGUES
<b>Orientador</b>	WEVERTON LUIS DA COSTA CORDEIRO

## Resumo - XXXIII Salão de Iniciação Científica

Universidade Federal do Rio Grande do Sul (UFRGS)

**Aluno:** Pablo Felipe Rosa Rodrigues

**Orientador:** Weverton Cordeiro

### **Otimizando a Arquitetura PvS para Suporte a Novas Aplicações de Rede**

Virtualização em plano de dados programáveis e linguagens de domínio específico, que possibilitam a programação de dispositivos de rede programáveis, têm permitido que desenvolvedores e pesquisadores adicionem mais flexibilidade às redes de computadores. A arquitetura PvS, base deste projeto, visa contribuir para o ecossistema de inovações atreladas à programabilidade de rede. PvS é uma arquitetura reconfigurável capaz de prover a execução paralela de dispositivos de rede programáveis em *FPGAs* e dar suporte ao gerenciamento destes dispositivos. Neste trabalho, objetivou-se a realização de modificações na arquitetura para garantir o funcionamento correto dos módulos existentes, bem como para que seja possível executar novas aplicações, como funções de *In-Network Computing*, sobre a arquitetura. Mais especificamente, foram realizadas adições de registradores no módulo de tratamento de fluxo de dados de entrada da arquitetura (lvSI) para melhorar o processo de alocação de identificadores de redes locais virtuais. O aumento do número de registradores de armazenamento disponíveis a um usuário torna possível a definição de identificadores de forma prévia e mais flexível. Modificações e correções no módulo de controle e no caminho de dados da arquitetura também foram feitas para permitir a execução de um número maior de dispositivos na arquitetura. Para fazer tais mudanças, foi necessário o uso de Verilog, uma linguagem de descrição de hardware, para descrever as mudanças nos módulos da arquitetura PvS. Adicionalmente, fluxos de design foram criados no software Vivado para que simulações pudessem ser realizadas, visando validar as modificações na arquitetura e seu comportamento previsto. Os principais resultados das atividades materializam-se no funcionamento esperado dos módulos corrigidos e, na possibilidade de que com as modificações feitas, o conjunto de aplicações possíveis de serem executadas na arquitetura se torna maior. Por fim, artigos científicos referentes à pesquisa foram produzidos, submetidos e aceitos no *Journal of Integrated Circuits and Systems* (JICS).