



Evento	Salão UFRGS 2020: SIC - XXXII SALÃO DE INICIAÇÃO CIENTÍFICA DA UFRGS
Ano	2020
Local	Virtual
Título	Amplificador de Baixo Ruído Banda-Estreta de Ultra-baixa Potência Integrado em 28nm CMOS
Autor	IAGO ROCKSTROH MOLINA SEVERO
Orientador	SERGIO BAMPI

Amplificador de Baixo Ruído Banda-Estreta de Ultra-baixa Potência Integrado em 28nm CMOS

Aluno: Iago Rockstroh M. S.

Coorientador: Filipe D. Baumgratz, Orientador: Sergio Bampi

Instituto de Informática - Universidade Federal do Rio Grande do Sul

Resumo

Na área de dispositivos de comunicação, a tecnologia wireless é crítica. Estimou-se em 2015 que havia 15,4 bilhões de dispositivos conectados em rede no mundo. É esperado que este número dobre até 2021, chegando a 30,8 bilhões de conexões à Internet, a maioria delas máquina-máquina. Para atender essas expectativas, novas soluções no desenvolvimento de circuitos integrados (CIs) de radiofrequência (RF) CMOS de baixo custo são necessárias. O objetivo deste trabalho de pesquisa de design de amplificadores de baixo ruído (LNA) busca aprimorar a eficiência de receptores de RF CMOS integrados, utilizados em bandas sub-GHz para IoT. Esta eficiência oferece um consumo ultra baixo de potência (ULP), com baixa tensão de alimentação (ULV) atendendo especificações gerais de alto ganho de tensão, baixa figura de ruído (NF), baixa distorção harmônica e alta linearidade, em banda-estreita. Este "design" é para fabricação em tecnologia CMOS de 28 nm. A metodologia deste trabalho se baseia em fluxo de design de amplificadores analógicos CMOS e fluxo de leiaute analógico para CIs. O desenvolvimento desses amplificadores são realizados no nível de circuito esquemático, então aprimorados, seguidos das etapas de projeto do leiaute, rotina de verificações e simulações com extração de elementos passivos parasitas do CI. A pesquisa é guiada pelas contribuições científicas do estado-da-arte em LNA. Os resultados parciais dos amplificadores projetados na pesquisa atingem o consumo de potência abaixo de 100 μ W com tensão de alimentação de 500mV. Valores menores de alimentação obtiveram êxito com uso de topologias avançadas com estágios de transcondutância e no uso de transformadores integrados sobre o mesmo chip. Os resultados finais, após verificação do layout, serão submetidos a publicação pela sociedade IEEE. A fabricação do LNA dependerá de verba adicional para este projeto.