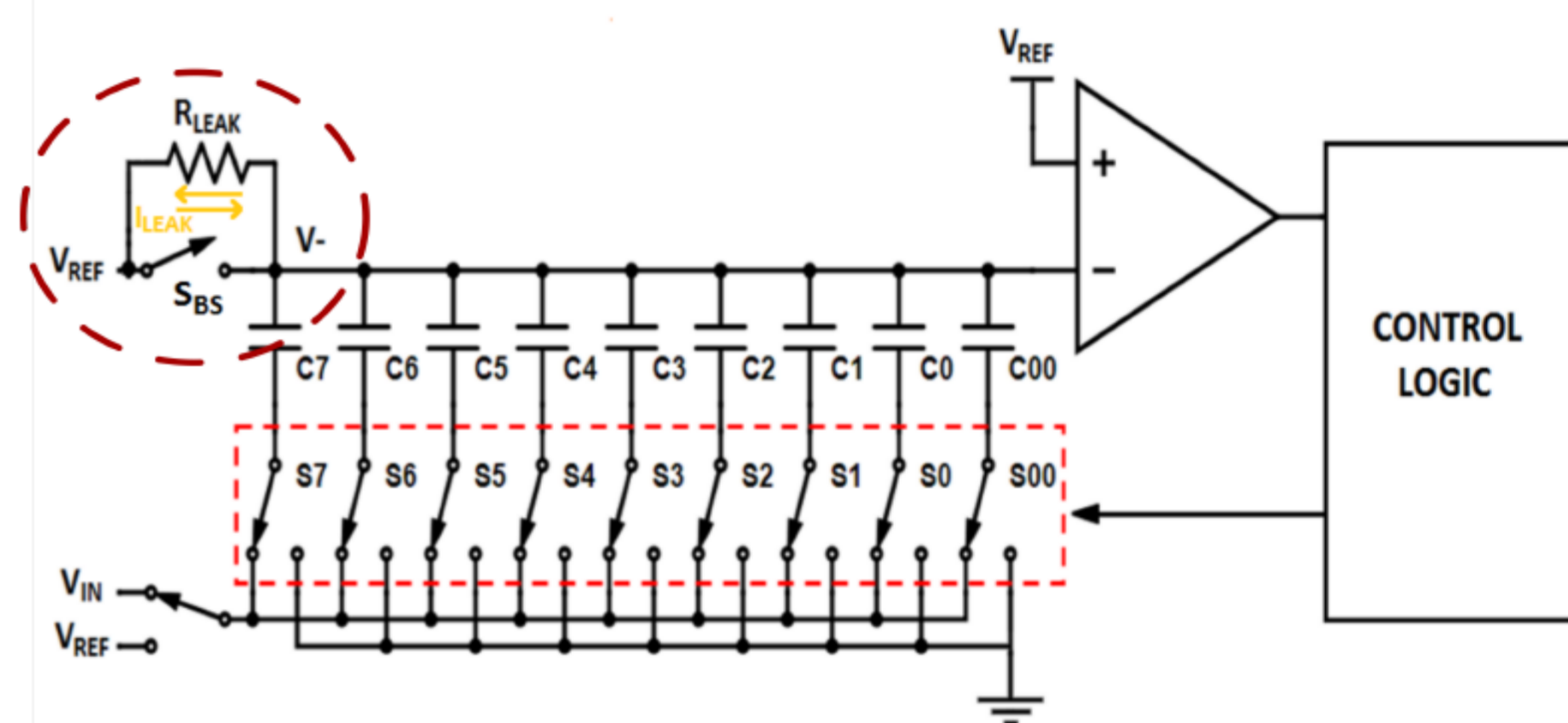




## Estudo de efeitos de radiação em conversores SAR baseados em redistribuição de carga

Aluno: Bruno Lau da Costa | Engenharia Elétrica | UFRGS  
Orientador: Tiago Roberto Balen

- Simulação dos efeitos de degradação induzidos pela radiação através de um modelo HSPICE de um ADC SAR 8 bits
- Não-linearidade observada experimentalmente é reproduzida através de fuga de corrente entre o nó comum aos capacitores e a tensão de referência
- Fuga em chave *bootstrap* consta como principal hipótese para explicar o fenômeno

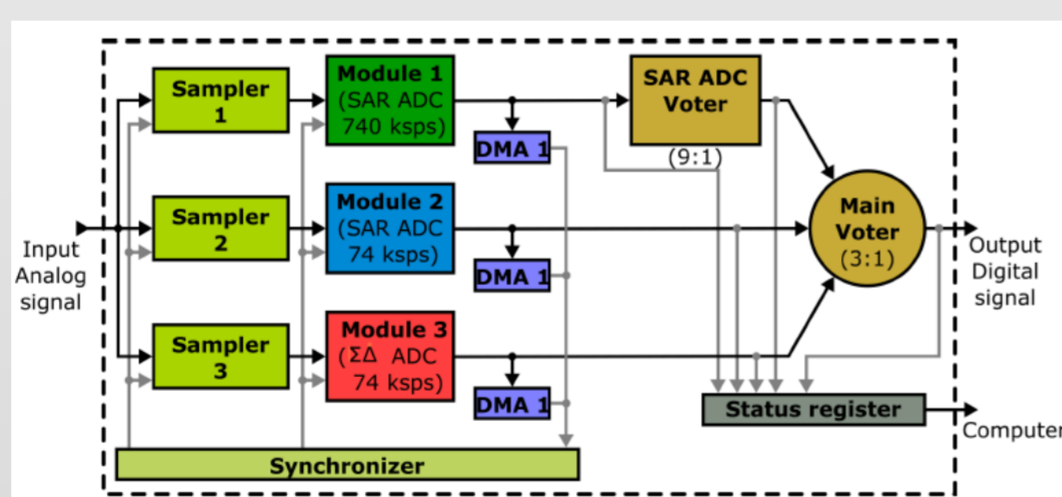


SAR ADC simulado com fuga de corrente entre  $V^-$  e  $V_{REF}$

### MOTIVAÇÃO

Em trabalho recente<sup>1</sup>, um sistema de aquisição de dados com tolerância a falhas fora proposto para mitigar os efeitos da radiação em conversores analógico-digitais (ADCs).

- PSoC - Cypress Semiconductor<sup>2</sup>
- Processo CMOS de 130nm
- ADCs de 8 bits



Sistema de aquisição de dados dentro do PSoC

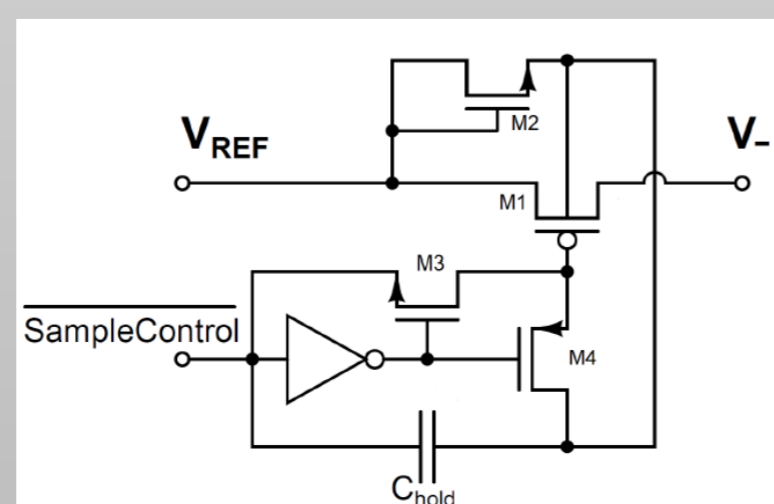
Após dose total acumulada de 242 krad (Si):

- ADC SAR @740ksp/s não apresentou degradação significativa (TDH < 1%)
- ADC SAR @74ksp/s apresentou alta degradação (TDH  $\cong$  10%)

### HIPÓTESE

Para cada amostra apresenta quatro fases: descarga, amostragem do sinal de entrada, armazenamento e redistribuição de carga.

- A chave *bootstrap* opera com valores de  $V_{ds}$  positivos e negativos, sendo mais suscetível a fugas de corrente
- Literatura sugere correntes na ordem de  $10^{-8}$  A



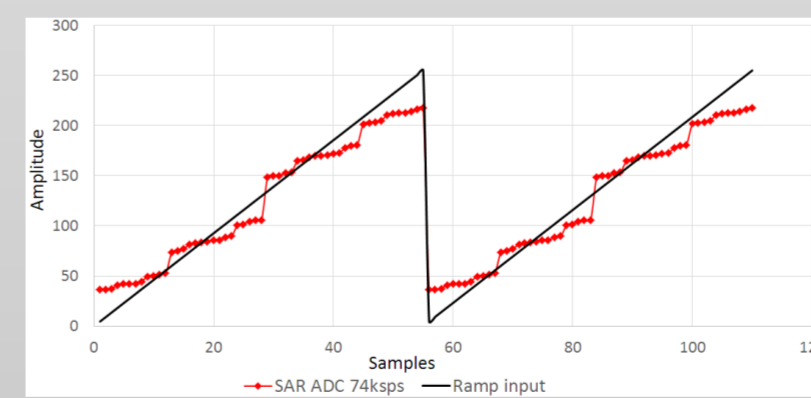
Esquema de chave *bootstrap*

### METODOLOGIA

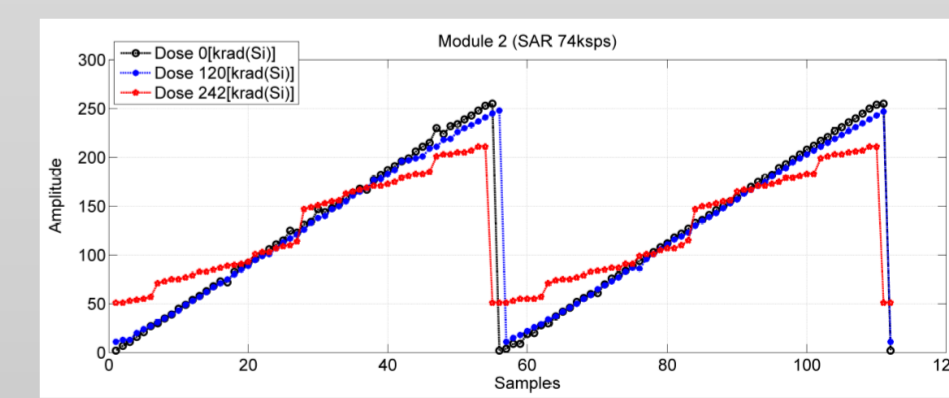
- Simulação em HSpice™
- Entrada: Rampa de 0 a 1.2V – 743 $\mu$ s
- $R_{LEAK} = 1.5M\Omega$
- @74ksp/s e @740ksp/s

### RESULTADOS

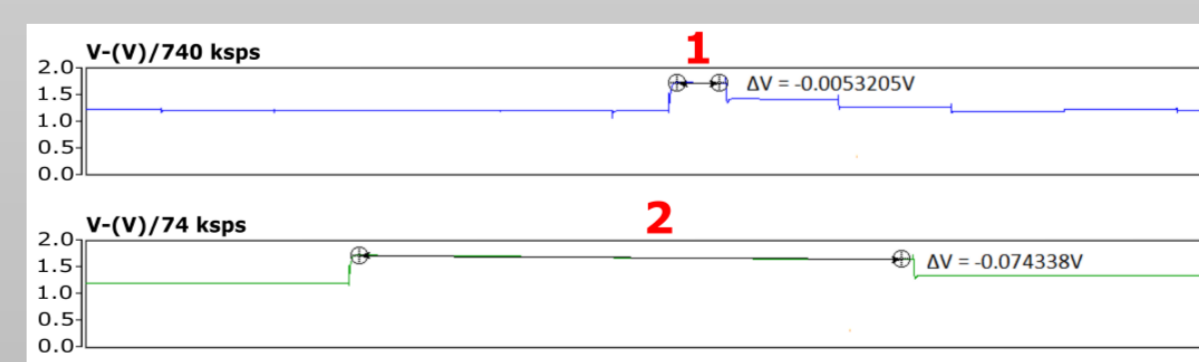
O ADC de 740ksp/s não apresentou degradação significativa na saída, indicando uma relação inversa entre frequência de amostragem e nível de degradação



Simulação SAR 74ksp/s



Resultados experimentais SAR 740ksp/s



Queda de tensão na primeira etapa de conversão

### REFERÊNCIAS

- 1 - C. P. Chenet, L. A. Tambara, G. M. de Borges, F. Kastensmidt, M. S. Lubaszewski, and T. R. Balen, "Exploring design diversity redundancy to improve resilience in mixed-signal systems," *Microelectronics Reliability*, vol. 55, no. 12, pp. 2833–2844, dec 2015.
- 2 - Cypress, PSoC 5LP Architecture TRM, 2015, technical Reference Manual. Disponível em <http://www.cypress.com/?docID=46050>.