

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL
ESCOLA DE ENGENHARIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

LUCAS VINÍCIUS BERNIERI

**Estudo e Análise de Microinversores
Fotovoltaicos**

Porto Alegre

2016

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL
ESCOLA DE ENGENHARIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

LUCAS VINÍCIUS BERNIERI

Estudo e Análise de Microinversores Fotovoltaicos

Projeto de Diplomação apresentado ao Departamento de Engenharia Elétrica da Escola de Engenharia da Universidade Federal do Rio Grande do Sul, como requisito parcial para Graduação em Engenharia Elétrica

Orientador: Prof. Dr. Fausto Bastos Líbano

Porto Alegre

2016

CIP - Catalogação na Publicação

Bernieri, Lucas Vinícius
Estudo e Análise de Microinversores Fotovoltaicos
/ Lucas Vinícius Bernieri. -- 2016.
108 f.

Orientador: Fausto Bastos Líbano.

Trabalho de conclusão de curso (Graduação) --
Universidade Federal do Rio Grande do Sul, Escola de
Engenharia, Curso de Engenharia Elétrica, Porto
Alegre, BR-RS, 2016.

1. Microinversores. 2. Geração distribuída. 3.
Fotovoltaico. 4. PLL. I. Líbano, Fausto Bastos,
orient. II. Título.

LUCAS VINÍCIUS BERNIERI

Estudo e Análise de Microinversores Fotovoltaicos

Projeto de Diplomação apresentado ao Departamento de Engenharia Elétrica da Escola de Engenharia da Universidade Federal do Rio Grande do Sul, como requisito parcial para Graduação em Engenharia Elétrica

Prof. Dr. Fausto Bastos Líbano
Orientador - UFRGS

Prof. Dr. Ály Ferreira Flores Filho
Chefe do Departamento de Engenharia
Elétrica (DELET) - UFRGS

Aprovado em 14 de dezembro de 2016

BANCA EXAMINADORA

Prof. Dr. Roberto Petry Homrich
UFRGS

M^e. Igor Pasa Wiltuschnig
UFRGS

À minha família, base da minha vida, dedico esse trabalho. E todos os próximos.

Agradecimentos

Em primeiro lugar, agradeço a minha família pelo suporte incondicional e por ser minha fonte de inspiração interminável, toda essa caminhada não seria possível se não fosse vocês.

Agradeço a Júlia, minha namorada, pela paciência, compreensão e auxílio contínuo durante todo esse semestre, bem como as incontáveis correções apontadas neste trabalho.

Agradeço ao Luan, meu amado irmão, que além de ter me inspirado ao longo desses 6 anos de curso e dos 16 anteriores, dedicou seu precioso tempo as mais de centenas de correções ou melhorias na linguagem deste trabalho.

Agradeço ao André pelos conhecimentos e auxílios prestados, que não foram poucos, ao longo do curso.

Agradeço ao Rafael Zanella pelas palavras motivadoras e pela confiança sempre depositada em mim.

Agradeço ao Felipe e ao Rodrigo pela compreensão ao longo desse semestre referente ao 111 e, principalmente, por se dedicarem às correções encontradas neste trabalho.

Agradeço ao Fausto Líbano, meu orientador, pela paciência e auxílio durante esse ano.

Agradeço a UFRGS por oferecer estrutura suficiente para uma formação de qualidade.

*"...and I also know how important it is in life
not necessarily to be strong
but to feel strong..."*

Resumo

A geração de energia através de fontes renováveis é uma solução a longo prazo para crescente consumo de energia elétrica mundial. A geração distribuída através de módulos fotovoltaicos cada vez mais se torna uma boa opção para os consumidores residenciais e comerciais no que se refere a custo benefício. Esse estudo teve como enfoque apresentar os elementos, as regulamentações, bem como duas topologias de inversores e suas estruturas lógicas de chaveamento para a microgeração de energia. Com auxílio do software PSIM[®], as topologias analisadas foram as sem transformadores, a dizer, a H5 e a H6 e elas foram projetadas junto aos filtros L e LCL para operação em malha aberta obtendo uma taxa de distorção harmônica total (THD) abaixo de 5% quando conectado a uma carga resistiva. Também foi desenvolvido um sistema de detecção de fase em quadratura o *QSG PLL* o qual garantiu o sincronismo em operação isolada em menos de 30 *ms* ao ser perturbado com *steps* de 1 *Hz*.

Palavras-chave: Inversores sem transformadores. Topologia H5. Topologia H6. PLL. Filtros.

Abstract

Renewable energy generation is a long-term solution to the growing global electricity consumption. The distributed generation through photovoltaic modules is increasingly becoming a good choice for residential and commercial consumers in regard to cost-effectiveness. This study aimed to present the elements, the regulations, as well as two topologies of inverters and their logical switching structures for the microgeneration of energy. With the aid of the PSIM[®] software, the topologies analyzed were the transformerless ones, namely, the H5 and H6, and they were designed alongside with the L and LCL filters for open loop operation, obtaining a total harmonic distortion rate (THD) of less than 5% with resistive load. It was also developed a quadrature phase detection system QSG PLL, which ensured the synchronization in single operation in less than 30 *ms* even when perturbed with steps of 1 *Hz*.

Keywords: Transformerless inverter. H5 Topology. H6 Topology. PLL. Filter.

Lista de Figuras

Figura 1 – Níveis de referência para distorções harmônicas individuais de tensão (em porcentagem da tensão fundamental).	22
Figura 2 – Modelo painel fotovoltaico: a) real; b) ideal.	27
Figura 3 – Ponto de maior potência, coordenadas I_{MPP} e V_{MPP}	27
Figura 4 – Curva de tensão vs potência, painel fotovoltaico.	28
Figura 5 – Topologia conversor CC-CC <i>boost</i> : elevador de tensão.	29
Figura 6 – Chave S fechada, indutor carregado.	29
Figura 7 – Conversor CC-CC chave aberta.	31
Figura 8 – Funcionamento algoritmo perturba e observa.	34
Figura 9 – Funcionamento algoritmo de condutância incremental.	36
Figura 10 – Diagrama de blocos de uma estrutura PLL.	38
Figura 11 – Diagrama de blocos linearizado do PLL no domínio da frequência.	40
Figura 12 – Diagrama de um PLL com detector de fase em quadratura ideal.	41
Figura 13 – Diagrama de blocos linearizado do PLL com detector de fase em quadratura implementado com Transformada de Park.	43
Figura 14 – Modos de operação para inversores <i>Stand-alone</i> : (a) modo 1, (b) modo 2, (c) modo 3, (d) modo 4.	45
Figura 15 – Sistema <i>Grid-tie</i> fotovoltaico usando: (a) transformador baixa frequência; (b) transformador de alta frequência; e (c) inversor sem transformador.	46
Figura 16 – Topologias inversores <i>grid-tie</i> sem transformadores.	49
Figura 17 – Inversor ponte completa.	50
Figura 18 – Inversor meia ponte.	51
Figura 19 – Modulação SPWM bipolar.	52
Figura 20 – Circuito para geração dos sinais de chaveamento - modulação bipolar.	52
Figura 21 – Modulação SPWM unipolar.	53
Figura 22 – Circuito para geração dos sinais de chaveamento - modulação unipolar.	54
Figura 23 – Topologia filtro L.	55
Figura 24 – Modelo dinâmico inversor com filtro L.	56
Figura 25 – Diagrama de blocos inversor.	57
Figura 26 – Diagrama de blocos inversor desacoplado.	58
Figura 27 – Diagrama de blocos do inversor em conjunto com a malha de corrente.	60
Figura 28 – Diagrama de funcionamento do sistema.	60
Figura 29 – a) Topologia Filtro LCL b) Função de transferência em diagrama de blocos.	61
Figura 30 – Estrutura topologia H5.	66
Figura 31 – Estrutura topologia H5 modo 1.	67

Figura 32 – Estrutura topologia H5 modo 2.	67
Figura 33 – Trem de pulsos ilustrativos para o semiciclo positivo arbitrado H5.	68
Figura 34 – Estrutura topologia H5 modo 3.	68
Figura 35 – Estrutura topologia H5 modo 4.	69
Figura 36 – Trem de pulsos ilustrativos para o semiciclo negativo arbitrado H5.	70
Figura 37 – Estrutura topologia H6.	71
Figura 38 – Estrutura topologia H6 modo 1.	72
Figura 39 – Estrutura topologia H6 modo 2.	72
Figura 40 – Trem de pulsos ilustrativos para o semiciclo positivo arbitrado de H6.	73
Figura 41 – Estrutura topologia H6 modo 3.	74
Figura 42 – Estrutura topologia H6 modo 4.	74
Figura 43 – Trem de pulsos ilustrativos para o semiciclo negativo arbitrado de H6.	75
Figura 44 – Circuito lógico utilizado para chaveamento da estrutura H5.	78
Figura 45 – Circuito lógico utilizado para chaveamento da estrutura H6.	79
Figura 46 – Circuito simulado no PSIM®.	80
Figura 47 – Resposta em frequência do filtro projetado.	82
Figura 48 – Circuito PLL através da detecção de fase por sinais de quadratura.	83
Figura 49 – Resposta do sistema PLL com degrau de 1 Hz.	83
Figura 50 – Simulação malha aberta topologia H5 com filtro L método <i>ripple</i> de corrente.	84
Figura 51 – <i>Ripple</i> da corrente de saída topologia H5 com filtro L método do <i>ripple</i> corrente.	85
Figura 52 – Simulação malha aberta topologia H5 com filtro L método frequência de corte para cargas resistivas.	85
Figura 53 – <i>Ripple</i> da corrente de saída topologia H5 com filtro L método frequência de corte.	86
Figura 54 – Forma de onda tensão de modo comum topologia H5.	86
Figura 55 – Formas de onda dos semicondutores topologia H5.	87
Figura 56 – Forma de onda com <i>zoom</i> dos semicondutores topologia H5 a) Corrente em S2 b) Corrente semiciclo negativo S1 c) <i>Zoom</i> aplicado nos pulsos da corrente de S2 d) <i>Zoom</i> aplicado semiciclo pulsado de S1.	88
Figura 57 – Valores médios e eficazes dos semicondutores topologia H5.	88
Figura 58 – Simulação malha aberta topologia H5 com filtro LCL carga resistiva.	89
Figura 59 – <i>Ripple</i> da corrente de saída topologia H5 com filtro LCL.	89
Figura 60 – Topologia H5 com filtro L em <i>grid tie</i>	90
Figura 61 – Formas de onda H5 em modo <i>grid tie</i> a) Rede fornecendo potência para carga e inversor b) Inversor fornecendo potência ativa para rede.	90
Figura 62 – Simulação malha aberta topologia H6 com filtro L para cargas resistivas.	91
Figura 63 – <i>Ripple</i> da corrente de saída topologia H6 com filtro L.	92

Figura 64 – Tensão de modo comum encontrada para topologia H6.	92
Figura 65 – Formas de onda dos semicondutores topologia H6.	93
Figura 66 – Formas de onda com <i>zoom</i> dos semicondutores topologia H6.	94
Figura 67 – Valores médios e eficazes dos semicondutores topologia H5.	94
Figura 68 – Simulação malha aberta topologia H6 com filtro LCL carga resistiva. . .	95
Figura 69 – <i>Ripple</i> da corrente de saída topologia H6 com filtro LCL.	95
Figura 70 – Topologia H6 com filtro L em <i>grid tie</i>	96
Figura 71 – Formas de onda H6 em modo <i>grid tie</i> a) Rede fornecendo potência para carga e inversor b) Inversor fornecendo potência ativa para rede.	96
Figura 72 – Resposta para topologia H5 com operação em malha fechada para diferentes <i>steps</i> de frequência.	97
Figura 73 – Resposta variáveis de controle topologia H5 com operação em malha fechada para diferentes <i>steps</i> de frequência.	98
Figura 74 – Resposta temporal perturbação em frequência topologia H5 com operação em malha fechada.	98
Figura 75 – Resposta para topologia H5 com operação em malha fechada para diferentes <i>steps</i> de frequência.	99
Figura 76 – Resposta variáveis de controle topologia H6 com operação em malha fechada para diferentes <i>steps</i> de frequência.	99
Figura 77 – Resposta temporal perturbação em frequência topologia H6 com operação em malha fechada.	100
Figura 78 – Bloco de corrente a) Transformação $\alpha\beta$ para dq b) Controlador PI e desacoplamento c) Transformação dq para abc e geração de sinal 180°	101

Lista de Tabelas

Tabela 1 – Limites de frequência, amplitude e ângulo para conexão de acordo com IEEE 1547.	19
Tabela 2 – Distorção máxima das componentes harmônicas de acordo com IEEE 1547.	20
Tabela 3 – Valores de referência globais das distorções harmônicas totalis (em porcentagem da tensão fundamental)	21
Tabela 4 – Pontos de conexão em Tensão Nominal igual ou inferior a 1kV (220/127)	22
Tabela 5 – Tabela verdade de comutação da topologia H5.	78
Tabela 6 – Tabela verdade de comutação da topologia H6.	79
Tabela 7 – Parâmetros de Projeto Inversor Fotovoltaico.	80
Tabela 8 – Resultados teóricos.	81
Tabela 9 – Grandezas do Projeto do Filtro LCL	81
Tabela 10 – Resultados simulação topologia H5 filtro L com carga resistiva.	100
Tabela 11 – Resultados simulação topologia H6 filtro L com carga resistiva.	100

Lista de Abreviaturas e Siglas

ANEEL	<i>Agência Nacional de Energia Elétrica</i>
BT	<i>Baixa Tensão</i>
CA	<i>Corrente alternada</i>
CC	<i>Corrente contínua</i>
DTT	<i>Distorção Harmônica Total de Tensão</i>
FP	<i>Fator de Potência</i>
GB	<i>Geração distribuída</i>
IGBT	<i>Insulated Gate Bipolar Transistor</i>
LF	<i>Low-pass filter</i>
MPP	<i>Maximum Power Point</i>
MPPT	<i>Maximum Power Point Tracking</i>
PD	<i>Phase Detector</i>
PLL	<i>Phase Locked Loop</i>
PROGD	<i>Programa de Desenvolvimento da Geração Distribuída de Energia Elétrica</i>
PRODIST	<i>Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional</i>
PWM	<i>Pulse Width Modulation</i>
QSG	<i>Quadrature Signal Generation</i>
SPWM	<i>Sinusoidal Pulse Width Modulation</i>
THD	<i>Total Harmonic Distortion</i>
VCO	<i>Voltage Controlled Oscillator</i>

Sumário

1	INTRODUÇÃO	17
2	CONEXÃO COM A REDE ELÉTRICA	19
2.1	Regulamentação Básica PRODIST	20
2.1.1	Resolução Normativa 482	23
2.1.2	Resolução Normativa 687	24
2.2	Regulamentação Básica das Concessionárias do Rio Grande do Sul para BT	24
3	ARQUITETURA DOS SISTEMAS FOTOVOLTAICOS DE GERAÇÃO DE ENERGIA ELÉTRICA	26
3.1	Os painéis fotovoltaicos	26
3.2	Conversores CC-CC	28
3.2.1	Conversores <i>Boost</i>	28
3.2.2	Conversores <i>Buck</i>	30
3.2.3	Algoritmos MPPT	32
3.2.3.1	Fator de preenchimento constante	33
3.2.3.2	Método Perturba e Observa (P&O)	34
3.2.3.3	Condutância incremental	35
3.3	Técnicas de sincronismo	36
3.3.0.1	Cruzamento Por Zero da Tensão	37
3.3.0.2	Deteção De Ângulo Baseado em PLL	37
3.3.0.3	Deteção de Fase por Sinais em Quadratura	41
4	REVISÃO DE TOPOLOGIAS DE INVERSORES MONOFÁSICOS	44
4.1	Inversores	44
4.1.1	Inversores <i>Stand-alone</i>	44
4.1.2	Inversores <i>grid-tie</i>	46
4.1.2.1	Inversor Central	47
4.1.2.2	Inversor em linha	47
4.1.2.3	Inversor módulo integrado	48
4.1.2.4	Inversor de múltiplas linhas	48
4.2	Inversores Tradicionais	49
4.2.1	Inversores Ponte Completa	49
4.2.2	Inversores Meia Ponte	50
4.3	Estratégia de modulação: SPWM	51

4.3.1	SPWM bipolar	51
4.3.2	SPWM unipolar	53
4.4	Filtros	54
4.4.1	Filtro L	54
4.4.1.1	Método do <i>Ripple</i> de Corrente	54
4.4.1.2	Método da Frequência de Corte	55
4.4.1.3	Modelagem Inversor com Filtro L em Coordenadas DQ	56
4.4.2	Controle de Corrente para Operação <i>Grid-Tie</i>	58
4.4.3	Filtro LCL	61
4.5	Capacitor de Entrada	63
5	ANÁLISE QUALITATIVA DE TOPOLOGIAS SEM TRANSFOR-	
	MADOR	65
5.1	Topologia H5 em Ponte completa	65
5.2	Topologia H6 em Ponte completa	70
5.3	Tópicos Fundamentais de Projeto	75
5.3.1	Valor de Pico da Tensão de Saída	75
5.3.2	Índice de modulação	75
5.3.3	Corrente eficaz de saída	76
5.3.4	Corrente Pico de Saída	76
5.3.5	Resistência Base	76
5.3.6	Corrente Eficaz no Indutor	76
5.3.7	Tensão reversa nos semicondutores	76
5.3.7.1	Topologia H5	76
5.3.7.2	Topologia H6	77
5.3.8	Corrente Média e Eficaz nos Semicondutores	77
5.4	Estratégia de Chaveamento Modulação	78
5.4.1	Estrutura Lógica e Tabela Verdade Topologia H5	78
5.4.2	Estrutura Lógica e Tabela Verdade Topologia H6	79
6	SIMULAÇÕES E RESULTADOS	80
6.1	Projeto Capacitor de Entrada	81
6.2	Projeto Filtro LCL	81
6.3	Projeto PLL	82
6.4	Simulação em Malha Aberta Topologia H5	84
6.4.1	Simulação H5 com Carga Resistiva e Filtro L	84
6.4.1.1	Corrente Média e Eficaz nos Semicondutores de H5	87
6.5	Simulação H5 com Carga Resistiva e Filtro LCL	88
6.6	Simulação H5 acoplado na rede e Filtro L	89
6.7	Simulação em Malha Aberta Topologia H6	90

6.7.1	Simulação H6 com Carga Resistiva e Filtro L	91
6.7.1.1	Corrente Média e Eficaz nos Semicondutores de H6	92
6.8	Simulação H6 com Carga Resistiva e Filtro LCL	94
6.8.1	Simulação H6 acoplado na rede e Filtro L	95
6.9	Simulação H5 e H6 em Malha Fechada pelo PLL	96
6.10	Compilação de Resultados Filtro com Carga Resistiva	99
6.11	Controle Corrente	100
7	CONCLUSÕES	103
8	PROPOSTAS DE TRABALHOS FUTUROS	105
	REFERÊNCIAS BIBLIOGRÁFICAS	106

1 Introdução

A geração de energia através de recursos renováveis coloca-se como uma solução a longo prazo para a redução da emissão de poluentes existentes pela queima de combustíveis fósseis destinados a este fim. A energia solar caracteriza-se por seu potencial de suprir demandas energéticas com impacto ambiental mínimo, uma vez que é limpa e inesgotável. Para valer-se dos recursos renováveis, como é o caso da geração eólica e solar, estes devem ser conectados à rede elétrica para que possam, assim, transferir energia para as cargas do sistema (TEDDE; SMEDLEY, 2014).

Considerando-se o rápido e difuso crescimento na utilização da energia solar, somado ao sucessivo decréscimo no valor dos módulos fotovoltaicos, o estudo e a pesquisa a respeito da geração distribuída (GD) de tal energia tornam-se cada vez mais relevantes. Conforme Noroozian e Gharehpetian (2013), células fotovoltaicas podem ser combinadas em forma de matriz (*array*) com o intuito de serem escaláveis de acordo com a necessidade de potência ou tensão. Uma vez que a saída de um painel solar é uma tensão CC desregulada, faz-se necessário um elemento de interface dessa energia com a rede elétrica através de tecnologias existentes na eletrônica de potência. Tais tecnologias, os chamados inversores, possibilitam a conversão de uma potência CC, gerada pelos painéis, para uma potência CA, desejada para utilização residencial e para uma possível integração com a rede de energia elétrica.

No presente trabalho, apresenta-se os diversos elementos que possibilitam a transformação dessa energia CC, gerada pelos painéis, em energia alternada. Entre esses elementos, estão presentes os conversores CC-CC que auxiliam no processo de extração de energia dos painéis solares, bem como, em alguns casos, são essenciais na transformação do nível de tensão fornecida pelos painéis ao inversor. Há também a necessidade do sincronismo da tensão CA presente na saída do inversor com a rede elétrica, o qual é possibilitado por um circuito de detecção de fase. Desenvolveu-se tal circuito com as técnicas existentes no estado da arte presentes na literatura.

A integração dos inversores de frequência com a rede elétrica possui uma complexidade elevada. Para que se possa fazer tal integração, é necessário que se utilize um inversor em pleno funcionamento como forma de interface entre a energia CC e a rede. Sabendo-se da existência de diversas topologias de inversores, delimitou-se para o presente trabalho a análise mais profunda de duas topologias (H5 e H6), as quais serão expostas através de simulações e de suas formas de funcionamento. No que concerne ao funcionamento dessas topologias, é necessário um correto acionamento das mesmas, sendo este, dado através de estratégias de modulação. O método escolhido para esse trabalho, chamado SPWM,

utiliza-se de uma senoide como moduladora, sendo um dos mais recorrentemente utilizados atualmente.

Ainda, a qualidade da energia que se deseja injetar na rede pública é determinante para a implantação de GDs. Para que tal propriedade seja garantida, a regulamentação mundial da interligação dessa energia com a rede é direcionada por comitês internacionais que possuem alto reconhecimento. Também no Brasil, normas e critérios regem e regulamentam tanto a utilização desta energia, quanto os benefícios concedidos aos interessados em ingressar no campo da microgeração, como é o caso, por exemplo, do sistema de créditos.

O governo brasileiro continuamente provê estímulos do em prol da geração distribuída. Em 2015, o Ministério de Minas e Energia lançou o Programa de Desenvolvimento da Geração Distribuída de Energia Elétrica (PROGD) visando prestar maior suporte financeiro aos interessados em ingressar no mercado de geração distribuída. Nesse programa, está prevista a movimentação de 100 bilhões de reais até 2030 com o objetivo de que, ao final de 2030 o Brasil passe a ter potência instalada 23.500 MW de energia limpa e renovável. Tal fato, portanto, suporta o contínuo interesse do país nessa forma de geração de energia. A expectativa, baseando-se nos leilões ocorridos, é de que em 2018 o Brasil esteja entre os 20 países com maior geração solar do mundo.

2 Conexão com a Rede Elétrica

Para que se consiga utilizar das vantagens da Geração Distribuída, as fontes de energias renováveis devem atender às exigências definidas pelas normas, garantindo, assim, segurança e confiabilidade. Geralmente as normas locais de regulação impostas pelas concessionárias de energia elétrica possuem vários pontos em comum, e há um grande esforço de alguns comitês internacionais para padronizar estes requisitos de forma que possam ser aplicados em escala global. Entre os comitês, pode-se citar o Instituto de Engenheiros Eletricistas e Eletrônicos (*Institute of Electrical and Electronic Engineers – IEEE*) e a Comissão Eletrotécnica Internacional (*International Electrotechnical Commission – IEC*).

A norma IEEE 1547 (2003), cujo título é Norma para Interconexão de Fontes Distribuídas com o Sistema de Energia Elétrica (*Standard for Interconnecting Distributed Resources with Electric Power Systems*), define os testes e procedimentos que verificam a conformidade de sistemas de interconexão de fontes de energia e a rede elétrica. Um dos itens que são abordados na norma é o sincronismo, o qual consiste em assegurar que a tensão produzida pelo equipamento de interconexão possua frequência, ângulo de fase e amplitude diferindo em uma faixa aceitável em relação aos parâmetros da rede. O sincronismo é a condição fundamental que permite a conexão segura de equipamentos com a rede. As condições a serem atendidas, de acordo com a norma IEEE 1547, estão apresentadas na Tabela 1.

Tabela 1 – Limites de frequência, amplitude e ângulo para conexão de acordo com IEEE 1547.

Potência da unidade (kVA)	Diferença de frequência (Δf , Hz)	Diferença de tensão (ΔV , %)	Diferença do ângulo de fase (Φ , °)
0 - 500	0,3	10	20
> 500 - 1500	0,2	5	15
> 1500 - 10000	0,1	3	10

Para que se obtenha as condições de conexão, o fator de potência do inversor deve ser praticamente unitário, fazendo com que o equipamento de interconexão não tenha capacidade de regular a rede através da troca de potência reativa. Entretanto, para grandes plantas geradoras conectadas diretamente no sistema de distribuição, requisitos de conexão local podem permitir a contribuição dessas plantas na regulação da rede. Também faz-se necessário o cuidado com a taxa de distorção harmônica, (*THD Total Harmonic Distortion*) e com as amplitudes de harmônicas específicas. A Tabela 2 apresenta os limites de distorção estabelecidos de acordo com a norma IEEE 1547.

Tabela 2 – Distorção máxima das componentes harmônicas de acordo com IEEE 1547.

Harmônica individual de ordem h	$h < 11$	$11 \leq h < 17$	$17 \leq h < 23$	$23 \leq h < 35$	$35 \leq h$	THD
Impares(%)	4,0	2,0	1,5	0,6	0,3	5,0
Pares(%)	1,0	0,5	0,375	0,15	0,075	5,0

A norma citada também regulamenta o nível máximo de corrente CC que pode ser injetado na rede. Essa corrente, segundo a especificação, deve ser menor do que 0,5% da corrente nominal no ponto de conexão. Tal limitação tem importância devido ao fato de que a circulação de correntes CC na rede podem saturar os transformadores do sistema de distribuição, levando ao seu desligamento em razão da atuação da proteção térmica.

Há, ainda, a regulamentação das questões relacionadas ao fenômeno do ilhamento. Esse fenômeno acontece quando parte de um sistema de energia, constituído de uma ou mais fontes de energia e cargas locais, é, por algum intervalo de tempo, separado do resto do sistema. Um exemplo da condição de ilhamento ocorre quando há uma interrupção do fornecimento de energia elétrica da concessionária e a fonte local de energia permanece alimentando as cargas nas suas proximidades. A norma constata que em dois segundos após a ocorrência do ilhamento a fonte da geração distribuída precisa ser desconectada da rede. Isso é importante pois, caso haja necessidade de manutenção física do sistema, ele não poderá estar energizado, uma vez que colocaria em risco a segurança de pessoas.

Ao assegurar a qualidade de energia e as condições seguras de operação de sistemas de GD, as normas estabelecem um conjunto de especificações que tem um grande impacto no projeto e desempenho de inversores para sistemas fotovoltaicos.

No Brasil, a Agência Nacional de Energia Elétrica (ANEEL) publicou em 2008 a resolução normativa nomeada Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional (PRODIST). Ainda, em 2012, houve a publicação da resolução 482, a qual permite a conexão de sistemas de geração distribuída às redes das concessionárias e, em 2015, a resolução 687 que traz melhorias somadas a anterior.

2.1 Regulamentação Básica PRODIST

A energia elétrica, assim como qualquer outro produto, deve atender requisitos mínimos de qualidade. De um modo geral, a qualidade da energia elétrica é está relacionada à amplitude e forma de onda da tensão disponibilizada e todos esses critérios precisam ser atingidos pelos inversores de frequência utilizados nas GDs, por exemplo, para que se possa ter a conexão destes equipamentos em paralelo com a rede.

Essas restrições de qualidade são encontradas no Módulo 8 do PRODIST. Uma delas é a Distorção Harmônica Total de Tensão (DTT). A Equação que descreve matematicamente essa taxa é vista em:

$$DTT = \frac{\sqrt{\sum_{h=2}^{h_{max}} V_h^2}}{V_1} \quad (2.1)$$

Onde V_h é o valor eficaz da componente harmônica de tensão de ordem h e V_1 é o valor eficaz da componente fundamental de tensão.

As tensões harmônicas são tensões senoidais com frequências múltiplas de uma fundamental. No Brasil, o sistema elétrico utiliza como frequência fundamental $60 Hz$. Embora a Equação 2.1 refira-se ao total das harmônicas presentes do sistema, também é possível avaliar individualmente cada uma delas. As tabelas que avaliam esses níveis de componentes harmônicas podem ser vistas conforme a Tabelas 3 e a Figura 1.

Tabela 3 – Valores de referência globais das distorções harmônicas totalis (em porcentagem da tensão fundamental)

Tensão Nominal do Barramento	Distorção Harmônica Total de Tensão (DTT) [%]
$V_N \leq 1 kV$	10
$1 kV < V_N \leq 13,8 kV$	8
$13,8 kV < V_N \leq 69 kV$	6
$69 kV < V_N < 230 kV$	3

A norma aborda também o Fator de Potência (FP), que para tensões inferiores $230 kV$ deve estar compreendido entre 0,92 indutivo e 0,92 capacitivo. A equação do FP é dada por:

$$FP = \frac{P}{\sqrt{P^2 + Q^2}} \quad (2.2)$$

Figura 1 – Níveis de referência para distorções harmônicas individuais de tensão (em percentagem da tensão fundamental).

Ordem Harmônica	Distorção Harmônica Individual de Tensão [%]				
	$V_n \leq 1 \text{ kV}$	$1 \text{ kV} < V_n \leq 13,8 \text{ kV}$	$13,8 \text{ kV} < V_n \leq 69 \text{ kV}$	$69 \text{ kV} < V_n < 230 \text{ kV}$	
Ímpares não múltiplas de 3	5	7,5	6	4,5	2,5
	7	6,5	5	4	2
	11	4,5	3,5	3	1,5
	13	4	3	2,5	1,5
	17	2,5	2	1,5	1
	19	2	1,5	1,5	1
	23	2	1,5	1,5	1
	25	2	1,5	1,5	1
Ímpares múltiplas de 3	>25	1,5	1	1	0,5
	3	6,5	5	4	2
	9	2	1,5	1,5	1
	15	1	0,5	0,5	0,5
	21	1	0,5	0,5	0,5
Pares	>21	1	0,5	0,5	0,5
	2	2,5	2	1,5	1
	4	1,5	1	1	0,5
	6	1	0,5	0,5	0,5
	8	1	0,5	0,5	0,5
	10	1	0,5	0,5	0,5
	12	1	0,5	0,5	0,5
>12	1	0,5	0,5	0,5	

Fonte: (ANEEL, 2014)

Os limites de variação de tensão adequados para fornecimento de energia elétrica por norma são apresentados pela Tabela 4:

Tabela 4 – Pontos de conexão em Tensão Nominal igual ou inferior a 1kV (220/127)

Tensão de Atendimento (TA)	Faixa de Variação da Tensão de Leitura (Volts)
Adequada	$(202 \leq TL \leq 231) / (117 \leq TL \leq 133)$
Precária	$(191 \leq TL < 202 \text{ ou } 231 < TL \leq 233) / (110 \leq TL < 117 \text{ ou } 133 < TL \leq 135)$
Crítica	$(TL < 191 \text{ ou } TL > 233) / (TL < 110 \text{ ou } TL > 135)$

Ao regulamentar sobre as variações de frequência definiu-se que o sistema de distribuição e as instalações de geração conectadas ao mesmo devem, em condições normais de operação e em regime permanente, operar dentro dos limites de frequência situados entre 59,9 Hz e 60,1 Hz. Caso haja distúrbios no sistema de distribuição em frequência acima dessa faixa, as instalações de geração conectadas ao sistema de distribuição devem garantir que a frequência retorne para a faixa de 59,5 Hz a 60,5 Hz, no prazo de 30 segundos.

Para casos mais extremos de corte de geração ou de carga, durante os distúrbios nos sistemas de distribuição, a frequência não pode:

- Não pode exceder 66 Hz ou ser inferior a 56,5 Hz em condições extremas;

- Pode permanecer acima de 62 Hz por no máximo 30 segundos e acima de 63,5 Hz por no máximo 10 segundos;
- Pode permanecer abaixo de 58,5 Hz por no máximo 10 segundos e abaixo de 57,5 Hz por no máximo 05 segundos.

2.1.1 Resolução Normativa 482

Visando diminuir os impasses para o crescimento da geração fotovoltaica no país a ANEEL publicou a Resolução Normativa 482 em 2012. A partir desse momento, o consumidor brasileiro pôde a gerar sua própria energia elétrica a partir de fontes renováveis ou cogeração qualificada. Na resolução foram determinadas as seguintes definições:

- Microgeração Distribuída: central geradora com potência instalada menor que 100 kW conectada na rede de distribuição por meio de instalações das unidades consumidoras;
- Minigeração Distribuída: central geradora com potência instalada superior a 100 kW e inferior a 1MW conectada na rede de distribuição por meio de instalações das unidades consumidoras.

Nesta resolução definiu-se como seriam as tratativas para o conexão de micro e minigeração distribuída à rede de distribuição elétrica. O modelo escolhido consiste em um sistema de compensação de créditos de energia elétrica. Para isso a norma determina que o consumidor utilize um medidor de energia bilateral, ou seja, que meça a quantidade de energia consumida que foi utilizada da rede pública, assim como, o quanto foi injetada nela.

Esse sistema define que a energia excedente da geração distribuída da residência seja absorvida pela rede, gerando créditos para o que consumidor utilize essa energia nos próximos 36 meses. Outra opção é utilizar a energia excedente gerada pelo sistema em outras unidades consumidoras com o mesmo titular. Não é permitido a venda dessa energia excedente para a distribuidora ou para outras pessoas.

Havia, ainda, um grande ponto de divergência em relação a tributação da energia utilizada. Até 2015 o consumidor pagava o ICMS sobre o montante total consumido pela residência, ou seja, o imposto é incidido sobre a parcela da energia utilizada da rede, somada a energia da geração local, após o Convênio Confaz 16/15 do Ministério da Fazenda 18 estados brasileiros mais o Distrito Federal aderiram a incidência do ICMS, PIS e COFINS somente ao montante de energia efetivamente consumido da rede, o que torna a geração distribuída ainda mais competitiva.

2.1.2 Resolução Normativa 687

Com o objetivo de reduzir os custos e o tempo para conexão de microgeração e minigeração, aumentar o público alvo e aprimorar as informações na fatura, a ANEEL publicou a Resolução Normativa 687 em 2015 a fim de revisar a 482. As novas regras que entraram em vigor no dia 1º de março de 2016, definem que é permitido o uso de qualquer fonte renovável, além da cogeração qualificada. Redefiniu-se a microgeração distribuída para centrais geradoras com potências instaladas de até 75 kW e minigeração para centrais geradoras com potência instaladas acima de 75 kW até 5 MW, desde que essas sejam conectadas na rede de distribuição por meio de instalações de unidades consumidoras.

Na resolução 482, o crédito de energia poderia ser utilizado por 36 meses, nessa nova resolução o prazo estendeu-se para 60 meses, mantendo o privilégio do "autoconsumo remoto" onde o mesmo titular pode usar os seus créditos em outras unidades consumidoras próprias, desde que sejam atendidas pela mesma distribuidora.

Outra inovação da norma diz respeito à possibilidade de instalação de geração distribuída em condomínios (empreendimentos de múltiplas unidades consumidoras). Nessa configuração, a energia que é gerada pelo condomínio pode ser repartida entre os diversos titulares em porcentagens definidas pelos próprios consumidores.

Há ainda o conceito de "geração compartilhada" que foi introduzido pela ANEEL. Esse modo de geração permite que diversos interessados se unam em um consórcio ou em uma cooperativa, instalem uma micro ou minigeração distribuída e utilizem a energia gerada para redução das faturas dos consorciados ou cooperados.

A ANEEL ainda padronizou e simplificou o processo em relação aos procedimentos necessários para conexão dessas formas de geração. Foram instituídos formulários padrão para realização da solicitação de acesso pelo consumidor e o prazo para retorno da distribuidora que era de 82 dias, foi reduzido para 34.

2.2 Regulamentação Básica das Concessionárias do Rio Grande do Sul para BT

Uma vez que as concessionárias de energia estão de acordo com a regulamentação do PRODIST elas podem fazer suas próprias regulamentações. Nesta seção serão apresentadas de forma resumidas as regulamentações para as concessionárias do Rio Grande do Sul, que são CEEE, RGE e AES SUL.

Na regulamentação das três concessionárias avaliadas, para que se possa se valer das vantagens da microgeração fotovoltaica, faz parte da responsabilidade do acessante adequar seu sistema de medição de fluxo de potência ativa para ser bidirecional, ou seja, medir quanto da energia gerada foi para a rede e quanto foi fornecido pela rede.

No caso de operação em ilha do acessante a proteção anti-ilhamento deve garantir a conexão física entre a rede de distribuição e a central geradora, sendo vedada a conexão ao sistema da distribuidora durante a interrupção do fornecimento para as três concessionárias.

Para a AES SUL, a fonte de GD e seus elementos precisam ter as funções de proteção: sobretensão, subtensão, sub e sobrefrequência, check de sincronismo, anti-ilhamento, relé anti-ilhamento. Todas essas proteções podem estar intrínsecas no inversor, porém, caso não estejam, são necessários relés alimentados por uma fonte de corrente contínua de 24 V, baseadas em um conjunto de baterias, exclusivo para esses relés.

Para a CEEE, são necessárias as proteções de sobretensão, subtensão, sub e sobrefrequência, check de sincronismo, anti-ilhamento, podendo ser implementada intrinsecamente ao inversor ou fora dele, com relés multifuncionais.

Para a RGE as funções de seccionamento e interrupção deverão obrigatoriamente ser exercidas pelo inversor sendo necessário o obedecimento de normas específicas, a dizer, NBR 16149, NBR 16150, NBR IEC 62116 sendo aplicadas pelo mesmo equipamento as proteções de sub e sobretensão, sub e sobrefrequência, sincronismo e anti-ilhamento.

A AES SUL e a CEEE possibilitam a GD mesmo sem inversores de frequência, já a RGE veda qualquer tipo de GD sem inversores de frequência eletrônicos.

3 Arquitetura dos Sistemas Fotovoltaicos de Geração de Energia Elétrica

3.1 Os painéis fotovoltaicos

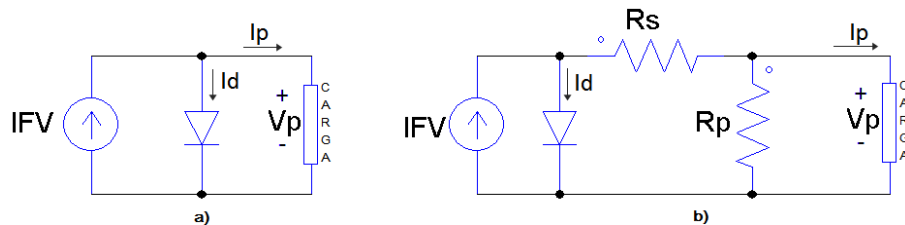
Os painéis fotovoltaicos são a parte do sistema responsável pela conversão da energia luminosa provinda do sol em energia elétrica. Cada painel é formado por um conjunto de células individuais conectadas entre si, sendo que cada uma dessas células possui uma capacidade bastante limitada de transformação de energia e fornece um baixo nível de tensão. Portanto, para que se tenha um equipamento minimamente capaz de atender as demandas atuais, é necessário que se combine essas células através de ligações em série e paralelo a fim de que se tenha o conhecido painel fotovoltaico. Assim como as células, os painéis também admitem diferentes possibilidades de combinações em série e paralelo a fim de atender diferentes demandas. Essas arquiteturas dos painéis serão abordadas posteriormente de forma resumida.

As células fotovoltaicas são constituídas de materiais semicondutores. Estes materiais, por sua vez, são caracterizados por possuírem uma faixa preenchida por elétrons, chamada banda de valência e outra totalmente "vazia", à temperatura do zero absoluto, chamada banda de condução (GTES, 2014). A separação entre as duas bandas de energia, também conhecida como *gap* de energia, é da ordem de 1eV . Essa particularidade traz características interessantes a esses materiais. Uma delas é o aumento da condutividade proporcional à temperatura, devido à excitação térmica de portadores da região de valência para a de condução. Constata-se, ainda, que somente esse efeito do material intrínseco (assim chamados os semicondutores puros) não é o suficiente para garantia do funcionamento de uma célula fotovoltaica, capaz de gerar uma corrente útil. Para que se consiga fazê-lo, é necessária a realização de uma dopagem do material semicondutor, usualmente o Silício, com outros elementos químicos. Após esse procedimento, o dispositivo criado é capaz de gerar uma diferença de potencial quando exposto a fótons com energia superior ao *gap*, esse processo é chamado de efeito fotovoltaico. A diferença de potencial elétrico entre as duas extremidades do cristal fotovoltaico é, portanto, capaz de induzir corrente elétrica em uma carga a que estejam conectadas.

O modelo elétrico que representa um painel fotovoltaico ideal é visto na Figura 2 a), onde a corrente I_p , fornecida pelo painel a uma carga, se comporta da mesma maneira que uma fonte de corrente contínua I_{fv} em paralelo com um diodo. O modelo do painel real, visto na Figura 2 b), se difere do ideal por apresentar perdas, que são modeladas pelas resistências em série e em paralelo inseridas no modelo ideal. A resistência em série R_s surge

devido à resistividade do material e dos contatos, representando as perdas por condução e a resistência em paralelo R_p existente devido aos defeitos da junção, representando as correntes de fuga.

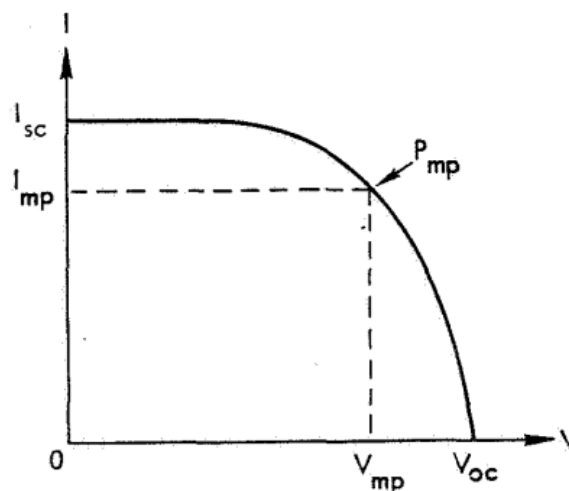
Figura 2 – Modelo painel fotovoltaico: a) real; b) ideal.



Fonte: autoria própria.

A Figura 3 mostra uma curva genérica caracterizando a corrente I_p com a variação da tensão V_p em um painel fotovoltaico (ROSEMBACK, 2009).

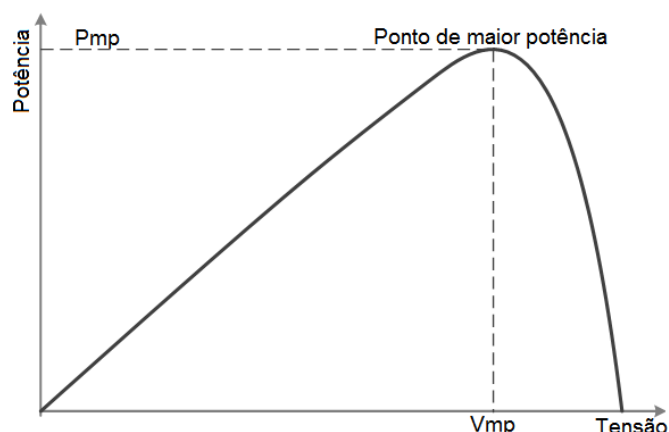
Figura 3 – Ponto de maior potência, coordenadas I_{MPP} e V_{MPP} .



Fonte: Josephs (1976).

A corrente de curto-circuito, representada pela variável I_{sc} , é a máxima corrente que o dispositivo pode entregar sob determinadas condições de temperatura e irradiação com tensão nula; V_{oc} é a tensão de circuito aberto representando a máxima tensão que o dispositivo pode entregar nas mesmas condições de temperatura e irradiação com corrente nula; P_{MP} é o ponto de máxima potência, onde o produto de tensão e corrente é máximo; I_{MP} e V_{MP} são, respectivamente, a corrente e a tensão relativas ao ponto de máxima potência, usualmente escolhidos como os parâmetros nominais do dispositivo.

Figura 4 – Curva de tensão vs potência, painel fotovoltaico.



Fonte: autoria própria.

Na Figura 4 visualiza-se de forma mais direta o ponto de maior potência (*maximum power point*), chamado de *MPP*. Esse é o ponto a ser alcançado em todos os painéis fotovoltaicos do sistema de interesse. Para que isso seja garantido em meio a condições de sombreamento, a variação de temperatura e de irradiação, os conversores CC-CC são utilizados em conjunto com um algoritmo, o *MPPT* (*Maximum Power Point Tracking*), que visa encontrar tal ponto de forma iterativa e será abordado posteriormente no trabalho.

3.2 Conversores CC-CC

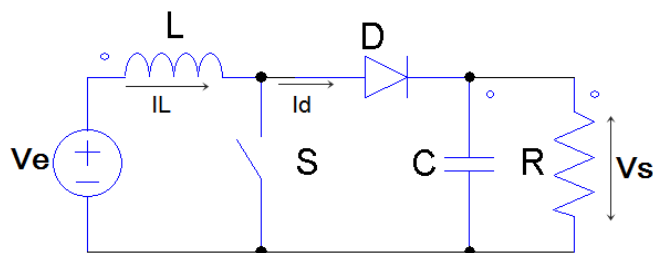
Um conversor CC-CC tem como objetivo transformar o nível de tensão CC de entrada em um outro nível de tensão de saída de interesse. Reconhecidos pela alta eficiência, esses conversores são muito utilizados atualmente, estando presentes em equipamentos do uso diário como, por exemplo, as fontes comutadas (chaveadas) de diversos equipamentos eletrônicos: telefones celulares, computadores, televisores, etc. Nos referidos dispositivos, a alimentação de entrada provém de um único nível de tensão. No exemplo do aparelho celular, esta tensão é originada na bateria e geralmente se faz necessário elevá-la ou rebaixá-la a fim de alimentar diversos subcircuitos, com funcionalidades diferentes, que compõem esse produto. No presente trabalho, serão abordados os tipos mais clássicos de conversores CC-CC, uma vez que estes são necessários na maioria dos sistemas de geração fotovoltaica.

3.2.1 Conversores *Boost*

Conversor *boost* é o nome dado ao conversor CC-CC que possui o objetivo de elevar o nível de tensão de saída. O princípio de funcionamento básico desse conversor

é a utilização da característica do indutor de resistir a mudanças de corrente abruptas. Esse conversor, que possui a topologia demonstrada na Figura 5, possui dois modos de operação: contínuo e descontínuo. O presente trabalho empenhou-se em compreender a totalidade de tal operação em modo contínuo, visto que é o modo utilizado com maior recorrência em aplicações de geração fotovoltaica.

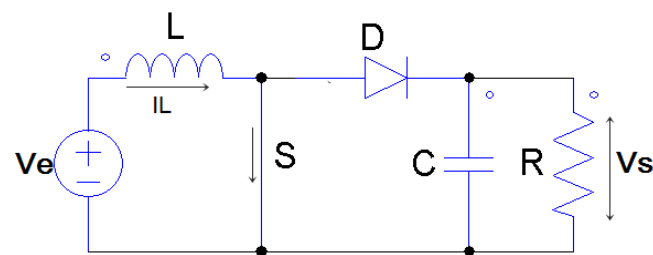
Figura 5 – Topologia conversor CC-CC *boost*: elevador de tensão.



Fonte: autoria própria.

Para fins de funcionamento, a chave, representada pela letra S na imagem, é essencial. Através do controle e de seu funcionamento é que a utilização dessa topologia se faz possível. Ao fechá-la, o indutor, representado pela letra L , é carregado e polarizado no sentido fonte-carga, conforme visto na Figura 6.

Figura 6 – Chave S fechada, indutor carregado.



Fonte: autoria própria.

Com a abertura da chave, o fluxo magnético, gerado anteriormente pelo indutor, implica na tendência de manter o módulo e sentido da corrente que flui pelo mesmo. Dessa forma, o indutor troca a polaridade da tensão e, somado à tensão da fonte, resulta em uma elevação de tensão na carga.

Para descrever matematicamente esse processo, define-se a variável D como o chamado *Duty Cycle*, o qual representa a parcela do período de chaveamento em que a chave estará fechada, ou seja, a parcela em que o indutor estará sendo carregado. Sendo assim, D varia entre os valores de 0 (se a chave S nunca estivesse fechada) a 1 (se a chave S estivesse sempre fechada).

Durante o estado em que a chave está fechada, uma tensão V_e é aplicada ao indutor, causando uma variação na corrente I_L e passando pelo indutor durante um intervalo de tempo, como representado pela Equação 3.1:

$$\Delta I_{LCarreg} = \frac{1}{L} \int_0^{DT} V_e dt = \frac{DT}{L} V_e \quad (3.1)$$

Quando a chave S estiver aberta, a tensão que aparece na carga, considerando-se um diodo ideal e, também, que o capacitor C seja grande o suficiente para manter a tensão constante, é dada por:

$$V_s = V_e - L \frac{dI_L}{dt} \quad (3.2)$$

Então, a variação da corrente I_L durante esse estado, é dada por 3.3:

$$\Delta I_{LDescarreg} = \frac{1}{L} \int_{DT}^T (V_e - V_s) dt = \frac{(V_e - V_s)(1 - D)T}{L} \quad (3.3)$$

Como considera-se o estado de regime permanente, a variação da energia no indutor, durante o período de comutação, é *zero*, o que resulta no fato de que a variação da corrente ao final do ciclo, após o estado ligado e desligado da chave, seja *zero*.

$$\Delta I_{LCarreg} + \Delta I_{LDescarreg} = 0 \quad (3.4)$$

Substituindo $\Delta I_{LCarreg}$ e $\Delta I_{LDescarreg}$, obtém-se 3.5:

$$\Delta I_{LCarreg} + \Delta I_{LDescarreg} = \frac{DT}{L} V_e + \frac{(V_e - V_s)(1 - D)T}{L} = 0 \quad (3.5)$$

Que pode ser reescrito levando à Equação 3.6:

$$\frac{V_s}{V_e} = \frac{1}{1 - D} \quad (3.6)$$

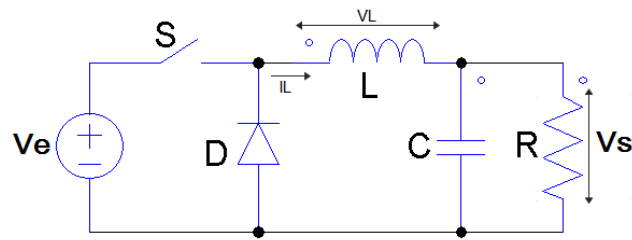
Sabendo que a variável D somente poderá assumir valores de 0 a 1, entende-se que a tensão de saída V_s será sempre maior que a de entrada.

3.2.2 Conversores *Buck*

O conversor *buck* tem como principal característica a redução da tensão de entrada para a carga. Tipicamente contendo dois semicondutores (diodo e transistor) e pelo menos um indutor, a topologia desse conversor pode ser vista na Figura 7.

Conversores chaveados possuem uma eficiência na conversão CC-CC muito maior do que os reguladores lineares de tensão, os quais são basicamente circuitos que diminuem

Figura 7 – Conversor CC-CC chave aberta.



Fonte: autoria própria.

a tensão através do ganho de transistores bipolares operando na região linear, porém sem elevar a corrente de saída. Assim como o conversor *boost* o *buck* também possui dois modos de operação: contínuo e descontínuo, sendo que o interesse, do presente trabalho, é centrado no somente primeiro.

O princípio de funcionamento do conversor *buck* está baseado na resistência à variação da corrente do elemento indutivo, uma vez que, ao fechar a chave, o indutor sofre uma elevação de tensão no sentido oposto ao da fonte, reduzindo a tensão na carga. Com o passar do ciclo (abertura e fechamento da chave), a queda de tensão no indutor diminui e a tensão na carga tem um incremento, porém, visto a constante queda de tensão no indutor, a tensão na carga será sempre menor que a da fonte de entrada. Considerando que, no modo contínuo, a corrente através do indutor não chega a zero dentro de um ciclo de comutação, o funcionamento pode ser descrito da seguinte forma:

- Quando a chave está fechada, a tensão através do indutor é $V_L = V_e - V_s$. A corrente através do indutor aumenta linearmente.
- Quando a chave está aberta, o diodo é polarizado e a tensão no indutor é $V_L = -V_s$ e a corrente I_L diminui.

A energia armazenada nesse elemento é:

$$E = \frac{1}{2} L I_L^2 \quad (3.7)$$

Pelo modo de funcionamento, percebe-se que o indutor L é usado como um elemento de transferência de energia da entrada para a saída.

A variação de I_L pode ser calculada por:

$$V_L = L \frac{dI_L}{dt} \quad (3.8)$$

Sabendo-se que V_L é igual a $V_e - V_s$ quando a chave está fechada, e $-V_s$ durante o estado desligado, então:

$$\Delta I_{LCarreg} = \frac{1}{L} \int_0^{DT} (V_L) dt = \frac{(V_e - V_s)DT}{L} \quad (3.9)$$

$$\Delta I_{LDescarreg} = \frac{1}{L} \int_{DT}^T (V_L) dt = \frac{-V_s(1-D)T}{L} \quad (3.10)$$

Assumindo-se que o conversor está operando em regime permanente, a energia armazenada em cada componente no fim de um ciclo de comutação T é igual ao início do mesmo. Isso significa que a corrente I_L é a mesma em $t = 0$ e em $t = T$

$$\Delta I_{LCarreg} + \Delta I_{LDescarreg} = 0 \quad (3.11)$$

Substituindo 3.9 e 3.10 em 3.11:

$$(V_e - V_s)DT - V_s(1-D)T = 0 \quad (3.12)$$

Aplicando-se o algebrismo necessário, chega-se à Equação 3.13:

$$D = \frac{V_s}{V_e} \quad (3.13)$$

Analisando-se a Equação 3.13 e sabendo que o *Duty Cycle* (D) somente pode variar no intervalo de $[0,1]$, percebe-se que a tensão de saída será sempre igual ou menor que a tensão de entrada.

3.2.3 Algoritmos MPPT

Como abordado anteriormente, o MPP, ponto de operação do módulo fotovoltaico que gera a maior potência, é dado em determinada coordenada de tensão e corrente (V_{Mpp}, I_{Mpp}). A potência fornecida pelo painel é função da irradiação solar, da temperatura do módulo e do sombreamento. Logo, o MPP não é um ponto constante, podendo variar a todo o tempo e até rapidamente. Isso pode acontecer quando, por exemplo, há uma obstrução solar ao módulo ocorrida por nuvens passageiras, ou pode manter-se constante quando não há nuvens presentes no céu. Para que se consiga buscar continuamente esse ponto de maior potência, há, pelo menos, três algoritmos clássicos, os quais são:

- Fator de preenchimento constante;
- Perturba e Observa;

- Condutância incremental.

Há ainda outros tipos de algoritmos, a dizer, lógica *fuzzy*, redes neurais, etc. Esses não serão abordados no presente trabalho devido a suas complexidades elevadas.

3.2.3.1 Fator de preenchimento constante

Esse algoritmo, do fator de preenchimento constante, assume que a tensão no MPP é uma fração constante da tensão de circuito aberto V_{oc} ou que a corrente no MPP é uma fração da corrente de curto-circuito I_{sc} . Tais frações, denominadas de fatores de preenchimento, possuem os seguintes valores típicos:

$$FF_U = \frac{U_{Mpp}}{U_{oc}} = 0.8 \quad (3.14)$$

$$FF_I = \frac{I_{Mpp}}{I_{sc}} = 0.9 \quad (3.15)$$

Esses fatores são assumidos para todos os módulos fotovoltaicos a qualquer temperatura e irradiação.

Como exemplo hipotético do modo de funcionamento desse algoritmo, imagina-se que o módulo fotovoltaico está operando em um determinado ponto. O algoritmo desliga o conversor CC-CC por um período curto, cerca de $10ms$, e lê a tensão de circuito aberto ou a corrente de curto-circuito. A referência para a corrente ou tensão do módulo para o próximo período de operação é dado pelas Equações 3.14 e 3.15 e o ponto de tensão e corrente é ajustado para chegar no valor de *MPP* calculado.

Uma aplicação real desse método é vista em Yuvarajan e Xu (2003), onde o fator de preenchimento para um módulo fotovoltaico é determinado através da varredura das características de corrente e tensão do mesmo. Esse processo tem duração de, aproximadamente, $25ms$, sendo repetido apenas minutos depois. Após isso, o fator de preenchimento é armazenado e usado no algoritmo e utilizado junto com a corrente de curto-circuito, que é atualizada a cada $80ms$, para ser a referência do MPP. O mesmo processo pode ser feito com a tensão.

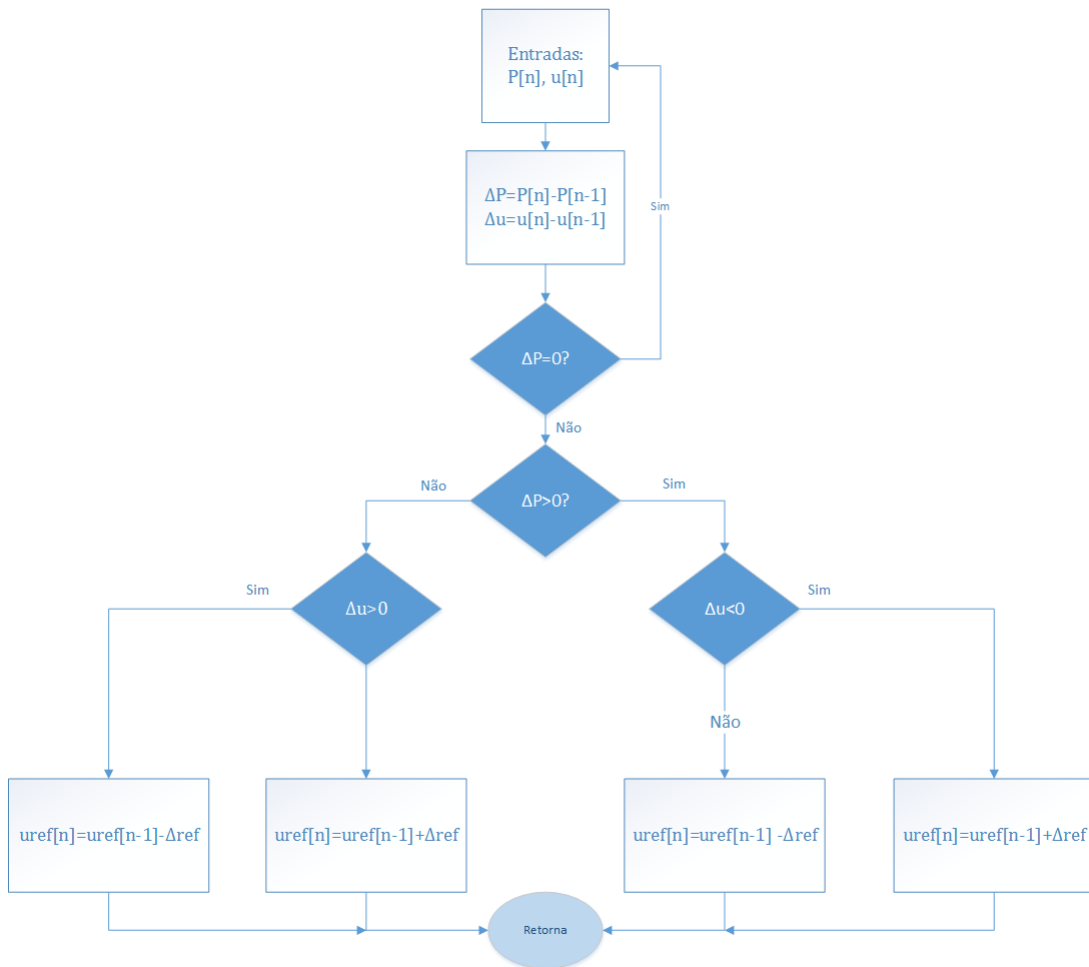
Esse algoritmo é simples e fácil de ser implementado, porém possui consideráveis limitações. Uma delas é o fato de considerar-se o mesmo fator de preenchimento para todos os módulos fotovoltaicos, sem considerar-se a temperatura, irradiação ou fabricante. A outra, e ainda maior, é que o módulo precisa ser colocado em curto-circuito a cada $80ms$ para que todo o processo seja cumprido.

3.2.3.2 Método Perturba e Observa (P&O)

Nesse algoritmo, *P&O*, a referência é mudada constantemente e a potência ao final do próximo estado é sempre comparada com a potência no estado anterior. Logo, a decisão sobre a direção do MPP pode ser definida.

Assume-se que o painel fotovoltaico está operando em dado ponto, a referência desse painel é inicializada em $U_{FV}^*[n]$. A potência gerada nesse ponto é calculada e armazenada em $P_{FV}[n]$. A referência é, então, mudada para $U_{FV}^*[n + 1]$ e a potência gerada $P_{FV}[n + 1]$ é computada e armazenada. Se $P_{FV}[n] > P_{FV}[n + 1]$, o ponto MPP está localizado na direção contrária à direção para a qual a referência foi mudada. Então, a nova referência deve ser $U_{FV}^*[n + 2] = U_{FV}^*[n + 1] - \Delta U$. E no caso contrário, em que $P_{FV}[n + 1] > P_{FV}[n]$, o MPP está localizado na mesma direção da mudança. Logo, a nova referência é $U_{FV}^*[n + 2] = U_{FV}^*[n + 1] + \Delta U$. Esse processo é demonstrado na Figura 8.

Figura 8 – Funcionamento algoritmo perturba e observa.



Fonte: autoria própria.

Esse modo de se buscar o MPP é rápido quando a irradiação é constante. Porém, possui algumas limitações, como a flutuação de potência ao redor do MPP enquanto a tensão do módulo varia próximo ao mesmo. Fazendo-se ΔU suficientemente pequeno, esse efeito pode ser mitigado, entretanto, fazer isso irá aumentar o tempo de procura do MPP quando há grandes variações na irradiação. Sabendo-se disso, é preferível fazer ΔU grande, para que se encontre o MPP de forma mais rápida, mesmo quando há saltos na irradiação, uma vez que a potência perdida devido às oscilações ao redor do MPP são pequenas.

3.2.3.3 Condutância incremental

O método da condutância incremental é baseado no fato de que o valor negativo da condutância instantânea $-G_{FV} = \frac{-i_{FV}}{u_{FV}}$ e a condutância incremental $d_{SFV} = \frac{di_{FV}}{du_{FV}}$ são iguais ao MPP, conforme pode-se verificar na Equação 3.16:

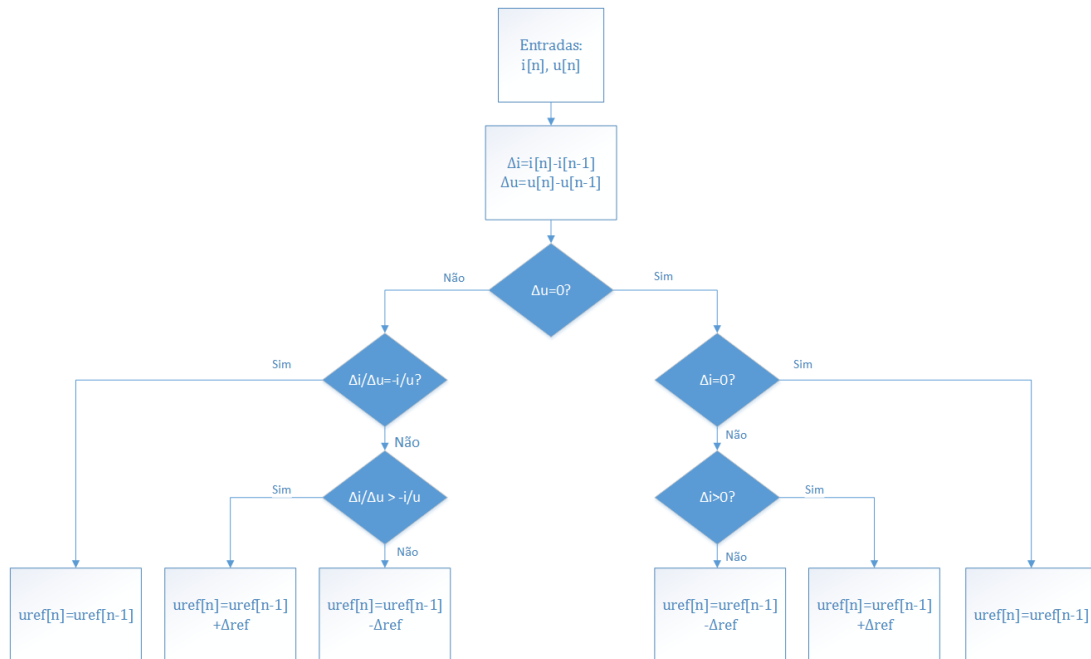
$$\begin{aligned}
 \frac{\partial p_{FV}}{\partial u_{FV}} &= 0 \leftrightarrow \\
 \frac{\partial (u_{FV} \cdot i_{FV})}{\partial u_{FV}} &= 0 \leftrightarrow \\
 \frac{\partial du_{FV}}{\partial du_{FV}} \cdot i_{FV} + \frac{\partial di_{FV}}{\partial du_{FV}} \cdot u_{FV} &= 0 \leftrightarrow \\
 i_{FV} + \frac{\partial di_{FV}}{\partial du_{FV}} \cdot u_{FV} &= 0 \leftrightarrow \\
 \frac{\partial di_{FV}}{\partial du_{FV}} &= \frac{-i_{FV}}{u_{FV}} \leftrightarrow \\
 \frac{\Delta i_{FV}}{\Delta u_{FV}} &= \frac{-i_{FV}}{u_{FV}}
 \end{aligned} \tag{3.16}$$

Nesse algoritmo, a corrente e a tensão são amostradas e as diferenças calculadas como $\Delta i = i[n] - i[n - 1]$ e $\Delta u = u[n] - u[n - 1]$, onde $[n]$ são as amostras novas e $[n - 1]$ são as amostras prévias. Se Δu é igual a zero, o sinal de Δi é usado para determinar em qual direção o MPP está. Se Δu não é zero, o sinal de $\frac{\Delta i}{\Delta u} + \frac{i}{u}$ é usado para determinar a direção. A nova referência de corrente é baseada na referência prévia aliada à informação da direção. Esse processo é exemplificado na Figura 9.

Nas condições em que $\Delta i = 0$ e $\frac{\Delta i}{\Delta u} + \frac{i}{u} = 0$, o algoritmo fica no mesmo estado, pois está operando no MPP.

A limitação do algoritmo ocorrerá quando o módulo estiver parcialmente sombreado. Há diversas alternativas para aprimorá-lo, entretanto, estas não serão abordadas nesse trabalho, visto que o objetivo limita-se a apresentar as técnicas mais conhecidas para achar o ponto de máxima potência.

Figura 9 – Funcionamento algoritmo de condutância incremental.



Fonte: autoria própria.

3.3 Técnicas de sincronismo

Como já referido anteriormente, um dos requisitos fundamentais para a conexão de um inversor com a rede pública é o sincronismo entre a tensão produzida pelo inversor e a tensão da rede. As técnicas de sincronismo desempenham um importante papel, fornecendo o sinal de referência em fase com a tensão da rede para o inversor e proporcionando a qualidade de energia requerida pelas normas.

Os inversores que fazem interface com a rede elétrica em unidades de GD necessitam realizar o sincronismo mesmo quando ela possui um elevado nível de conteúdo harmônico ou até variações na frequência fundamental. Nessas situações, o ângulo de fase é utilizado para sincronizar as grandezas na saída do inversor e também para controlar o fluxo de potência ativa e reativa injetada na rede.

Existem vários métodos para detecção desse ângulo e eles têm sido desenvolvidos e aprimorados. Entre esses métodos tem-se, por exemplo, o de cruzamento da tensão por zero, que é o mais simples, além das técnicas baseadas em PLL (*Phase-Locked Loop*). Estas últimas baseadas em PLL correspondem ao estado da arte na detecção do ângulo de fase.

O sinal, na rede elétrica, está sujeito a mudanças contínuas e à presença de harmônicos, podendo ser representado conforme a Equação 3.17

$$v(t) = \sum_{i=0}^n A_i \text{sen}(\phi_i) \quad (3.17)$$

onde

$$\phi_i = \omega_i t + \phi_i \quad (3.18)$$

As amplitudes A_i , frequências ω_i e as fases ϕ_i são parâmetros desconhecidos e necessitam ser estimados em diversas aplicações. A detecção rápida e precisa do ângulo de fase em uma rede é a principal tarefa das técnicas de sincronismo.

3.3.0.1 Cruzamento Por Zero da Tensão

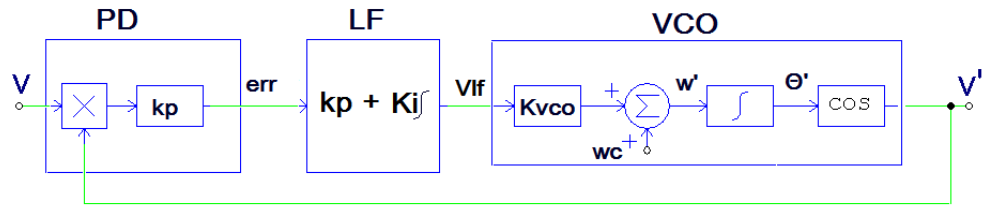
Um dos mais conhecidos métodos de estimativa do ângulo de fase, a detecção pelo cruzamento por zero da tensão é também um dos mais simples. Esse método é baseado nos pontos onde a tensão da rede troca de sinal, o que ocorre somente a cada meio ciclo, limitando o desempenho dinâmico da técnica. Outro ponto desfavorável é o fato de que até mesmo harmônicas de baixa ordem provocam o cruzamento por zero em diversos pontos durante um ciclo, dificultando o sincronismo na frequência de interesse. Isso faz com que a técnica em questão não seja utilizada para fins de aplicações para geração distribuída.

3.3.0.2 Detecção De Ângulo Baseado em PLL

O PLL é uma ferramenta fundamental na detecção do ângulo de fase. A técnica é baseada na geração de um sinal de referência cujo ângulo de fase desse sinal de referência encontra-se continuamente rastreando variações do ângulo de fase do sinal de entrada. Em suma, a estratégia é estimar a diferença entre o ângulo de fase de um sinal de entrada e a referência, a fim de levar esse valor a *zero* a partir de uma malha de controle.

O diagrama de blocos do PLL está representado na Figura 10. A diferença de fase entre o sinal de entrada e o sinal de saída é medida através de um detector de fase (*Phase Detector - PD*). O sinal de erro produzido é filtrado por um filtro passa baixa (*Low-pass Filter - LF*). A saída do filtro aciona um oscilador controlado por tensão *Voltage Controller Oscillator - VCO*, o qual gera o sinal de saída. A diferença de fase da tensão da saída e do sinal de entrada deve ser reduzida a zero com o auxílio de um controlador Proporcional-Integral (PI). A saída do PI é a frequência da tensão a qual é posteriormente integrada para obter a fase.

Figura 10 – Diagrama de blocos de uma estrutura PLL.



Fonte: autoria própria.

As equações básicas de funcionamento serão demonstradas a seguir, com o intuito de demonstrar matematicamente o sistema apresentado pelo diagrama de blocos de uma estrutura PLL.

O sinal de entrada é dado por:

$$v = V \text{sen}(\theta) \quad (3.19)$$

onde

$$\theta = \omega t + \phi \quad (3.20)$$

O sinal gerado pelo VCO é definido como:

$$v' = V \text{cos}(\theta') \quad (3.21)$$

onde

$$\theta' = \omega' t + \phi' \quad (3.22)$$

O erro de fase é obtido pela multiplicação dos sinais v e v' resultando em:

$$e_{rr} = V k_{pd} \text{sen}(\theta) \text{cos}(\theta') \quad (3.23)$$

Expandido a Equação 3.23 e aplicando as propriedades trigonométricas:

$$e_{rr} = \frac{V k_{pd}}{2} \text{sen}((\omega - \omega')t + (\phi - \phi')) + \frac{V k_{pd}}{2} \text{sen}((\omega + \omega')t + (\phi + \phi')) \quad (3.24)$$

Observa-se que, na Equação 3.24, a primeira parcela se dá pela diferença entre as frequências e os ângulos, a segunda parcela resulta das suas somas. Logicamente, percebe-se que o segundo termo possui uma frequência maior que o primeiro.

Levando-se em consideração que o filtro LP eliminará o segundo termo da equação e que as frequências dos sinais de entrada e de saída são iguais, isto é, $\omega \approx \omega'$, logo $\omega - \omega' = 0$.

Assim, a Equação 3.24 se torna:

$$e_{rr} = \frac{V k_{pd}}{2} \text{sen}(\phi - \phi') \quad (3.25)$$

Sabendo-se que o erro $\phi - \phi'$ na entrada do PI é igual a zero em regime permanente, o erro na forma linearizada pode ser descrito com base na série de Taylor:

$$f(x) \approx f(X_0) + f'(X_0)(x - X_0) \Leftrightarrow \text{sen}(x) |_{x=0} = \cos(0)(x - 0) = x \quad (3.26)$$

Ou seja, o erro na entrada do PI pode ser descrito por:

$$e_{rr} = \frac{V k_{pd}}{2} (\phi - \phi') \quad (3.27)$$

Com relação ao VCO, tem-se que o valor médio da frequência é:

$$\bar{\omega} = \omega_c + \Delta \bar{\omega}' \quad (3.28)$$

onde $\Delta \bar{\omega}' = k_{Vco} v_{lf}$ e ω_c é o valor central da frequência.

Logo, pequenas variações do valor da frequência são definidas como:

$$\tilde{\omega}' = k_{Vco} \tilde{v}_{lf} \quad (3.29)$$

A integração dessas variações resulta em:

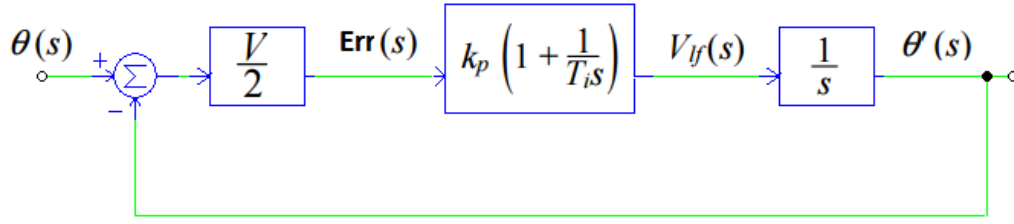
$$\tilde{\theta}'(t) = \int \tilde{\omega}' dt = k_{Vco} \int \tilde{v}_{lf} dt \quad (3.30)$$

Transformando as equações acima para o domínio da frequência e considerando $k_{Vco} = k_{pd} = 1$, obtém-se as expressões para as funções do PLL, cujo diagrama de blocos é ilustrado na Figura 11:

Detector de fase (PD):

$$E_{rr}(s) = \frac{V}{2} (\theta(s) - \theta'(s)) \quad (3.31)$$

Figura 11 – Diagrama de blocos linearizado do PLL no domínio da frequência.



Fonte: autoria própria.

Filtro passa baixa(LP):

$$V_{lf}(s) = k_p \left(1 + \frac{1}{T_i s}\right) E_{rr} = \frac{V_{lf}(s)}{E_{rr}(s)} = k_p \left(1 + \frac{1}{T_i s}\right) \quad (3.32)$$

Oscilador controlado(VCO):

$$\theta'(s) = \frac{1}{s} V_{lf}(s) = \frac{\theta'(s)}{V_{lf}(s)} = \frac{1}{s} \quad (3.33)$$

A função de transferência de malha aberta:

$$G_{op}(s) = \frac{\theta'(s)}{E_{rr}(s)} = \frac{k_p \left(s + \frac{1}{T_i}\right)}{s^2} \quad (3.34)$$

A função de transferência de malha fechada:

$$G_{cl}(s) = \frac{\theta'(s)}{\theta(s)} = \frac{G_{op}(s)}{1 + G_{op}(s)} = \frac{k_p s + \frac{k_p}{T_i}}{s^2 + k_p s + \frac{k_p}{T_i}} \quad (3.35)$$

A função de transferência em malha fechada mostra que o PLL possui uma característica passa baixa, o que possibilita a atenuação de erros devido aos ruídos e harmônicos de alta frequência.

A equação 3.35 pode ser comparada ao modelo da resposta dinâmica de sistemas de segunda ordem, largamente estudado em obras literárias que referem-se ao tema de sistemas e sinais. Isto é visto na Equação 3.36:

$$G_{cl}(s) = \frac{k_p s + \frac{k_p}{T_i}}{s^2 + k_p s + \frac{k_p}{T_i}} = \frac{2 \zeta \omega_n s + \omega_n^2}{s^2 + 2 \zeta \omega_n s + \omega_n^2} \quad (3.36)$$

Então, pode-se inferir que:

$$\omega_n = \sqrt{\frac{k_p}{T_i}} \quad (3.37)$$

E:

$$\omega_n = \frac{\sqrt{k_p T_i}}{2} \quad (3.38)$$

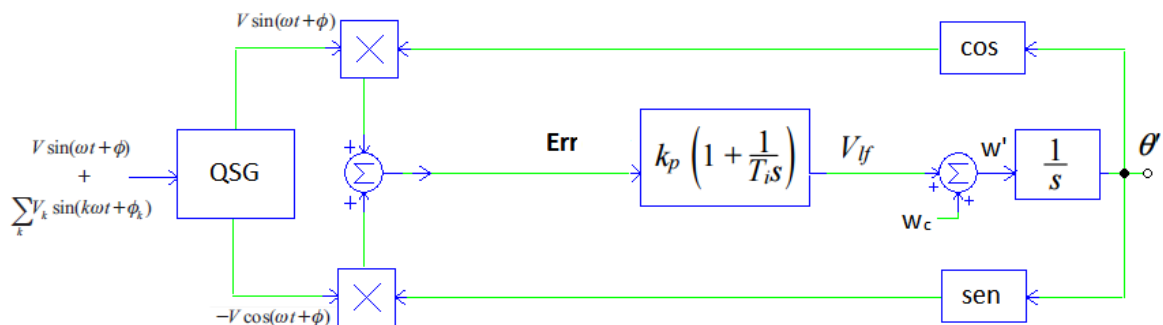
Embora o modelo linear obtido seja simples, uma das hipóteses assumidas não é adequada para a aplicação de sincronismo com a rede. Quando inferiu-se que a parcela de alta frequência do sinal do erro provida pelo detector de fase poderia ser desprezada em relação à dinâmica da resposta do PLL, cometeu-se um equívoco. Numa aplicação de sincronismo com a rede, a frequência de corte do PLL está próxima da frequência da rede. Assim, quando o PLL está operando, as frequências de oscilação, consideradas anteriormente altas, em verdade estão apenas com o dobro da frequência do sinal de entrada. Como as frequências estão muito próximas, a hipótese de cancelamento completo do termo que contém altas frequências não é verdadeira.

Tendo em vista a dificuldade encontrada nesse modelo, foi necessário o desenvolvimento de um sistema de detecção de fase mais aprimorado para aplicações de sincronismo.

3.3.0.3 Detecção de Fase por Sinais em Quadratura

A detecção de fase por sinais em quadratura emprega a utilização de um gerador de sinais em quadratura QSG (*Quadrature Signal Generator*), o qual é capaz de extrair a diferença do ângulo de fase anteriormente à entrada do filtro passa-baixa. A Figura 12 ilustra a seguir a afirmação:

Figura 12 – Diagrama de um PLL com detector de fase em quadratura ideal.



Fonte: adaptado de (TEODORESCU; LISERRE; RODRIGUEZ, 2011)

Agora, o ângulo de fase do sinal de erro resultante é dado por uma multiplicação de senos e cossenos, descrita na seguinte Equação 3.39:

$$e_{rr} = V \operatorname{sen}(\omega t + \phi) \cos(\omega' t + \phi') - V \cos(\omega t + \phi) \operatorname{sen}(\omega' t + \phi') \quad (3.39)$$

Aplicando-se as propriedades trigonométricas, vê-se que o termo de maior frequência encontrado anteriormente já não se faz mais presente. Assim, o problema anterior é resolvido, conforme se percebe na Equação 3.40:

$$e_{rr} = V \operatorname{sen}((\omega - \omega')t + (\phi - \phi')) \quad (3.40)$$

Considerando-se, como anteriormente, que $\omega \approx \omega'$, tem-se:

$$e_{rr} = V \operatorname{sen}(\phi - \phi') \quad (3.41)$$

Segundo Teodorescu, Liserre e Rodriguez (2011), o diagrama mostrado na Figura 12 pode ser simplificado em coordenadas rotacionais através da transformada de Clark e Park, além da Equação 3.41 poder ser representada em forma de vetor, conforme Equações 3.42 e 3.43 :

$$\begin{bmatrix} v_d \\ v_q \end{bmatrix} = \begin{bmatrix} \cos(\theta') & \operatorname{sen}(\theta') \\ -\operatorname{sen}(\theta') & \cos(\theta') \end{bmatrix} \begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} \quad (3.42)$$

Sendo v_α e v_β :

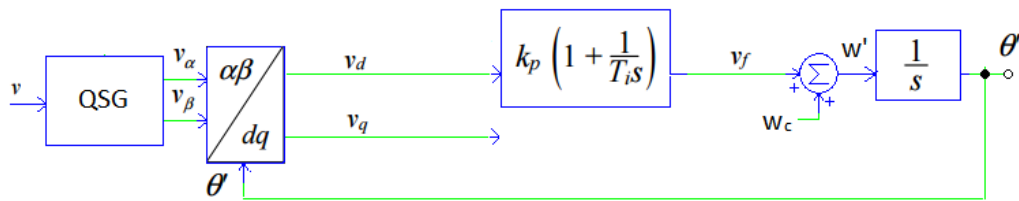
$$\mathbf{v}_{(\alpha\beta)} = \begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \begin{bmatrix} \operatorname{sen}(\theta) \\ -\cos(\theta) \end{bmatrix} \quad (3.43)$$

Usando-se 3.42 em 3.43, obtém-se a Equação 3.44:

$$\mathbf{v}_{(d,q)} = \begin{bmatrix} v_d \\ v_q \end{bmatrix} = \begin{bmatrix} \operatorname{sen}(\theta - \theta') \\ -\cos(\theta - \theta') \end{bmatrix} \quad (3.44)$$

O diagrama ilustrado na Figura 13 é obtido a partir das Equações 3.43 e 3.44.

Figura 13 – Diagrama de blocos linearizado do PLL com detector de fase em quadratura implementado com Transformada de Park.



Fonte: autoria própria.

Analisado o funcionamento entre o PLL comum e o QSG-PLL entende-se que o último possui uma característica de eliminação de altas frequências intrínseca à estrutura, portanto a simplificação usando a transformada de Clark e Park será a escolhida e posteriormente utilizada no presente trabalho.

4 Revisão de Topologias de Inversores Mono-fásicos

Nesse capítulo serão abordadas as configurações de inversores monofásicos como circuito e seu funcionamento. Ao pensar-se em transformação de energia CC para CA, logo lembra-se da geração de energia distribuída. Os requisitos de tal forma de geração de energia incluem baixo custo, alta eficiência, tolerância de variação de tensão e de qualidade de energia dentro dos limites aceitáveis. Tais requisitos têm impulsionado o desenvolvimento de topologias com estruturas cada vez mais simples, com diminuição no número de componentes e de volume dos mesmos. Tanto conversores de estágio único como inversores de múltiplos estágios podem ser utilizados para a GD. Em estágio único, há uma redução de estrutura e são, geralmente, de baixo custo, mas que, em contrapartida, possuem maiores limitações em relação a variações na tensão de entrada. Por outro lado, inversores de estágios múltiplos são capazes de operar com uma variação maior na entrada, porém têm custo mais elevado e estrutura mais complexa.

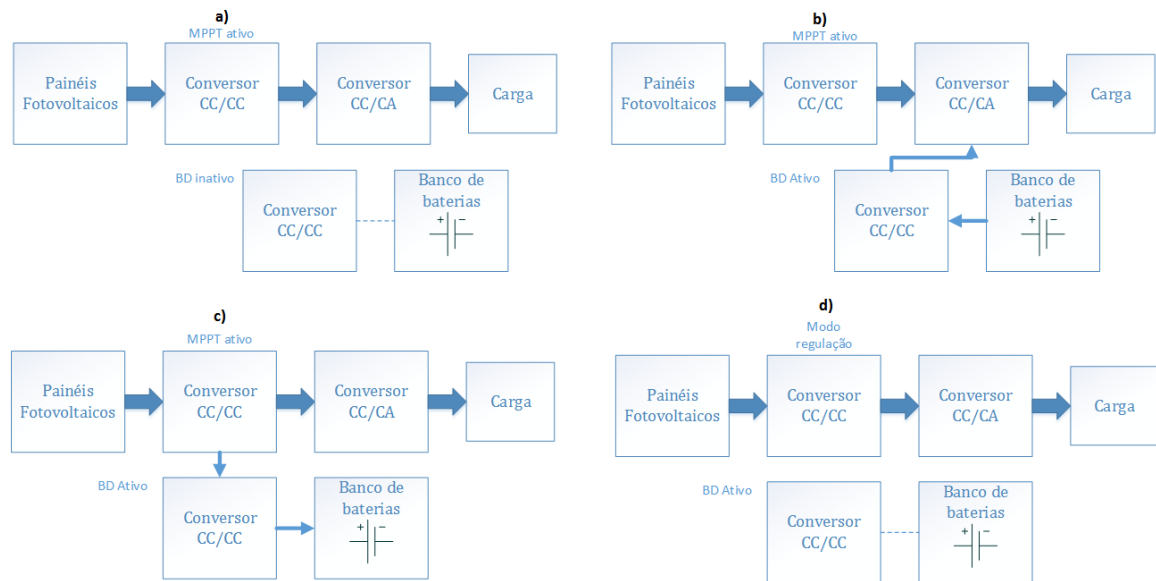
4.1 Inversores

4.1.1 Inversores *Stand-alone*

Os inversores *stand-alone* são utilizados em sistemas isolados, onde o inversor drena uma energia CC das baterias carregadas por painéis fotovoltaicos. A maioria dos inversores *stand-alone* também possuem um “carregador de bateria” que auxilia no processo de recarga da bateria a partir de uma fonte CA, quando ela estiver disponível. Esses inversores geralmente não são conectados na rede elétrica, não sendo, portanto, a proteção anti-ilhamento.

A Figura 14 mostra o diagrama de uma configuração *stand-alone*, onde a geração dos painéis solares está conectada a um conversor CC/CC carregado com o algoritmo de otimização MPPT devido ao comportamento não linear dos mesmos. O fluxograma também apresenta um carregador de bateria composto por um conversor bidirecional (BD) CC-CC, o qual pode funcionar em dois modos: (i) modo *buck*, carregando as baterias; e (ii) modo *boost*, descarregando as baterias. Também é responsabilidade deste conversor realizar a regulação do barramento CC (DESCONZI et al., 2010).

Figura 14 – Modos de operação para inversores *Stand-alone*: (a) modo 1, (b) modo 2, (c) modo 3, (d) modo 4.



Fonte: adaptado de Desconzi et al. (2010).

Essa configuração possui, em suma, quatro modos de operação:

- Modo 1: A potência gerada pelos painéis fotovoltaicos é igual à potência demandada pela carga. O conversor bidirecional não opera;
- Modo 2: A potência gerada pelos painéis fotovoltaicos é menor do que a demandada pela carga, portanto o conversor utiliza a energia presente no banco de baterias. Essa operação é categorizada pelo modo *boost*, a fim de regular a tensão do barramento;
- Modo 3: A potência gerada pelos painéis fotovoltaicos é maior do que a potência demandada pela carga, então o conversor utiliza a energia presente no barramento para carregar o banco de baterias. Essa operação é categorizada pelo modo *buck*;
- Modo 4: A potência gerada pelos painéis fotovoltaicos é maior do que a potência demandada pela carga e as baterias estão carregadas. Nesse momento, o conversor CC/CC mais próximo aos painéis desliga o modo MPPT e o coloca-se em modo de regulação, tornando-se responsável pela regulação de tensão no barramento CC, fazendo com que a potência gerada se torne igual à demandada pela carga.

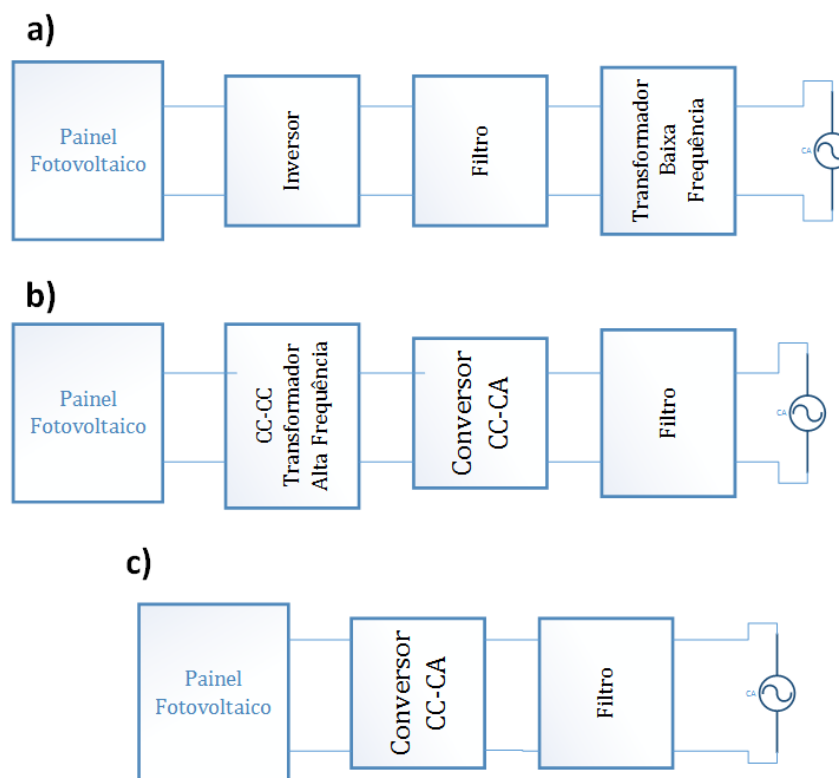
Como o enfoque do estudo é dado em *inversores grid-tie*, não se prolongará a discussão especificamente no que concerne a esse modo de utilização.

4.1.2 Inversores *grid-tie*

Conforme já explicado, os painéis fotovoltaicos geram energia CC e tal fato requer a atuação de inversores de frequência para transformar a corrente de saída dos painéis para valores desejáveis de amplitude e frequência, para que se possa injetar tal grandeza na rede elétrica. O papel do inversor *grid-tie* é fazer a interface entre duas fontes de energia e a partir do momento que este equipamento estiver injetando energia na rede, será também responsável pela sua qualidade.

A Figura 15 mostra diferentes formas de fazer essa conversão.

Figura 15 – Sistema *Grid-tie* fotovoltaico usando: (a) transformador baixa frequência; (b) transformador de alta frequência ; e (c) inversor sem transformador.



Fonte: adaptado de Islam, Mekhilef e Hasan (2015).

Em relação às topologias dessa classificação de inversor, existe diferenciação entre as isoladas e as não isoladas galvanicamente. Nas isoladas, há a possibilidade de colocar um transformador de linha ou transformador de alta-frequência. Devido ao tamanho, ao peso e ao custo, a topologia com transformadores de alta frequência é preferida em relação a essas duas, resultando na remoção gradativa dos transformadores de linha nos sistemas atuais. Essa topologia composta por transformador de alta frequência requer diversos estágios de potência, o que faz com que a permanência da diminuição do custo e o aumentando da eficiência se torne difícil. Sendo assim, a mais recente topologia, que é a sem

transformador (não isolada galvanicamente), oferece melhor eficiência com custos menores, além de tamanho e peso reduzidos quando comparados às topologias com transformadores. Além disso, é necessário salientar que, nos últimos anos, houve um aumento na preocupação do mercado em relação ao tamanho do inversor *grid-tie*, fato que garante maior suporte à topologia sem transformador.

Existem quatro configurações genéricas de sistemas de inversores *grid-tie*:

- Inversor central;
- Inversor em linha(série);
- Inversor de módulo integrado;
- Inversor de múltiplas linhas.

As configurações serão abordadas na próxima seção.

4.1.2.1 Inversor Central

O inversor central é mostrado na Figura 16a) e foi implementado como tecnologia no passado, quando utilizava-se painéis fotovoltaicos maiores que 10kWp, agrupados em paralelo ou série e posteriormente conectado ao inversor. Os inversores eram geralmente utilizados em uma aplicação trifásica. A tensão gerada pelos painéis em série utilizados naquela época era tão alta ao ponto de atingir o valor necessário para o inversor mesmo em aplicações de alta potência. Entretanto, essa configuração tem algumas desvantagens, tais como: grandes perdas devido ao algoritmo de MPPT ser centralizado, cabeamento de alta tensão CC entre os painéis fotovoltaicos e os inversores, topologia não flexível e perdas nos diodos de bloqueio. A referida topologia, portanto, revelou-se ineficaz, o que inviabiliza sua utilização para produções em larga escala. Ademais, a potência entregue à rede não apresentava boa qualidade devido às distorções harmônicas presentes.

4.1.2.2 Inversor em linha

Os inversores em linha são os que oferecem os melhores resultados, estão liderando a tecnologia atual. A Figura 16 b) descreve essa configuração, onde uma conexão série de painéis é acoplado a um inversor. Esta conexão série consegue obter tensão suficiente fazendo com que a conversão para a sua elevação não se faça necessária. A operação normal de um conjunto de inversores nessa configuração é 340 – 510 VCC para aplicações que necessitem de 230VCA. A oportunidade de usar um número reduzido de módulos fotovoltaicos conectados em série é também possível caso um conversor CC/CC atue como *boost* ou, ainda, caso um transformador na linha esteja presente para que se eleve a tensão até o nível necessário. Comparado ao inversor central, a configuração de inversores em

linha tem diversas vantagens, tais como: não precisar de diodos de bloqueio, ter MPPT para cada grupo de painéis, possuir um valor menor devido à larga produção e maior eficiência.

4.1.2.3 Inversor módulo integrado

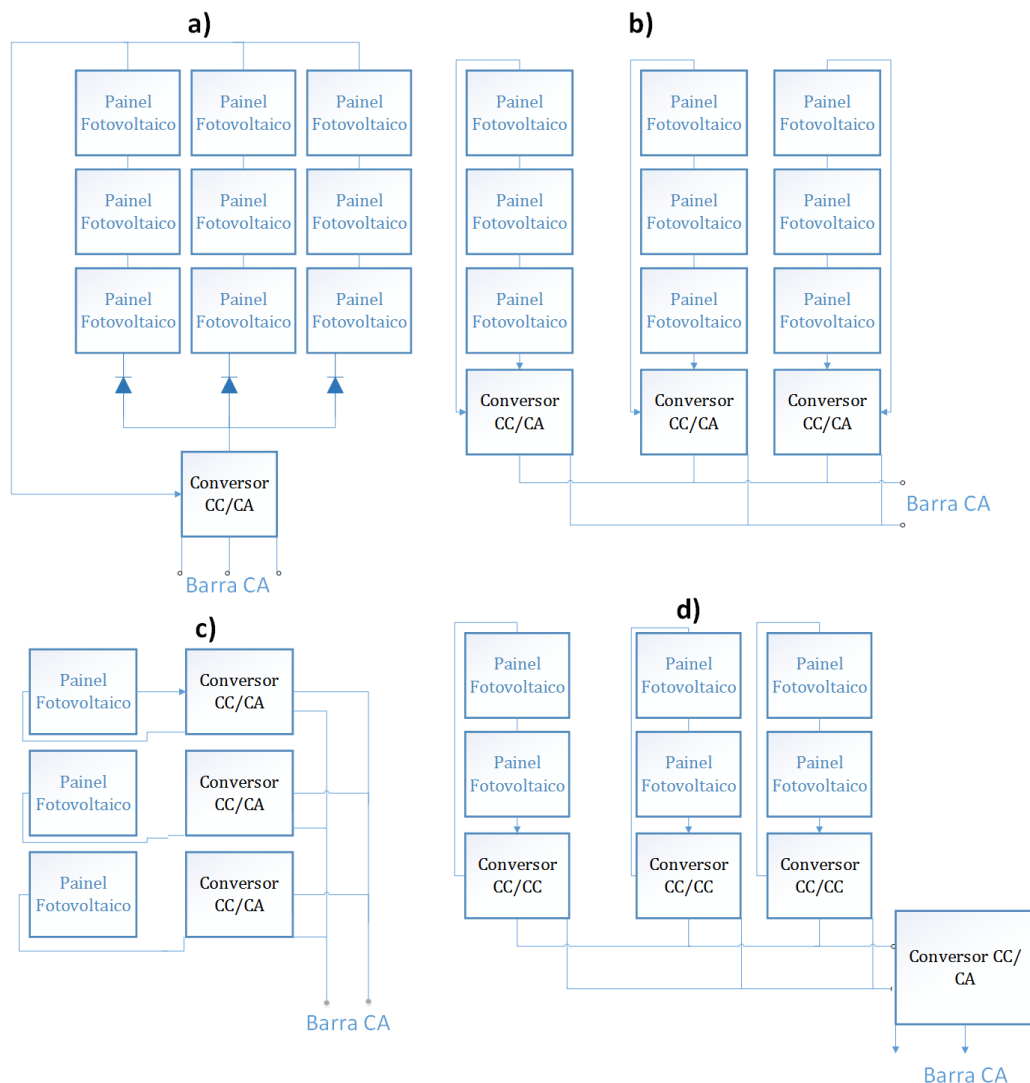
O sistema referente ao inversor módulo integrado é mostrado na Figura 16 c), na qual um módulo CA feito por um único painel solar possui seu próprio inversor conectado à rede. Neste modelo, não há perdas entre módulos fotovoltaicos e, como resultado, a perda de potência é bastante minimizada. É também possível obter uma potência máxima de um único módulo fotovoltaico, uma vez que possui seu próprio inversor e MPPT. A vantagem de um sistema com expansão facilitada é vista nessa configuração devido à estrutura modular. A principal desvantagem é a redução na eficiência total, devido à necessidade de uma maior amplificação de tensão e maiores custos de instalação. Entretanto, os custos podem ser reduzidos com produção em larga escala, levando a pequenas despesas de manutenção e varejo.

4.1.2.4 Inversor de múltiplas linhas

O inversor de múltiplas linhas é uma versão do inversor em linha e está representado na Figura 16 d), na qual cada linha, formada por alguns painéis solares, é acoplada a seu próprio conversor CC/CC com um MPPT individual e alimenta um único conversor CC/CA. Conseqüentemente, cada conjunto de painéis fotovoltaicos com um número de módulos reduzidos podem funcionar separadamente. As vantagens dos inversores de linha e de módulo integrado são combinadas aqui. Considerando que cada linha de painéis fotovoltaicos é controlada individualmente, a eficiência total do sistema é maior. Existem muitas vantagens nesses inversores de múltiplas linhas, tais como: redução de custo, flexibilidade, perda reduzida de energia devido ao MPPT local e ótima monitoração do sistema fotovoltaico.

Em virtude das limitações encontradas nas aplicações dos grandes inversores centrais (de potência maior que 100kW), a tecnologia mais aceita consiste em pequenos inversores em linha ou de múltiplas linhas, o que acaba por melhorar o MPPT de grandes grupos de painéis fotovoltaicos.

As topologias de inversores serão abordadas na próxima seção de forma resumida e no capítulo posterior maneira mais aprofundada.

Figura 16 – Topologias inversores *grid-tie* sem transformadores.

Fonte: adaptado de Islam, Mekhilef e Hasan (2015).

4.2 Inversores Tradicionais

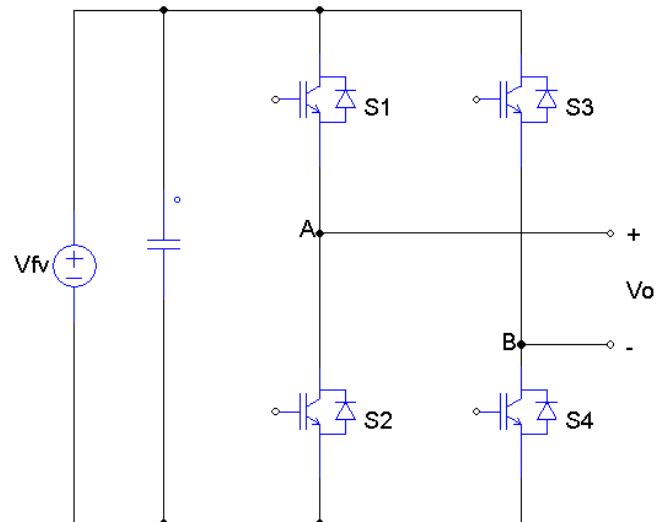
As topologias clássicas de inversores utilizadas como meio didático podem ser divididas entre duas categorias: inversores em meia ponte ou em ponte completa. As duas categorias serão aqui abordadas de forma breve, a fim de apresentá-las.

4.2.1 Inversores Ponte Completa

O inversor da Figura 17 apresenta uma topologia simples e tradicional, com reduzido número de componentes, assume um baixo custo e proporciona alta eficiência. Nesta topologia, os transformadores estão presentes no lado de baixa frequência, ou seja, é necessário um equipamento com grande volume e peso considerável, razão pela qual

estão cada vez mais sendo substituídos por transformadores de alta frequência ou até mesmo retirados do sistema em topologia sem transformadores, o qual será analisado posteriormente na presente digressão.

Figura 17 – Inversor ponte completa.



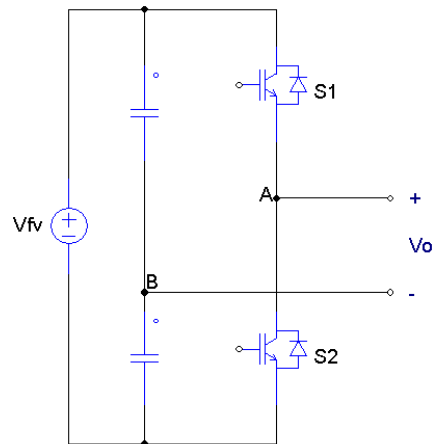
Fonte: autoria própria.

A fim de que se tenha os semicondutores chaveando de forma a obter uma senoide na saída, utilizam-se estratégias de modulação PWM *Pulse Width Modulation*. Tais estratégias permitem que se tenha a amostragem de um sinal de referência para que se possa, posteriormente, reconstruí-lo em potência devido a filtragem. Estratégias de modulação são constantemente estudadas e aprimoradas. Existem, portanto, diversas formas de se obter o sinal de saída desejado. No presente trabalho, optou-se pela modulação SPWM (*Sinusoidal Pulse Width Modulation*), a qual é vastamente utilizada e testada para inversores fotovoltaicos de baixo custo.

4.2.2 Inversores Meia Ponte

O inversor de meia ponte apresenta um custo inferior em relação ao inversor em ponte completa, devido ao reduzido número de chaves, como pode ser observado na Figura 18. Por outro lado, os esforços de corrente nos semicondutores serão sempre dobrados, já que a tensão aplicada na entrada do filtro é reduzida à metade e esse fator pode ser visto como a principal desvantagem quando comparado aos inversores de ponte completa. Para se obter a mesma tensão de saída nas duas topologias, um conversor *Boost* precisaria de um valor de tensão duas vezes maior na saída para alimentar o inversor de meia ponte. Outra alternativa seria utilizar o dobro de painéis fotovoltaicos.

Figura 18 – Inversor meia ponte.



Fonte: autoria própria.

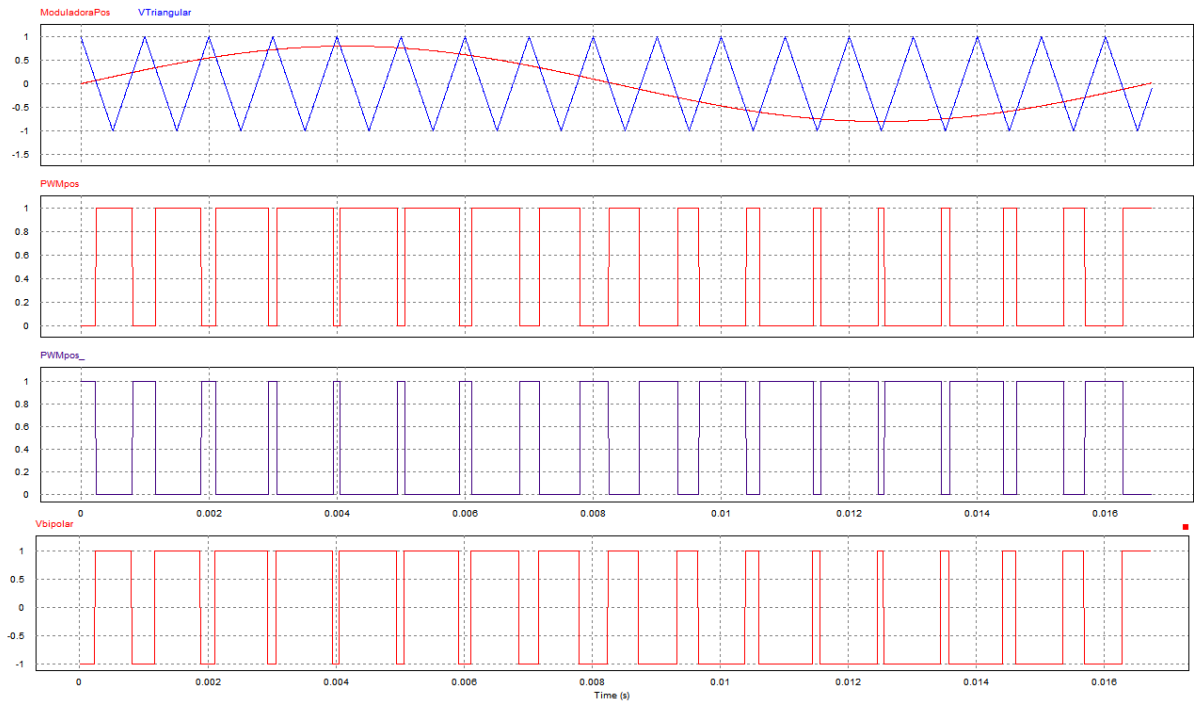
4.3 Estratégia de modulação: SPWM

Nessa seção, será abordada a forma de geração dos sinais de comando da estrutura clássica representada pela Figura 17. Há duas principais estratégias de modulação SPWM, a saber, a bipolar (dois níveis de tensão) e a unipolar (três níveis de tensão).

4.3.1 SPWM bipolar

A geração do SPWM bipolar pode ser realizada a partir da comparação de uma função moduladora (forma de onda da tensão da rede elétrica, porém com amplitude reduzida) com uma função portadora (forma de onda triangular com *duty cycle* 0.5 e $2V_{pp}$), como pode ser mostrado na Figura 19. A tensão da rede é de baixa frequência no Brasil, mais especificamente 60 Hz , enquanto a frequência da portadora está na faixa de dezenas de milhares de Hertz.

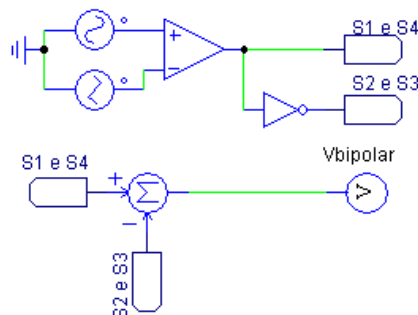
Figura 19 – Modulação SPWM bipolar.



Fonte: autoria própria.

Observa-se que, com essa estratégia de modulação, a tensão V_{AB} , representada pela variável "Vbipolar", é aplicada no filtro e assume apenas valores $+V_{cc}$ ou $-V_{cc}$. A tensão de modo comum nesse caso é constante, a variação de tensão no filtro é $2V_{cc}$ e a frequência de V_{AB} é a mesma da portadora. Para gerar esses sinais, utilizou-se o circuito da Figura 20.

Figura 20 – Circuito para geração dos sinais de chaveamento - modulação bipolar.

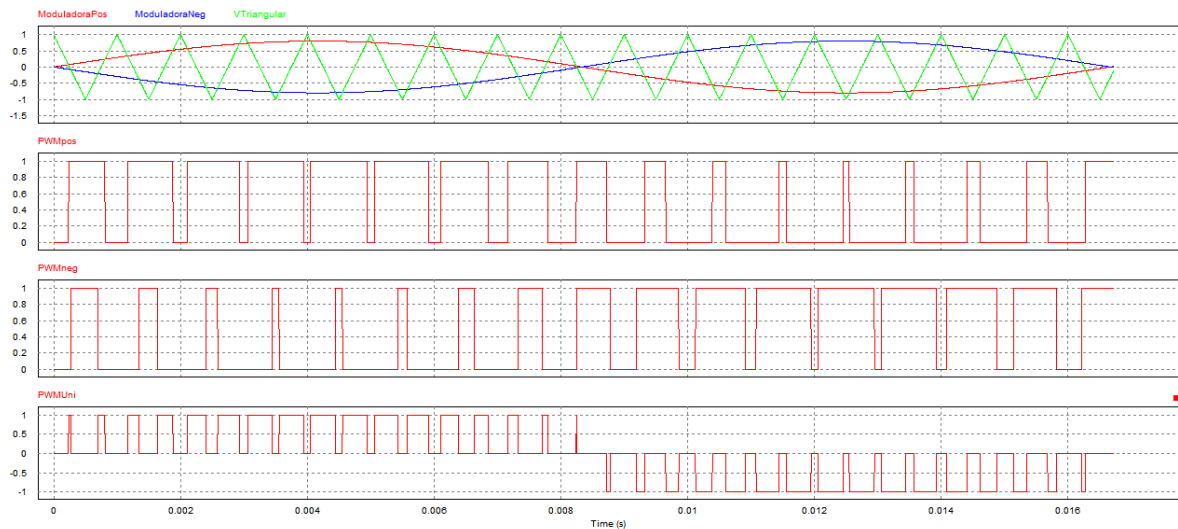


Fonte: autoria própria.

4.3.2 SPWM unipolar

A geração do SPWM unipolar pode ser realizada a partir da comparação de duas funções moduladoras, uma referenciada em 0 graus e outra defasada em 180 graus , com a função portadora vista anteriormente, como pode ser mostrado na Figura 21.

Figura 21 – Modulação SPWM unipolar.

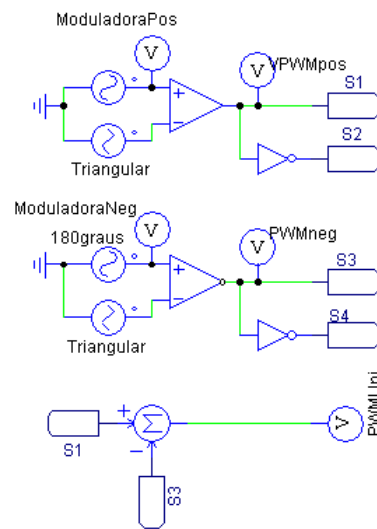


Fonte: autoria própria.

Cada comparador é responsável por mandar os comandos para um dos braços do inversor. Os IGBTs série operam um como complemento do outro para não curto circuitar o equipamento de geração alternativa de energia. Observa-se que com essa estratégia de modulação, a tensão V_{AB} representada pela variável " $V_{unipolar}$ " que é efetivamente aplicada no filtro, assume três valores $+V_{cc}$, $zero$ e $-V_{cc}$. A tensão de modo comum com essa topologia e modulação específica não é constante, o que não é desejável por conta da corrente de fuga. A derivada de tensão no filtro é V_{cc} e a frequência de V_{AB} é o dobro da portadora. Para gerar esses sinais, foi utilizado o circuito da Figura 22.

Para esse trabalho, será usada a modulação unipolar, uma vez que ela é gerada através da diferença entre a modulação de duas senoides, possibilitando obter uma frequência de saída com o dobro da portadora.

Figura 22 – Circuito para geração dos sinais de chaveamento - modulação unipolar.



Fonte: autoria própria.

4.4 Filtros

Tradicionalmente um filtro composto de um único indutor é utilizado na interface entre a rede de energia e a saída do inversor. Aliado a esse chamado filtro L , deve ser utilizado uma alta frequência de chaveamento para obter uma saída com atenuação suficiente das harmônicas causadas pela modulação PWM. Contrastando com esse filtro, uma alternativa mais recente de um passa-baixa é o filtro LCL , que possui como característica uma atenuação de harmônicas ainda melhor e com frequência de chaveamento menor, o que é desejado em aplicações de alta potência. Entretanto, esses sistemas LCL são filtros de terceira ordem e requerem uma estratégia de controle de corrente mais complexa para manter a estabilidade. No presente trabalho será apresentado a dedução para obtenção dos parâmetros dos filtros L e LCL , porém para fins de controle de corrente será considerado o filtro L .

4.4.1 Filtro L

4.4.1.1 Método do *Ripple* de Corrente

Segundo Kim e Kim (2008) o projeto do filtro L pela limitação do *ripple* da corrente de saída não é um processo trivial. Para topologias monofásicas em ponte completa com modulação SPWM unipolar, o projeto do filtro L é possível através de parâmetros como a frequência de chaveamento nos braços do inversor, a frequência fundamental da corrente,

a escolha do *ripple* desejado na corrente através do filtro, o índice de modulação, a tensão nominal e da potência nominal. Portanto, para que se obtenha a indutância desejada, a Equação 4.1 é utilizada.

$$L_{inv} = \frac{f_{rede} L_b}{f_{ab} RF} \sqrt{\frac{\pi}{3} \left\{ \frac{\pi}{4} \left(1 + \frac{3}{4} m_a^2 \right) - \frac{4}{3} m_a \right\}} \quad (4.1)$$

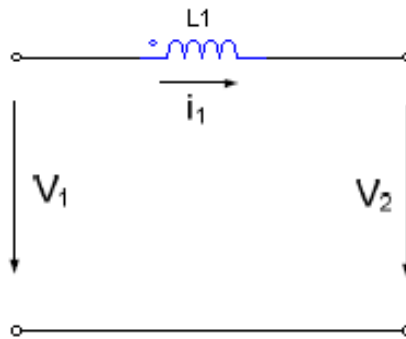
Onde f_{ab} é a frequência nos braços do inversor, f_{rede} frequência da rede, RF é o *ripple* desejável na corrente do indutor, m_a é o índice de modulação e L_b é dado pela Equação 4.2:

$$L_b = \frac{V^2}{P 2 \pi f_{rede}} \quad (4.2)$$

4.4.1.2 Método da Frequência de Corte

Em Sosa et al. (2014) o filtro L é projetado com base na frequência de corte da função de transferência do sistema, representado pela Figura 23.

Figura 23 – Topologia filtro L.



Fonte: autoria própria.

Onde a expressão que descreve o sistema pode ser vista conforme Equação 4.3:

$$G_L(s) = \frac{1}{L_1(s)} \quad (4.3)$$

A fim de mitigar as componentes harmônicas da corrente que circula pelo filtro, deve-se escolher uma frequência de corte adequada para tal. A expressão que é utilizada para encontrar essa frequência, sabendo que $s = jw$ e que a frequência de corte para filtros

de primeira ordem é no ponto onde a atenuação do módulo da equação de transferência é -3 dB , então pode-se encontrar essa frequência pela Equação 4.4.

$$20 \log|G_L(jw_c)| = -3,01 \text{ dB}$$

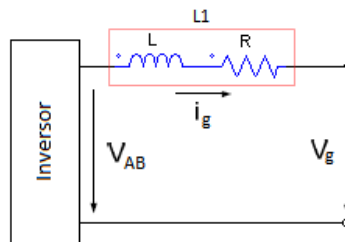
$$\sqrt{\frac{1}{L_1^2 w_c^2}} = 0,707 \quad (4.4)$$

Os dois métodos serão abordados posteriormente a fim de demonstrar os resultados obtidos.

4.4.1.3 Modelagem Inversor com Filtro L em Coordenadas DQ

O modelo matemático de um inversor monofásico em ponte H é visto nessa Seção. O modelo dinâmico dessas topologias é dado essencialmente pelo filtro de saída, conforme pode ser visto na Figura 24.

Figura 24 – Modelo dinâmico inversor com filtro L.



Fonte: autoria própria.

Onde R é a resistência interna do filtro indutivo.

A fim de descrever o modelo matematicamente, considerando fator de potência unitário e aplicando as equações de circuitos:

$$V_{ab} = L \frac{d}{dt} i_g + R i_g \quad (4.5)$$

Isolando-se a variável de interesse:

$$\frac{d}{dt} i_g = \frac{V_{ab} - R i_g}{L} \quad (4.6)$$

Em coordenadas dq, torna-se:

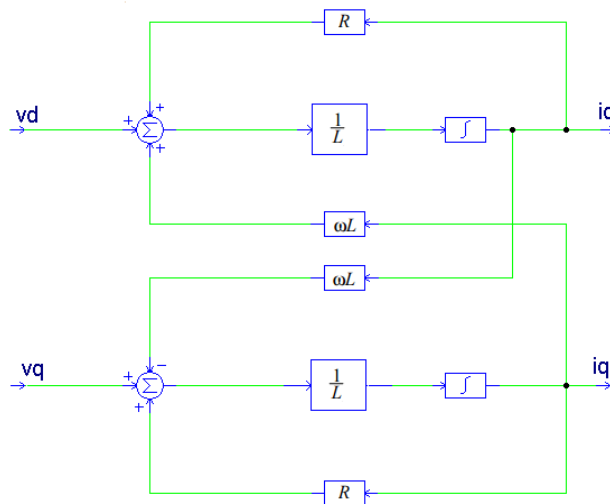
$$\begin{aligned} \frac{d}{dt} i_d - \omega i_q &= \frac{-R i_d - v_d}{L} \\ \frac{d}{dt} i_q + \omega i_d &= \frac{-R i_q - v_q}{L} \end{aligned} \quad (4.7)$$

Em forma matricial:

$$\begin{bmatrix} \frac{d i_d}{dt} \\ \frac{d i_q}{dt} \end{bmatrix} = \begin{bmatrix} -\frac{R}{L} & \omega \\ -\omega & -\frac{R}{L} \end{bmatrix} \begin{bmatrix} i_d \\ i_q \end{bmatrix} - \begin{bmatrix} \frac{1}{L} & 0 \\ 0 & \frac{1}{L} \end{bmatrix} \begin{bmatrix} v_d \\ v_q \end{bmatrix} \quad (4.8)$$

A representação por diagrama de blocos do inversor é dada conforme Figura 25:

Figura 25 – Diagrama de blocos inversor.



Fonte: autoria própria.

Observa-se o acoplamento entre as correntes i_d e i_q . Isto significa que a variação em qualquer uma delas provocará uma variação na outra, tornando o controle mais difícil.

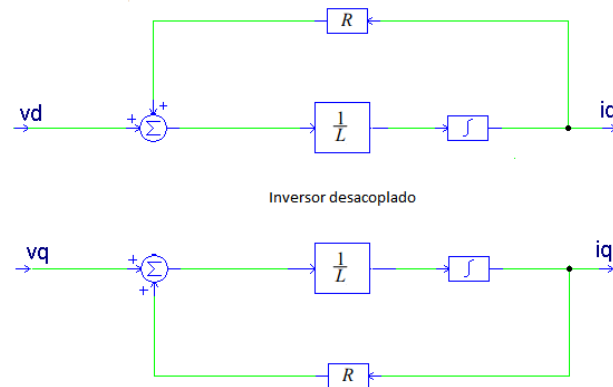
Com a finalidade de obter equações dinâmicas desacopladas, onde as variáveis i_d e i_q possam ser controladas independentemente, retira-se o termo que provoca o acoplamento. Posteriormente, será visto como essa alteração é compensada.

Logo:

$$\begin{bmatrix} \frac{d i_d}{dt} \\ \frac{d i_q}{dt} \end{bmatrix} = \begin{bmatrix} -\frac{R}{L} & 0 \\ 0 & -\frac{R}{L} \end{bmatrix} \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \begin{bmatrix} \frac{1}{L} & 0 \\ 0 & \frac{1}{L} \end{bmatrix} \begin{bmatrix} v_d \\ v_q \end{bmatrix} \quad (4.9)$$

Através dessa simplificação, obtém-se o diagrama demonstrado na Figura 26:

Figura 26 – Diagrama de blocos inversor desacoplado.



Fonte: autoria própria.

4.4.2 Controle de Corrente para Operação *Grid-Tie*

Para que se tenha um inversor que atue de forma a injetar potência na rede, é necessário um controle de corrente, caso o contrário a rede é que fornecerá potência para o conversor, tendo em vista que se trata de um barramento que tende ao infinito. É necessário, também, um controle na tensão de entrada, para que o barramento de entrada se mantenha com o valor de tensão constante. No presente trabalho, será considerada uma tensão constante aplicada ao inversor, desenvolvendo-se somente o controle de corrente.

O controle de corrente em um referencial girante (coordenadas dq) é adequado para compensadores do tipo Proporcional-Integral (PI), pois essa transformação possui uma saída CC e esses controladores uma excelente resposta em regime permanente, baixo *ripple* na corrente e harmônicas bem definidas. Além disso, quando controlam variáveis CC, reduzem o erro estacionário a zero. Este fato não é verdadeiro quando controladores PIs são aplicados para controlar grandezas sinusoidais, uma vez que, nesse caso, o sistema permanece com um erro inerente de fase e amplitude. Em razão disto, utilizar as transformadas dq é uma solução largamente utilizada para realizar o controle dessa grandeza (ABDALRAHMAN; ZEKRY; ALSHAZLY, 2012).

O controlador Proporcional (P) produz uma resposta em função do erro: à medida que o erro aumenta, a saída do controlador também aumenta. O efeito do ganho proporcional diminui quando o erro se aproxima de zero, para o qual não converge. Desta forma, tem-se um erro estático em regime permanente. Um compensador somente com ação Integral (I) elimina o erro estático com a introdução de um polo na origem, mas torna a resposta do sistema mais lenta. De forma a se valer das vantagens dos dois controladores, escolheu-se o controlador PI.

A função de transferência do PI é descrita por:

$$G_{Pi}(s) = \frac{U(s)}{E(s)} = k_p \frac{s + \frac{K_i}{K_p}}{s} \quad (4.10)$$

Assim, considerando-se a planta do inversor desacoplada e o controlador PI, a função de transferência em malha fechada é representada por:

$$G_{MF}(s) = \frac{I(s)}{I_{ref}(s)} = \frac{\frac{K_p}{L} s + \frac{K_i}{L}}{s^2 + \frac{(R+K_p)}{L} s + \frac{K_i}{L}} \quad (4.11)$$

A resistência interna do filtro indutivo (R) pode ser desconsiderada.

Lembrando que a representação de um sistema de segunda ordem no domínio da frequência é:

$$G(s) = \frac{2 \zeta \omega_n s + \omega_n^2}{s^2 + 2 \zeta \omega_n s + \omega_n^2} \quad (4.12)$$

Substituindo-se s por $j \omega_c$, onde ω_c é a largura de faixa da banda passante, tem-se:

$$G(j \omega_c) = \frac{2 \zeta \omega_n (j \omega_c) + \omega_n^2}{(j \omega_c)^2 + 2 \zeta \omega_n (j \omega_c) + \omega_n^2} \quad (4.13)$$

Na frequência de corte:

$$20 \log|G(j \omega_c)| = -3,01 \text{ dB} \quad (4.14)$$

A partir da Equação 4.14, chega-se a:

$$G(j \omega_c) = \frac{\sqrt{2 \zeta \omega_n (j \omega_c) + \omega_n^2}}{\sqrt{(j \omega_c)^2 + 2 \zeta \omega_n (j \omega_c) + \omega_n^2}} \quad (4.15)$$

Utilizando-se as Equações 4.11 e 4.15, obtém-se as equações para os ganhos de interesse, como pode ser visto em:

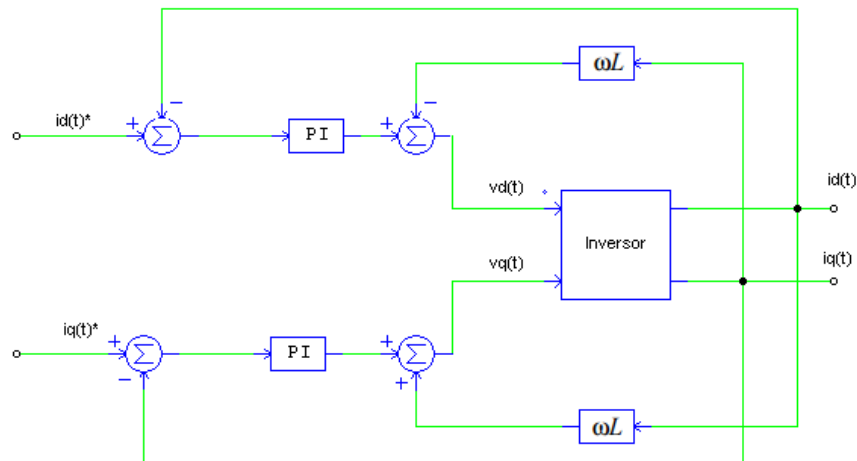
$$K_p = \frac{2 \zeta \omega_c L}{\sqrt{2 \zeta^2 + 1} + \sqrt{(1 + 2 \zeta^2)^2 + 1}} \quad (4.16)$$

$$K_i = L \left(\frac{\omega_c}{\sqrt{2 \zeta^2 + 1} + \sqrt{(1 + 2 \zeta^2)^2 + 1}} \right)^2 \quad (4.17)$$

Anteriormente, optou-se por desacoplar as componentes da corrente, tornando o bloco do inversor simplificado, para que o controle também ficasse mais simples. Na Figura

27, observa-se o diagrama do sistema com o controlador PI e o bloco do inversor, com realimentação de corrente multiplicado por uma constante ωL , para que o desacoplamento possa ser feito.

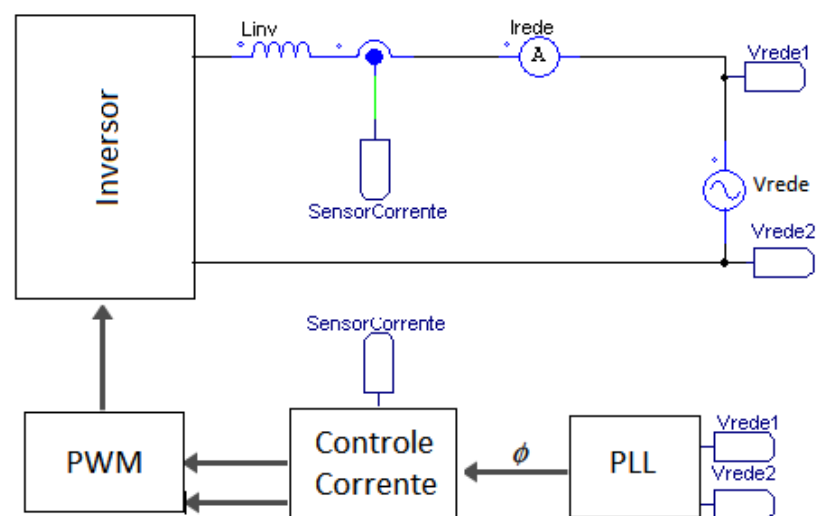
Figura 27 – Diagrama de blocos do inversor em conjunto com a malha de corrente.



Fonte: autoria própria.

A Figura 28 traz uma visão completa do sistema que está sendo desenvolvido no presente texto.

Figura 28 – Diagrama de funcionamento do sistema.



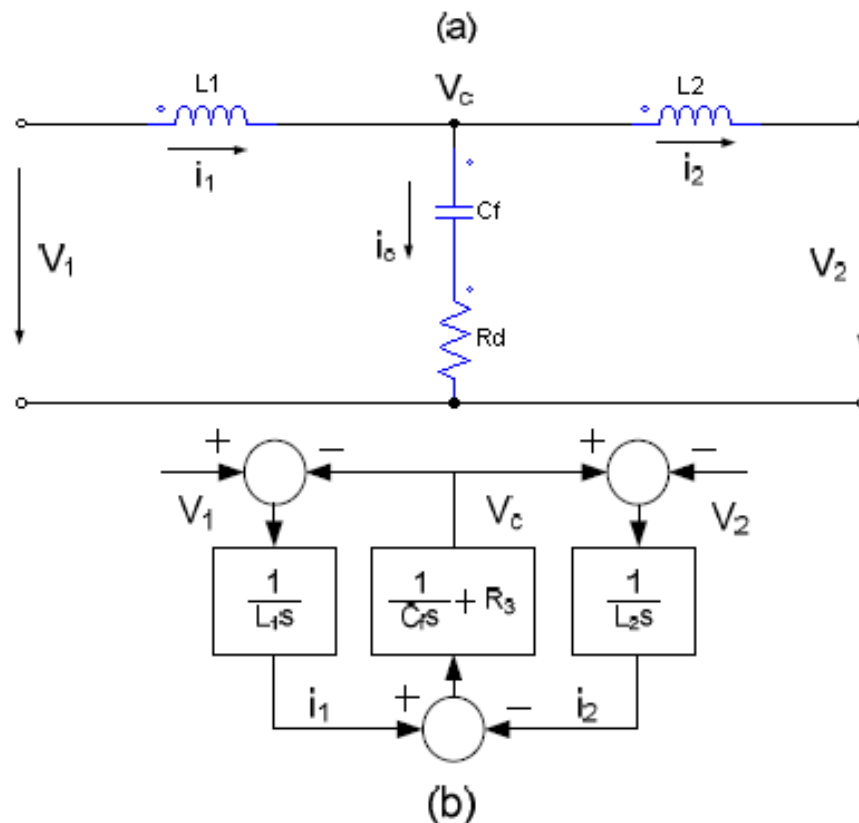
Fonte: autoria própria.

As topologias de inversores serão analisadas no Capítulo 5, bem como a lógica de modulação PWM utilizada. O PLL foi desenvolvido na Subseção 3.3.0.3 e comprovado na Seção 6.3 e o bloco de corrente na Seção 6.11.

4.4.3 Filtro LCL

Conforme citado anteriormente, aqui será apresentado o método de projeto do filtro *LCL* para os inversores em estudo. A topologia, de acordo com a própria denominação, é composta por dois indutores e um capacitor. Utiliza-se, ainda, um resistor em série com o capacitor para atenuação do pico da frequência de ressonância, esquemático ilustrado na Figura 29.

Figura 29 – a) Topologia Filtro LCL b) Função de transferência em diagrama de blocos.



Fonte: autoria própria.

As equações básicas que descrevem o circuito são:

$$I_2 = I_1 - I_c \tag{4.18}$$

$$I_1 = \frac{V_1 - V_c}{sL_1} \quad (4.19)$$

$$I_c = \frac{V_c}{\frac{1}{sC_f + R_d}} \quad (4.20)$$

$$V_c = I_2 s L_2 \quad (4.21)$$

Depois de tratar algebricamente, encontra-se a função de transferência abaixo:

$$\frac{I_2(s)}{V_1(s)} = \frac{1 + R_d C_f s}{C_f L_1 L_2 s^3 + C_f R_d (L_1 + L_2) + (L_1 + L_2) s} \quad (4.22)$$

No presente trabalho, está sendo considerado a tensão RMS da rede com $V_g = 127V$ e potência do inversor P_N de $3kW$, tensão dos painéis V_{CC} de $226V$ e frequência de chaveamento f_s de $7,5kHz$. Uma vez definido os parâmetros necessários, segue-se o projeto do filtro com base em (CHA; VU, 2010) e (REZNIK et al., 2012). Primeiramente, é necessário calcular a impedância e capacitância base:

$$Z_b = \frac{V_g^2}{P_N} \quad (4.23)$$

$$C_b = \frac{1}{\omega_g Z_b} \quad (4.24)$$

Uma vez calculado esses dois parâmetros, é o momento de definir o primeiro indutor, do lado do inversor L_1 .

$$L_1 = \frac{V_{CC}}{4I_{pico}\Delta_{ripple}f_s}(1 - ma)ma \quad (4.25)$$

Onde ma é o índice de modulação do sistema. Para que se obtenha a corrente de pico, I_{pico} , aplica-se a definição clássica demonstrado pela Equação 4.26:

$$I_{pico} = \frac{P_N \sqrt{2}}{V_g} \quad (4.26)$$

O projeto da capacitância do filtro tem como o fato de que a máxima variação aceitável no fator de potência aceitável pela rede é 5%. Logo a capacitância do filtro pode ser calculada pela multiplicação desse valor com a capacitância base conforme visto na Equação 4.27 (KAHLANE; HASSAINE; KHERCHI,).

$$C_f = 0.05 C_b \quad (4.27)$$

A Equação 4.28 descreve o comportamento da indutância, L_2 , que fica no lado da rede.

$$L_2 = \frac{\sqrt{\frac{1}{k_a^2} + 1}}{C_f (f_s 2\pi)^2} \quad (4.28)$$

Onde, segundo Reznik et al. (2012) k_a é a atenuação desejada entre as harmônicas geradas pelo inversor sobre as injetadas na rede. O valor de k_a escolhido nesse caso foi escolhido $k_a = 20\%$.

Para que se tenha um filtro passa-baixa atuando na frequência correta, a frequência de corte do mesmo precisa estar pelo menos uma década acima da frequência da rede e abaixo da metade da frequência de chaveamento, ou seja, a frequência de corte é dada pela inequação abaixo:

$$10f_g < f_{res} < \frac{f_s}{2}$$

A relação da frequência de ressonância do filtro é dado por:

$$\omega_{res} = \sqrt{\frac{L_1 + L_2}{L_1 L_2 C_f}} \quad (4.29)$$

E projeto do o resistor de *damping* que está conectado em série com o capacitor é dado pela Equação 4.30:

$$R_f = \frac{1}{3\omega_{res} C_f} \quad (4.30)$$

O filtro calculado com base no projeto desenvolvido aqui, será visto na Subseção 6.2 junto ao capítulo dos resultados.

4.5 Capacitor de Entrada

Segundo Luis et al. (2014) o capacitor de entrada C_e , também chamado de *DC-Link Capacitor*, é dimensionado de forma a reduzir significativamente as oscilações de tensão na entrada do inversor e as variações ao redor do ponto de operação do painel solar. Esse capacitor contribui para a performance do sistema e tem uma resposta dinâmica estável quando é aplicado um nível de controle de tensão.

Um dos critérios utilizados para se dimensionar esse capacitor é limitando as flutuações de tensão em 5% do nível de operação dos painéis no MPP. Ou seja, conforme pode ser visto na Equação 4.31.

$$\Delta V_{Mpp} = 0.05 V_{Mpp} \quad (4.31)$$

A relação que limita a variação da tensão no MPP é função da frequência da rede, da potência e da capacitância desse capacitor, conforme visto na Equação 4.32.

$$\Delta V_{Mpp} = \frac{P_{FV}}{2 f_g C_e V_{Mpp}} \quad (4.32)$$

5 Análise Qualitativa de Topologias sem Transformador

Com a intenção de utilizar inversores para atuar em sistemas monofásicos residenciais e comerciais de geração fotovoltaica conectados à rede elétrica, usualmente são utilizadas topologias em ponte. Em aplicações de baixa potência como essas, é possível adotar topologias com isolamento galvânica entre os painéis fotovoltaicos e a rede elétrica da concessionária. Como já abordado na Seção 4.1.2, a retirada de um transformador de baixa frequência reduz as perdas de potência, custo e tamanho do conversor. Por outro lado, na ausência da isolamento fornecida pelo mesmo, uma grande corrente de fuga pode surgir devido às capacitâncias parasitas presentes no módulo fotovoltaico. Essa corrente tende a causar problemas funcionais no painel fotovoltaico, a dizer, a queima de componentes, problemas de segurança uma vez que o painel estará energizado em sua superfície, podendo ocasionar injúrias a alguma pessoa, aumento da EMI (*Electromagnetic Interference*) e consequente redução na qualidade da energia (BARATER; LORENZANI, 2009).

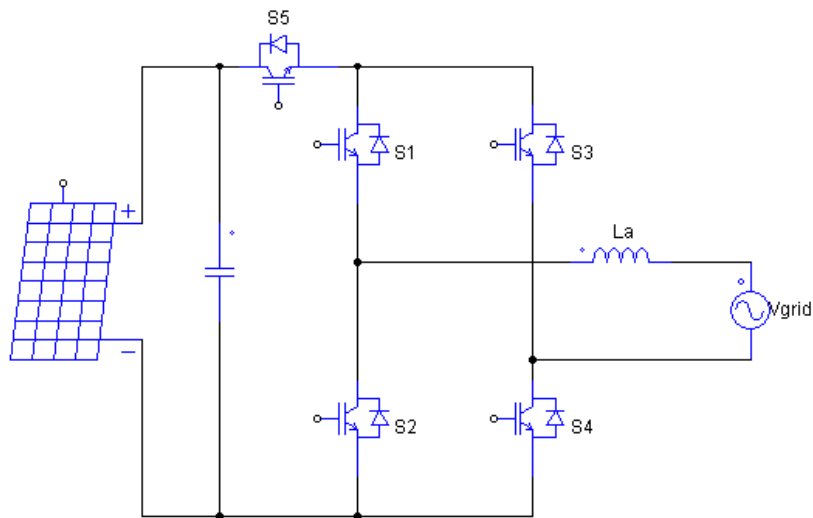
Para contornar esse problema, utiliza-se topologias que isolam eletricamente o elemento de geração alternativa de energia durante o chamado estado de roda livre. Nesse capítulo será abordado a análise qualitativa das topologias que possuem maior aceitação e utilização no mercado nos dias de hoje.

5.1 Topologia H5 em Ponte completa

A topologia com 5 IGBTs *Insulated Gate Bipolar Transistor*, vide Figura 30, é uma das mais consolidadas no mercado. Pertencente a classificação de topologias de inversores, a dizer, *Zero State decoupled transformerless topologies*, ou, em tradução livre: "topologia de desacoplamento no estado nulo", essa classificação se encaixa em topologias que desacoplam o módulo fotovoltaico da rede durante o estado de roda livre. Também nas características desta pode-se destacar simplicidade na estrutura do circuito, menor tensão CC no barramento comparado a meia ponte, baixo custo e alta eficiência.

Essa topologia tem como ponto forte a estratégia de não utilizar transformador como na topologia tradicional. Isso é possível por possuir o modo de roda livre para desacoplamento do painel com a rede reduzindo a corrente de fuga do painel fotovoltaico. Essa estratégia é factível pela adição do semicondutor S5 e por um chaveamento assimétrico. Esse é feito de forma que o semicondutor S5 sempre esteja sincronizado, respectivamente, em alta frequência, com os semicondutores S2 e S4. Por exemplo, para o semiciclo positivo, tem-se chaveado em alta frequência os dispositivos S5 e S4 e para o semiciclo negativo, em

Figura 30 – Estrutura topologia H5.



Fonte: autoria própria.

alta frequência, S5 e S2. Os dispositivos S1 e S2 são chaveados na frequência fundamental (60 Hz) da senoide de referência de forma a somente permitir a passagem de corrente do painel para a rede durante o semiciclo relacionado ao mesmo, i.e. S1 para semiciclo positivo e S2 para o negativo. Para um melhor entendimento, todos os modos de operação da estrutura apresentada são descritos.

Modo 1 :

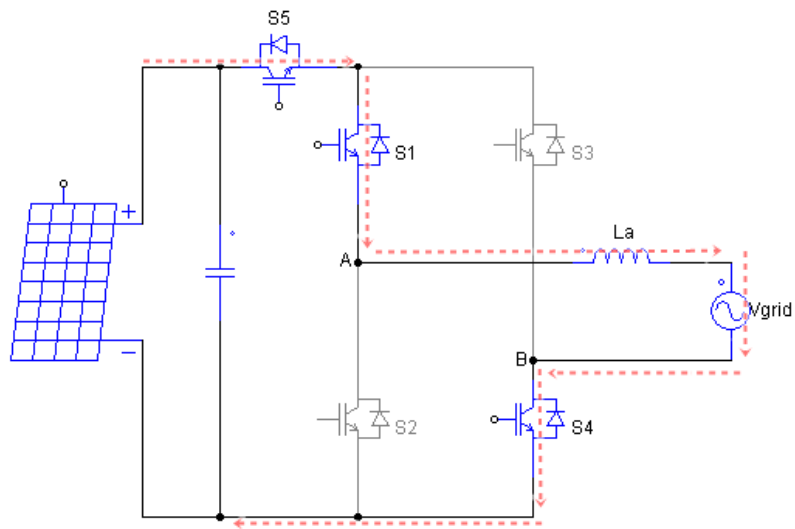
Com estratégia de chaveamento assimétrico, nesse primeiro modo de operação, arbitrou-se o semiciclo positivo onde a corrente percorre o sentido demonstrado na Figura 31 . Os IGBTs S5 e S4 são chaveados utilizando a técnica de modulação SPWM com a portadora triangular, no semiciclo positivo da senoide. Esse modo opera quando a modulação de alta frequência está em estado alto. Para esse semiciclo o semicondutor S1 mantém-se em estado alto durante todo semiciclo vide Figura 31:

Modo 2 :

Para os momentos em que a modulação de alta frequência, ainda no semiciclo positivo, não fica em estado alto, ocorre o estado de roda livre. Esse estado caracteriza-se por desacoplar ohmicamente a rede do painel fotovoltaico e pode ser demonstrado através da Figura 32:

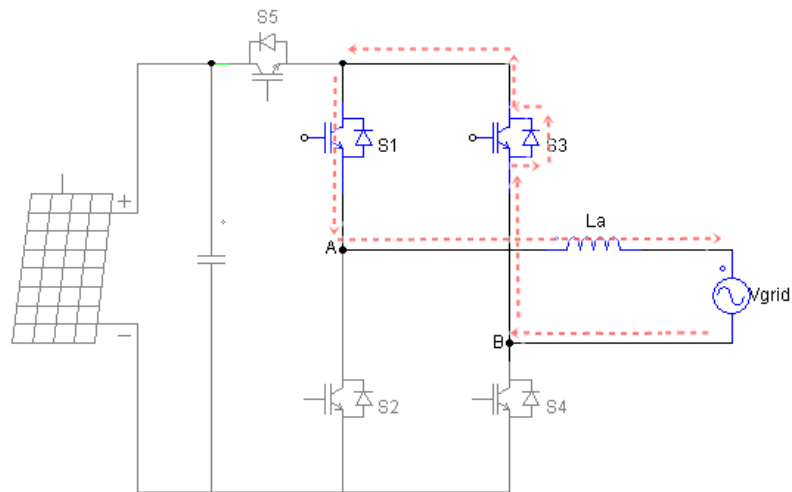
Para ilustrar esses dois primeiros modos de funcionamento da topologia H5, observe-se o trem de pulsos para os chaveamentos dos IGBTs na Figura 33. O chaveamento

Figura 31 – Estrutura topologia H5 modo 1.



Fonte: autoria própria.

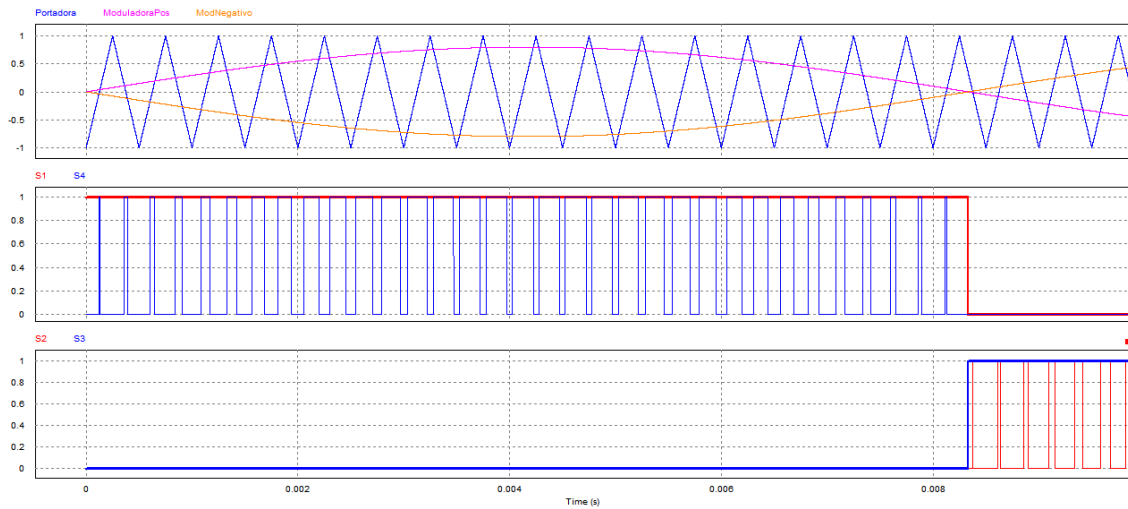
Figura 32 – Estrutura topologia H5 modo 2.



Fonte: autoria própria.

de S5 é idêntico ao de S4 para o semiciclo positivo e o estado de roda livre ocorre quando S4 está em estado zero.

Figura 33 – Trem de pulsos ilustrativos para o semiciclo positivo arbitrado H5.

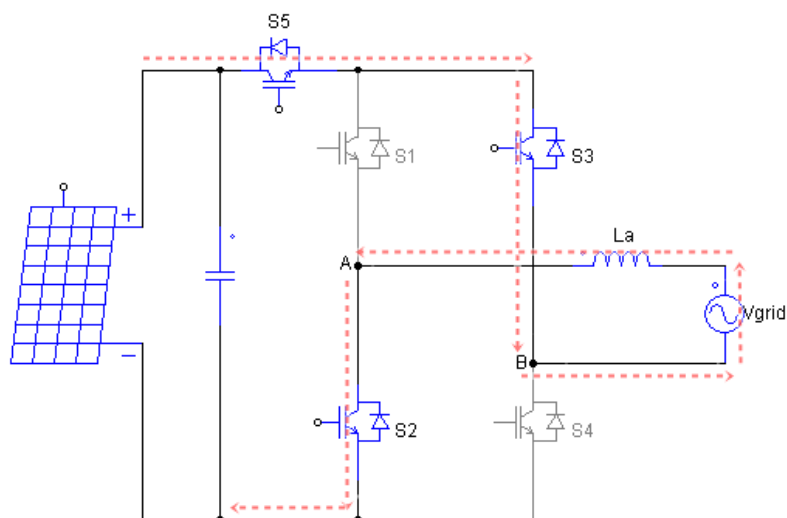


Fonte: autoria própria.

Modo 3 :

Com estratégia de chaveamento assimétrico, nesse modo a corrente percorre o sentido negativo, demonstrando na Figura 34 . Os IGBTs S5 e S2 são chaveados utilizando a técnica de modulação SPWM com a portadora triangular, no semiciclo negativo da senoide. Esse modo opera quando a modulação de alta frequência está em estado alto. O semicondutor S3 mantém-se em estado alto durante todo semiciclo vide Figura 34:

Figura 34 – Estrutura topologia H5 modo 3.

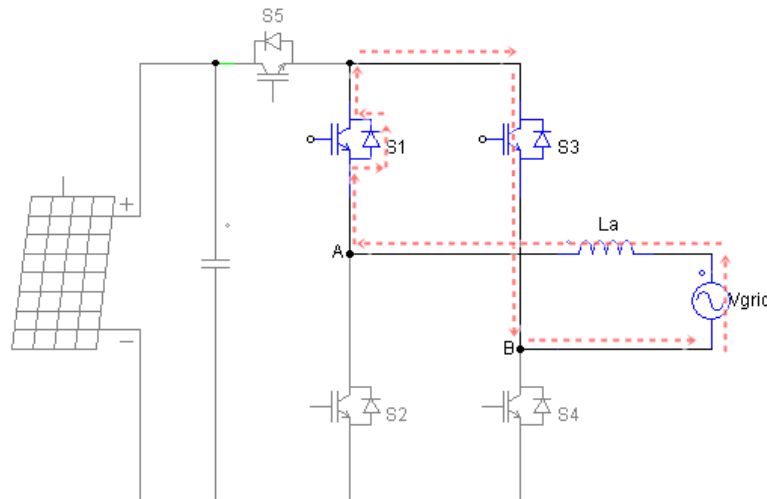


Fonte: autoria própria.

Modo 4 :

Para os momentos em que a modulação, no semiciclo negativo, não fica em estado alto, ocorre o estado de roda livre. Esse estado caracteriza-se por desacoplar ohmicamente a rede do painel fotovoltaico. Este fato ajuda a evitar transientes de alta tensão e aprimora o comportamento da compatibilidade eletromagnética *EMC*, vide 35:

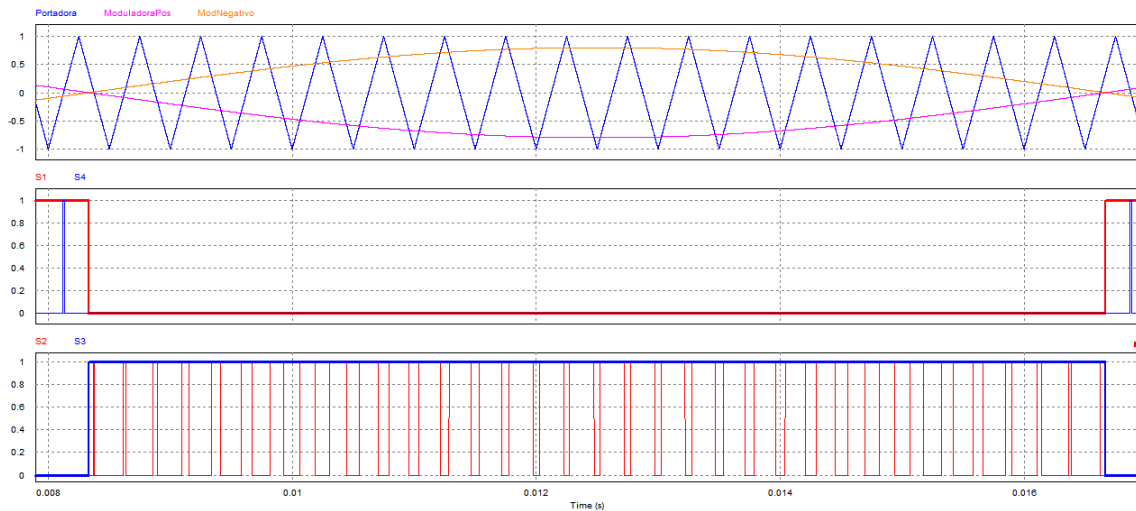
Figura 35 – Estrutura topologia H5 modo 4.



Fonte: autoria própria.

Para ilustrar os dois últimos modos de operação, observa-se o trem de pulsos para os chaveamentos dos IGBTs na Figura 36. O chaveamento de S5 é idêntico ao de S2 para o semiciclo negativo e o estado de roda livre ocorre quando S2 está em estado zero.

Figura 36 – Trem de pulsos ilustrativos para o semiciclo negativo arbitrado H5.



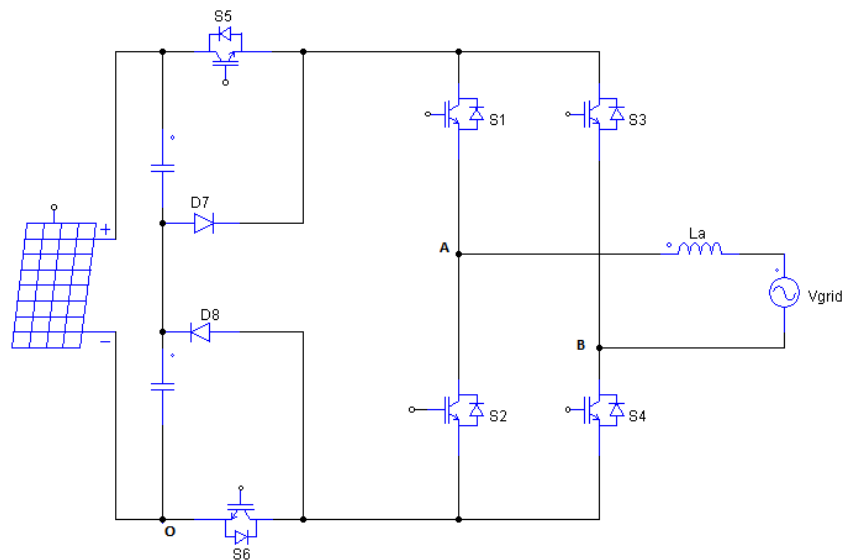
Fonte: autoria própria.

5.2 Topologia H6 em Ponte completa

Essa topologia é composta de 6 IGBTs conforme visto na Figura 37. Pertencente a uma das atuais classificações de topologias de inversores, a dizer, *Zero-state mid-point clamped transformless topologies* ou, em tradução livre: "topologias sem transformadores grampeada no ponto médio durante o estado desacoplado", essa classificação se dá a topologias que desacoplam o módulo fotovoltaico da rede durante o estado de roda livre e tem sua tensão grampeada por diodos na entrada junto a um divisor capacitivo.

Embora possua um semicondutor a mais comparado à topologia H5, aumentando assim as perdas por condução, esse semicondutor diminui a corrente de fuga, pois mantém a tensão de modo comum sem variação. A estratégia de modulação dessa topologia é feita de forma que os semicondutores S5 e S6 sempre estejam sincronizados e chaveados em alta frequência. Para o semiciclo positivo, mantém-se os transistores S1 e S4 chaveados em conjunto com a frequência fundamental, ou seja, ligados durante todo este semiciclo. Os outros transistores S2 e S3 comutam em alta frequência e complementares a S5 e S6. Na situação em que S5 e S6 estão acionados, $V_{AB} = V_{FV}$ e a corrente no indutor, que flui por S5, S1, S4 e S6, aumenta. Quando S5 e S6 estão desligados, S2 e S3 estão acionados, então a corrente se divide em dois caminhos: S1 e o diodo de roda livre de S3 e S4 e o diodo de roda livre de S2. Os diodos D1 e D2 fixam as tensões V_{AO} e V_{BO} para $\frac{V_{FV}}{2}$. No semiciclo negativo, S1 e S4 comutam em alta frequência e complementarmente com S5 e S6. Os IGBTs S2 e S3 estão sempre acionados nesse semiciclo. A tensão V_{AB} é $-V_{FV}$ e a corrente no indutor agora decresce.

Figura 37 – Estrutura topologia H6.



Fonte: autoria própria.

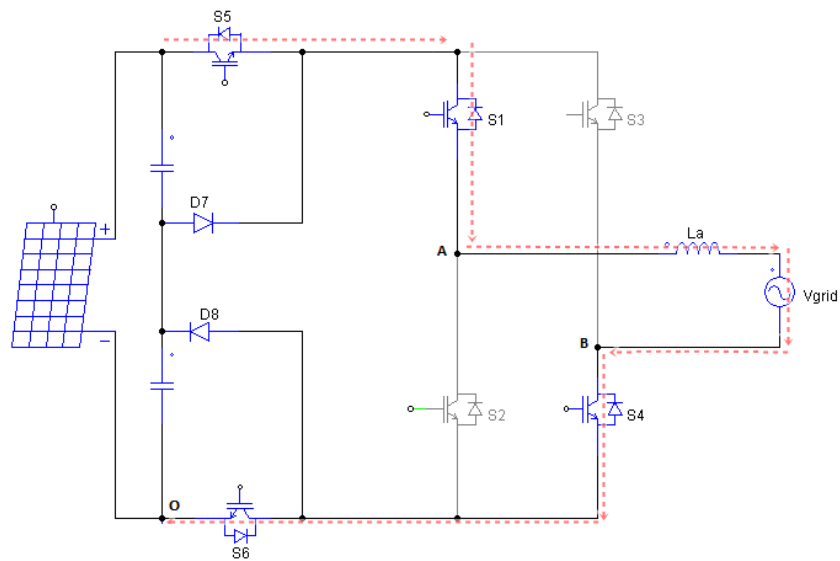
Modo 1 :

Nesse primeiro modo de operação, arbitrou-se o semiciclo positivo onde a corrente percorre o sentido demonstrando na Figura 38 . Os IGBTs S5 e S6 são chaveados utilizando a técnica de modulação SPWM unipolar com a portadora triangular, no semiciclo positivo da senoide. Esse modo opera quando a modulação de alta frequência está em estado alto. Os semicondutores S1 e S4 mantém-se em estado alto durante todo semiciclo vide Figura 38:

Modo 2 :

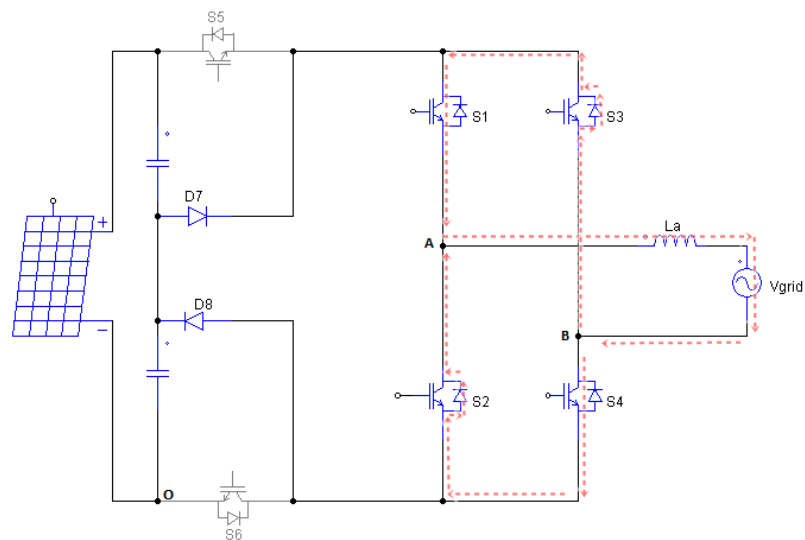
Para os momentos em que a modulação, ainda no semiciclo positivo, não fica em estado alto, ocorre o estado de roda livre. Esse estado caracteriza-se por desacoplar ohmicamente a rede do painel fotovoltaico. Este fato ajuda a evitar transientes de alta tensão e aprimora o comportamento da compatibilidade eletromagnética *EMC*, vide Figura 39. As duas chaves S5 e S6 são colocadas em estado 0, a corrente divide-se nos caminhos S1 e o diodo de S3, S4 e diodo de S2.

Figura 38 – Estrutura topologia H6 modo 1.



Fonte: autoria própria.

Figura 39 – Estrutura topologia H6 modo 2.

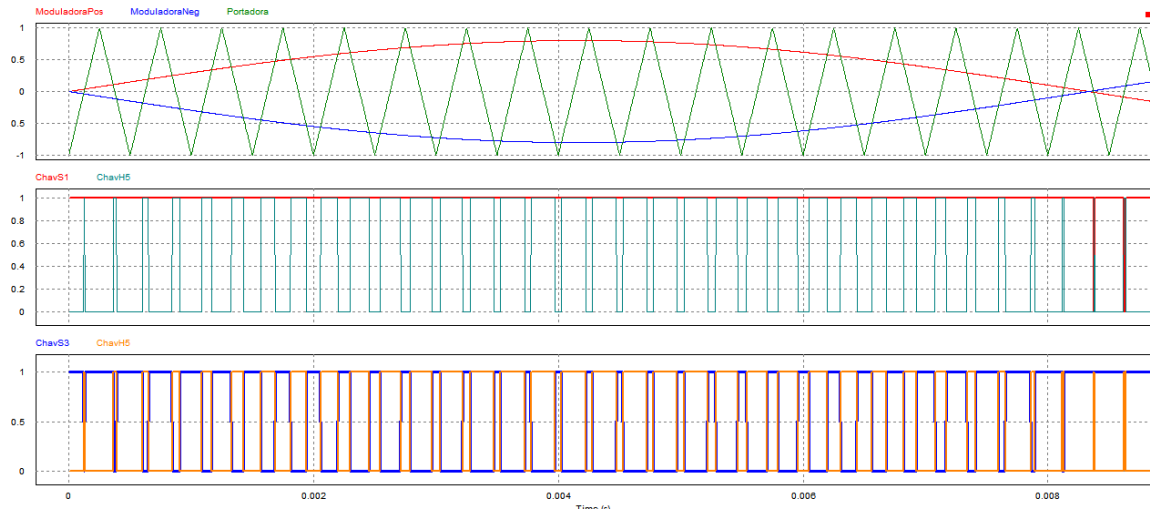


Fonte: autoria própria.

Para ilustrar esses dois primeiros modos de funcionamento da topologia H6, observe o trem de pulsos para os chaveamentos dos IGBTs na Figura 40. O chaveamento de S1 é idêntico ao de S4, assim como o chaveamento de S5 é idêntico ao de S6, o chaveamento de S2 idêntico ao de S3. Particularmente para o semiciclo positivo S2 e

S3 são complementares a S5 e S6 e o estado de roda livre ocorre quando S5 e S6 estão em estado zero.

Figura 40 – Trem de pulsos ilustrativos para o semiciclo positivo arbitrado de H6.



Fonte: autoria própria.

Modo 3 :

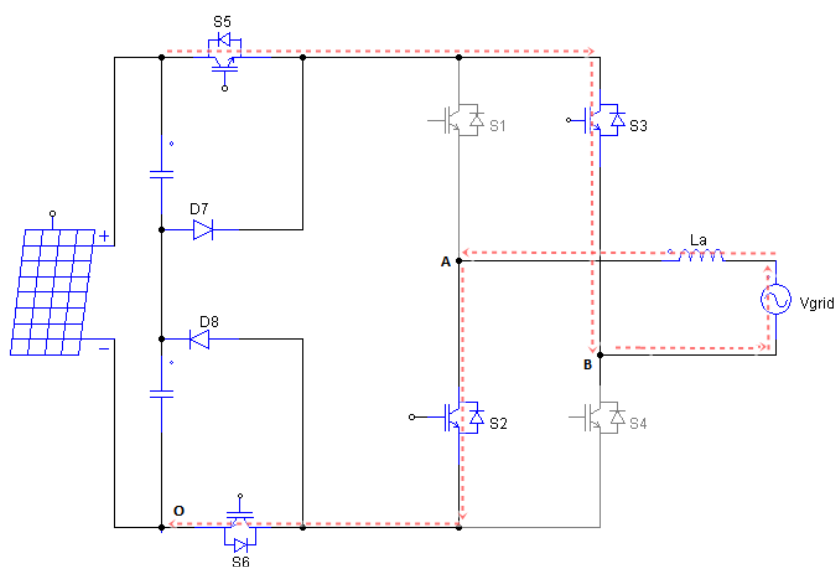
Nesse modo, a corrente percorre o sentido negativo, demonstrando na Figura 41. Os IGBTs S5 e S6 são chaveados utilizando a técnica de modulação SPWM unipolar com a portadora triangular, no semiciclo negativo da senoide. Esse modo opera quando a modulação de alta frequência está em estado alto para S5 e S6. Os semicondutores S2 e S3 mantêm-se em estado alto durante todo semiciclo vide Figura 41:

Modo 4 :

Para os momentos em que a modulação, ainda no semiciclo negativo, não fica em estado alto, ocorre o estado de roda livre. As duas chaves S5 e S6 são colocadas em estado 0, a corrente, nesse modo de operação, divide-se nos caminhos S3 e o diodo de S1, S2 e diodo de S4 vide Figura 42.

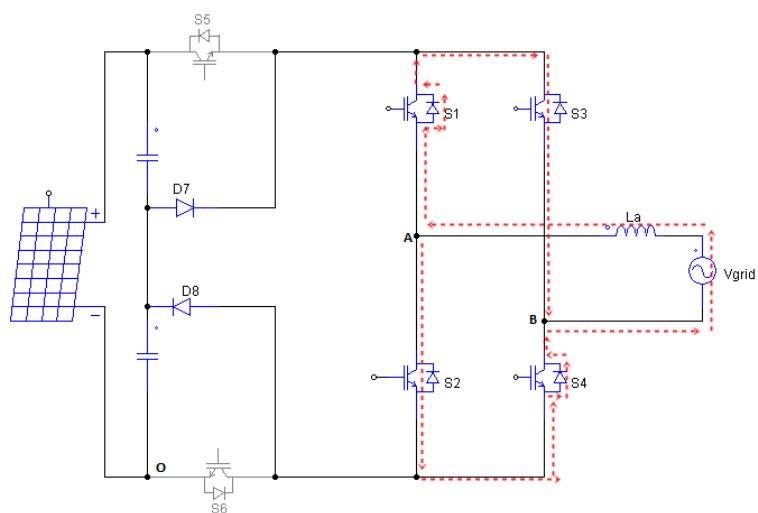
Para ilustrar esses dois primeiros modos de funcionamento da topologia H6, observe-se o trem de pulsos para os chaveamentos dos IGBTs na Figura 43. Para o semiciclo negativo S1 e S4 são complementares a S5 e S6.

Figura 41 – Estrutura topologia H6 modo 3.



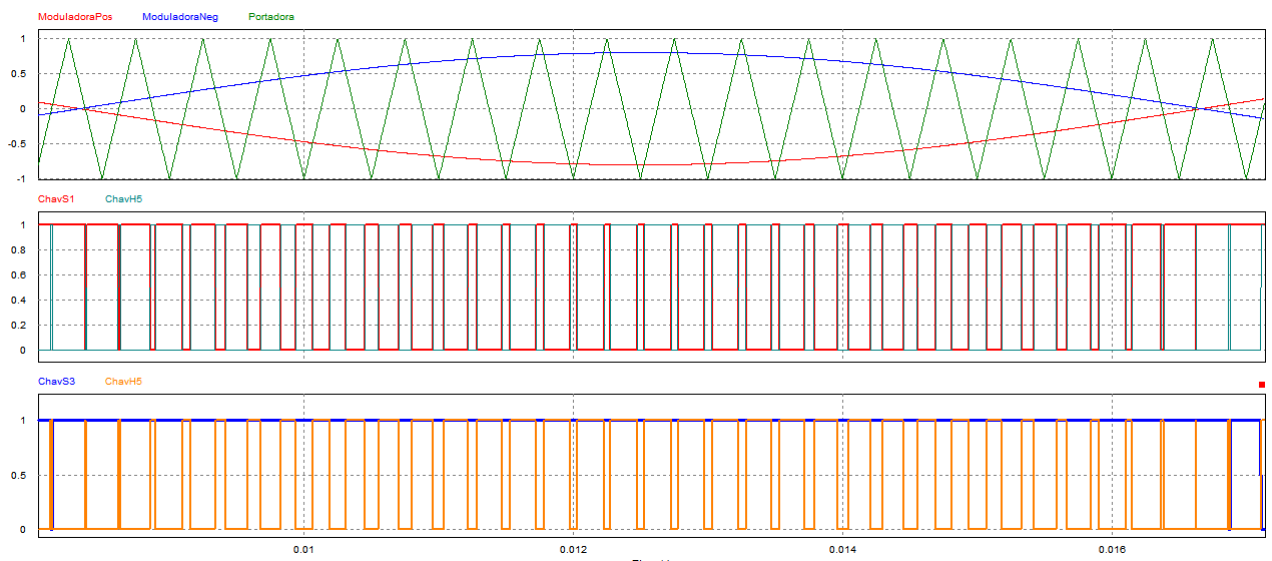
Fonte: autoria própria.

Figura 42 – Estrutura topologia H6 modo 4.



Fonte: autoria própria.

Figura 43 – Trem de pulsos ilustrativos para o semiciclo negativo arbitrado de H6.



Fonte: autoria própria.

5.3 Tópicos Fundamentais de Projeto

5.3.1 Valor de Pico da Tensão de Saída

Como a carga do sistema é a própria rede, a tensão de saída será imposta por essa tensão. Portanto, a tensão de pico de saída é dada pela equação

$$V_{spico} = V_s \sqrt{2} \quad (5.1)$$

Onde V_s é a tensão eficaz de saída.

5.3.2 Índice de modulação

O índice de modulação é determinado como a razão entre o valor pico de saída sobre a entrada.

$$M_a = \frac{V_{spico}}{V_e} \quad (5.2)$$

Onde V_e é a tensão de entrada.

5.3.3 Corrente eficaz de saída

A corrente eficaz de saída é dada pela Equação 5.3:

$$I_s = \frac{P_0}{V_s} \quad (5.3)$$

Onde P_0 é a potência nominal do inversor.

5.3.4 Corrente Pico de Saída

Considerando que a corrente elétrica que está sendo injetada na rede é aproximadamente senoidal, pode-se estimar a corrente de pico de saída conforme a Equação 5.4:

$$I_{spico} = I_s \sqrt{2} \quad (5.4)$$

Onde I_s é a corrente eficaz de saída.

5.3.5 Resistência Base

A resistência base é definida pelos seguintes parâmetros:

$$R_0 = \frac{V_s^2}{P_0} \quad (5.5)$$

Onde V_s e P_0 , já definidos, são a tensão de saída e a potência nominal do inversor.

5.3.6 Corrente Eficaz no Indutor

A corrente eficaz através do indutor é, aproximadamente, obtida através de:

$$I_L = \sqrt{I_s^2 + \frac{\Delta I_f^2}{3}} \quad (5.6)$$

Onde ΔI_f é a metade do *ripple* da corrente do indutor.

5.3.7 Tensão reversa nos semicondutores

5.3.7.1 Topologia H5

A tensão aplicada nos IGBTs e conseqüentemente a tensão reversa dos diodos nessa topologia atingem o valor máximo nos períodos onde não estão conduzindo. Segundo Victor et al. (2008), para essa topologia é imprescindível que todos os IGBTs sejam com

características idênticas. A tensão máxima aplicada tem valor igual a tensão CC dos painéis fotovoltaicos.

$$V_{DmaxH5} = -V_{Fv}$$

5.3.7.2 Topologia H6

A tensão aplicada nos IGBTs e conseqüentemente a tensão reversa dos diodos nessa topologia também atingem o valor máximo nos períodos onde não estão conduzindo. Os diodos extras presentes na H6, fixam a tensão do divisor capacitivo $V_{FV}/2$ nos IGBTs S5 e S6 quando a topologia está em roda livre.

Então, para os IGBTs S5 e S6 e os diodos D1 e D2 a tensão reversa máxima é:

$$V_{DmaxH6} = -V_{Fv}/2$$

E para os outros IGBTs presentes na estrutura:

$$V_{DmaxH6} = -V_{Fv}$$

A diminuição da tensão reversa nos semicondutores S5 e S6 presente nessa topologia é desejável, uma vez que diminui o estresse sob os mesmos e podendo-se optar por semicondutores com especificações mais simples, diminuindo o custo.

5.3.8 Corrente Média e Eficaz nos Semicondutores

O cálculo teórico da corrente média e eficaz nos semicondutores para as topologias de inversores apresentadas não é um cálculo trivial. Para que se obtenha a equação que descreva de forma fidedigna esses valores é necessário avaliar cada modo de condução de cada IGBT, bem como a modulação empregada e a forma dos pulsos gerados para cada modo. Essas informações levarão a duas grandezas necessárias para calcular o valor RMS, as quais são a razão cíclica, (δ) e a sua amplitude efetiva (u) (ERICKSON; MAKSIMOVIC, 2001). A razão cíclica é a razão entre a largura de um determinado pulso e o período do mesmo. Já a amplitude efetiva de cada pulso é dado pelo seu nível médio e o *ripple* associado.

Como está sendo considerado uma modulação SPWM nesse trabalho, cada pulso possui uma largura diferente que é função do ângulo da senoide moduladora. Obtendo-se a informação da largura, é necessário calcular o valor RMS do somatório da multiplicação entre a razão cíclica e a amplitude efetiva.

Esses parâmetros de projeto vão ser apresentados nas simulações.

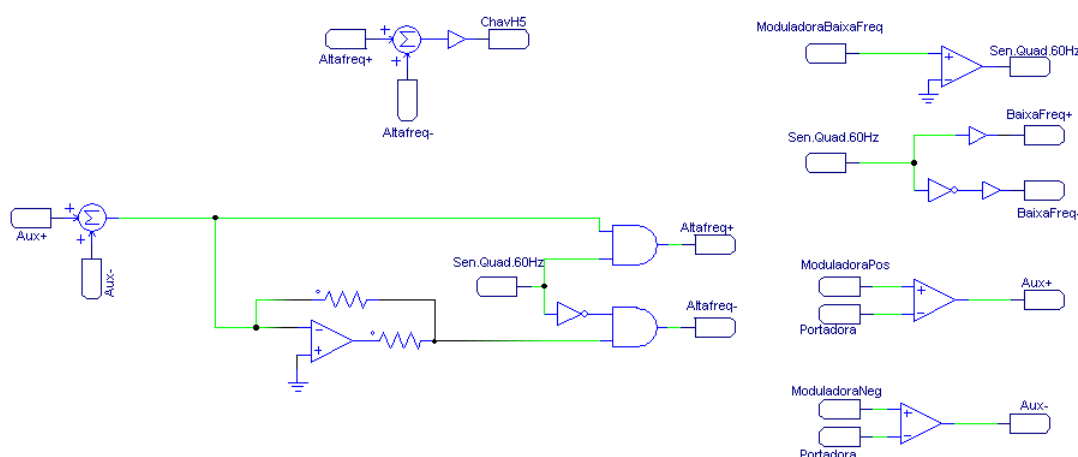
5.4 Estratégia de Chaveamento Modulação

O circuito de chaveamento para as duas topologias de inversores sem transformador será descrito neste capítulo. A presente seção abordará o procedimento lógico utilizado, bem como suas tabelas verdades para que este trabalho se torne replicável e claro.

5.4.1 Estrutura Lógica e Tabela Verdade Topologia H5

O diagrama que ilustra o circuito lógico utilizado para chaveamento da topologia H5 pode ser visto na Figura 44:

Figura 44 – Circuito lógico utilizado para chaveamento da estrutura H5.



Fonte: autoria própria.

Como pode ser visto, os sinais responsáveis pelo chaveamento de S1 e S3 são sinais de baixa frequência, que comutam na mesma frequência da rede, e complementares entre si. Os sinais que colocam as chaves S2 e S4 em nível alto, comutam em alta frequência durante o seu modo de operação. Já a chave S5 comuta em alta frequência durante todo o tempo de operação do inversor. Esses procedimentos podem ser vistos na Tabela 5.

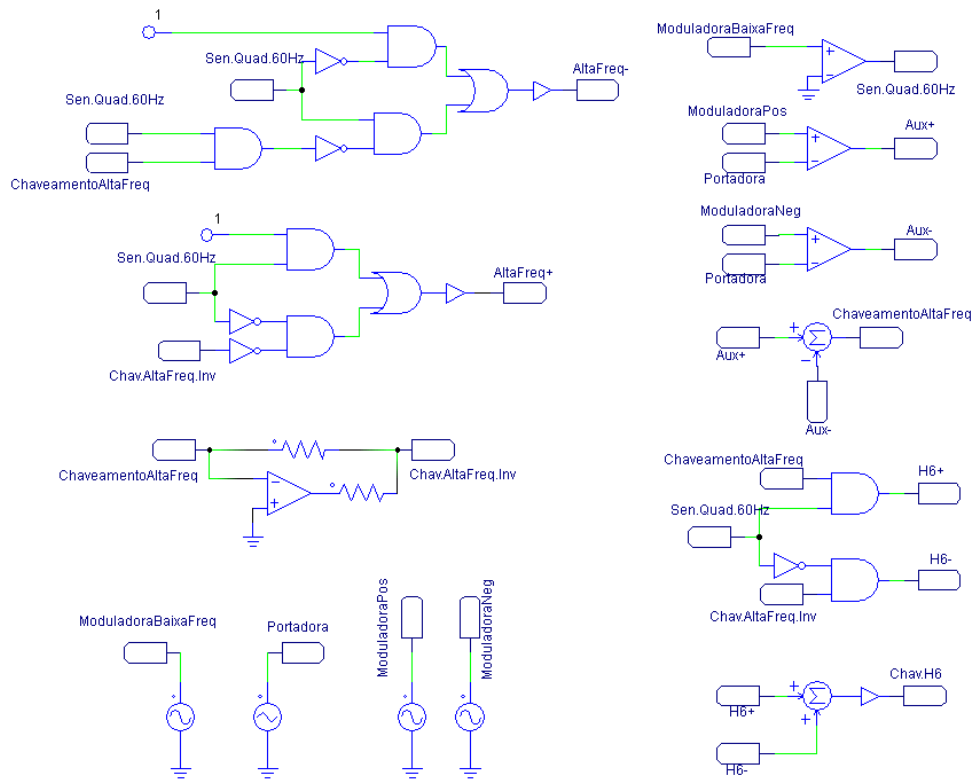
Tabela 5 – Tabela verdade de comutação da topologia H5.

Modo de Funcionamento	S1	S2	S3	S4	S5	Operação
Modo 1	1	0	0	1	1	Acoplado
Modo 2	1	0	0	0	0	Roda Livre
Modo 3	0	1	1	0	1	Acoplado
Modo 4	0	0	1	0	0	Roda Livre

5.4.2 Estrutura Lógica e Tabela Verdade Topologia H6

O diagrama que ilustra o circuito lógico utilizado para chaveamento da topologia H6 pode ser visto na Figura 45. Há possibilidade de simplificação do circuito, entretanto esse tópico não é tratado como foco do trabalho.

Figura 45 – Circuito lógico utilizado para chaveamento da estrutura H6.



Fonte: autoria própria.

Como pode ser visto no diagrama de chaveamento e complementado com a Tabela 6, os IGBTs S5 e S6 estão chaveando simetricamente com o mesmo sinal de comando, definindo o estado de operação da estrutura. As outras chaves alteram entre chaveamento em baixa frequência, durante o semiciclo relacionado, e em alta frequência quando operando em roda livre.

Tabela 6 – Tabela verdade de comutação da topologia H6.

Modo de Funcionamento	S1	S2	S3	S4	S5	S6	Operação
Modo 1	1	0	0	1	1	1	Acoplado
Modo 2	1	1	1	1	0	0	Roda Livre
Modo 3	0	1	1	0	1	1	Acoplado
Modo 4	1	1	1	1	0	0	Roda Livre

6 Simulações e resultados

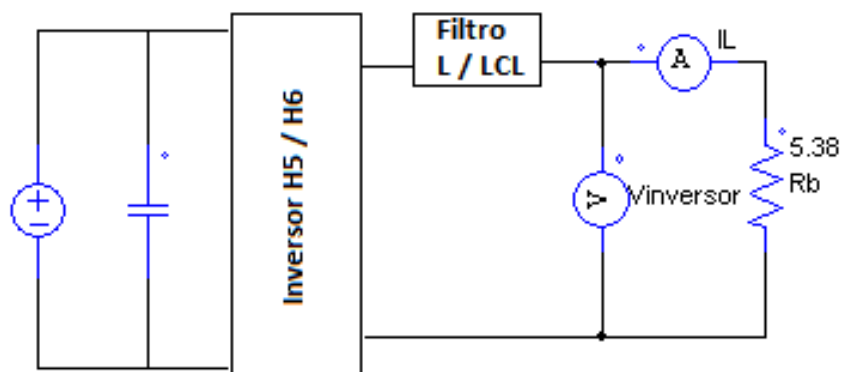
Nesta seção será apresentada a validação do projeto dos inversores estudados juntamente aos filtros L e LCL com uma carga resistiva aplicada na saída através da simulação em malha aberta. Além disso, será apresentada a operação do inversor com filtro L quando conectado à rede, também em malha aberta e a aplicação em malha fechada com o circuito PLL. Na simulação o painel fotovoltaico foi substituído por uma fonte CC, uma vez que o controle de tensão não faz parte do escopo do presente trabalho. A Figura 46 ilustra o modelo simulado para o filtro L.

Os parâmetros utilizados para simulação podem ser vistos na Tabela 7:

Tabela 7 – Parâmetros de Projeto Inversor Fotovoltaico.

Grandeza	Valor
Potência Nominal	$P_o = 3000\text{ W}$
Tensão CC de entrada	$V_e = 226\text{ V}$
Tensão eficaz de saída	$V_s = 127\text{ V}$
Frequência da rede	$f_{rede} = 60\text{ Hz}$
Frequência de chaveamento	$f_s = 7,5\text{ kHz}$

Figura 46 – Circuito simulado no PSIM®.



Fonte: autoria própria.

Utilizando-se da propriedade da modulação unipolar de dobrar a frequência de saída do inversor e sabendo que uma frequência de saída de 15 kHz é constantemente aplicado na literatura (ISLAM; MEKHILEF; HASAN, 2015), fez-se a escolha desses valores. Os resultados teóricos a serem encontrados são calculados utilizando-se as Equações 5.1, 5.2, 5.3, 5.4, 5.5 com intuito de obter os valores demonstrados na Tabela 8.

Tabela 8 – Resultados teóricos.

Grandeza	Valor
Valor de pico da tensão de saída	$V_{pico} = 180 V$
Índice de modulação	$m_a \approx 0,8 V$
Corrente eficaz de saída	$I_s = 23,6 A$
Corrente pico de saída	$I_{pico} = 33,4 A$
Resistência base	$R_b = 5,38 \Omega$

6.1 Projeto Capacitor de Entrada

Utilizando-se a Equação 4.32 e os parâmetros apresentados encontrou-se o valor dos capacitores de entrada para a H5:

$$C_e = 9,8 mF$$

Na topologia H6 como há um divisor capacitivo, cada um dos capacitores deve ser de $4,9 mF$.

6.2 Projeto Filtro LCL

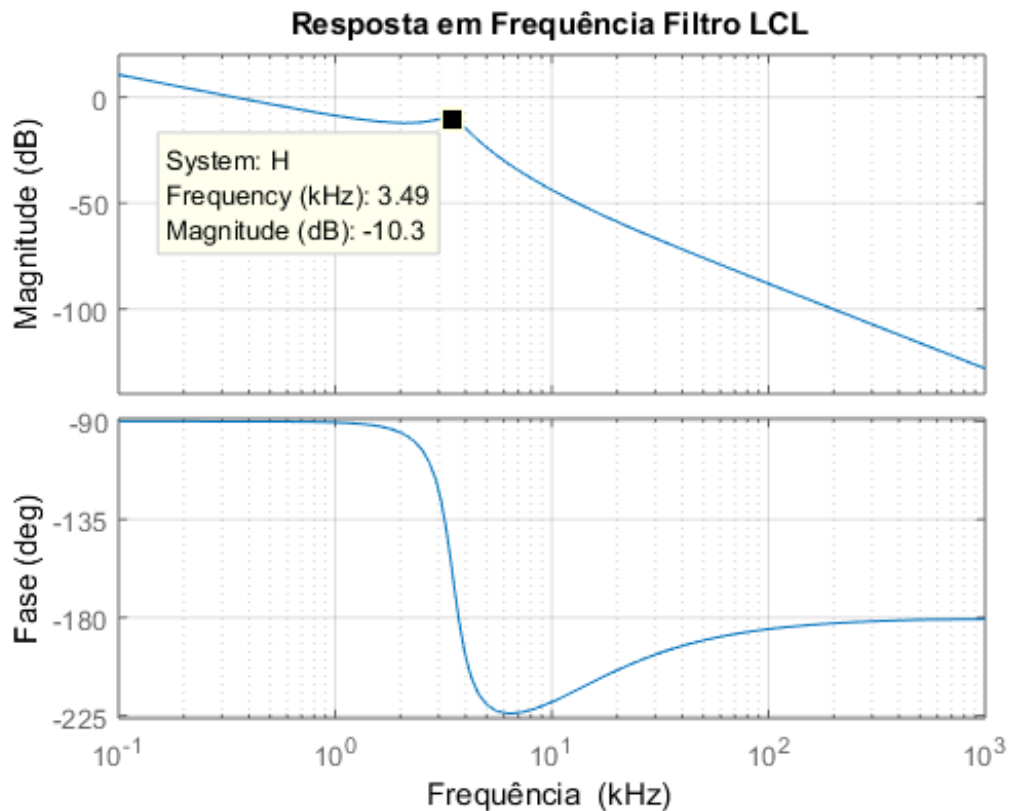
Utilizando-se os parâmetros da Tabela 7 e as equações vistas na Subseção 4.4.3, obtém-se as grandezas observadas na Tabela 9:

Tabela 9 – Grandezas do Projeto do Filtro LCL

Grandeza	Valor
L_e	$360 uH$
L_g	$110 uH$
C_f	$24,7 uF$
R_d	$0,61 \Omega$
f_{res}	$3495 Hz$

O projeto do filtro possui uma resposta em frequência, a qual é dada pela Figura 47:

Figura 47 – Resposta em frequência do filtro projetado.



Fonte: autoria própria.

6.3 Projeto PLL

Como foi abordado anteriormente, será implementado via PSIM[®] o PLL *QSG*. Segundo Kjær (2005) um projeto de um controlador PI para sincronismo se dá baseado em uma constante com bom tempo de subida, com ótima atenuação, e relacionada com a frequência natural de um sistema de segunda ordem que é dada por:

$$t_r = \frac{1.8}{\omega_n} \quad (6.1)$$

Sabe-se que os parâmetros do controlador PI estão relacionados com o tempo de subida, t_r , e com a amplitude da tensão que está se rastreando. Essas relações são dadas por 6.2 e 6.3:

$$T_i \approx \frac{\sqrt{2}}{\omega_n} \approx 0.79 t_r \quad (6.2)$$

$$K_p \approx \frac{\omega_n \sqrt{2}}{V_{pico}} \approx \frac{2.55}{t_r V_{pico}} \quad (6.3)$$

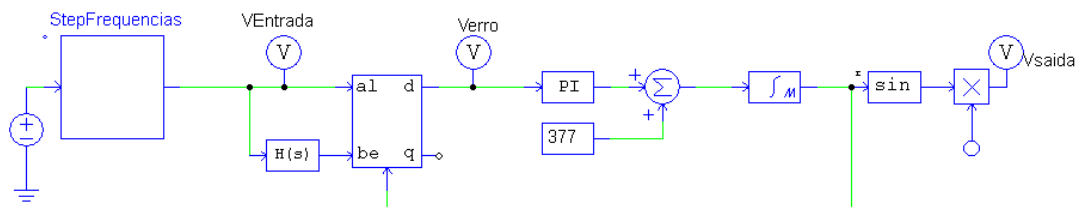
Para um tempo de subida ótimo é escolhido $t_r = 10 \text{ ms}$ (KJærR, 2005). Ou seja, considerando $V_{pico} = 180 \text{ V}$ os valores obtidos foram:

$$K_p = 1,41;$$

$$T_i = 0.0079.$$

O circuito utilizado está demonstrado na Figura 48:

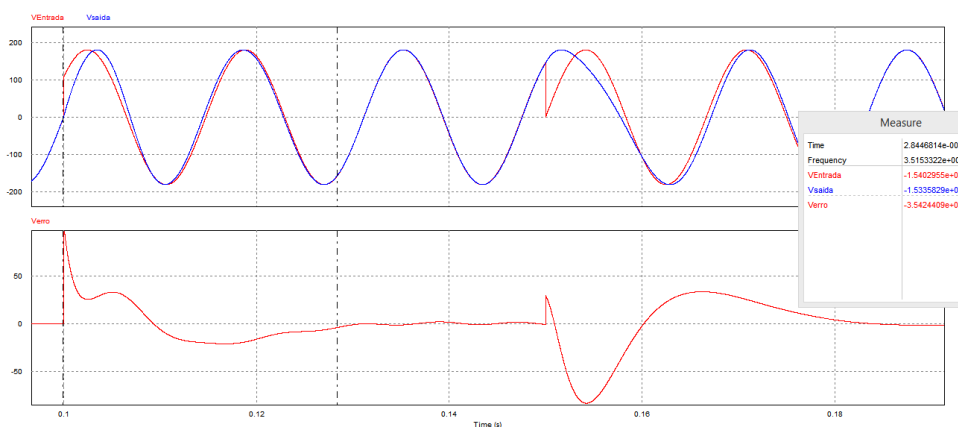
Figura 48 – Circuito PLL através da detecção de fase por sinais de quadratura.



Fonte: autoria própria.

A resposta do desse circuito para degraus de frequência na entrada de 1 Hz pode ser visto conforme Figura 49:

Figura 49 – Resposta do sistema PLL com degrau de 1 Hz.



Fonte: autoria própria.

Através desse ensaio, vê-se que o circuito projetado demorou cerca de 28 ms para sincronizar-se à referência, agora em 61 Hz. Esse tempo representa menos de 2 ciclos da senoide de 60 Hz, o que é adequado para o sistemas *grid-tie*.

6.4 Simulação em Malha Aberta Topologia H5

Esta seção tem por objetivo apresentar os resultados das simulações da topologia H5 conjunto com os filtros da Seção 4.3.2.

6.4.1 Simulação H5 com Carga Resistiva e Filtro L

Iniciando-se pelo filtro L, para o método da Subseção 4.4.1.1 do *ripple* de corrente, encontrou-se a indutância base utilizando a Equação 4.2.

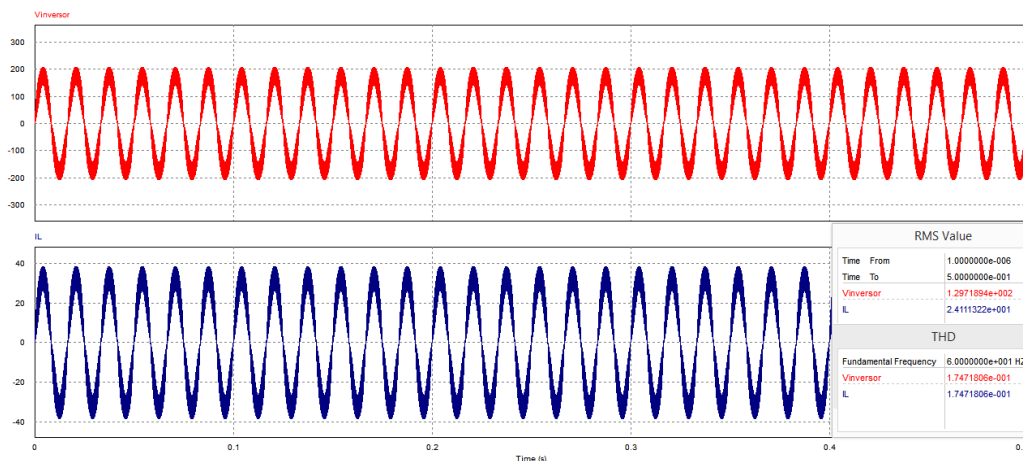
$$L_B = 14,23 \text{ mH}$$

Dessa forma, o indutor projetado para um *ripple* aceitável de 10%, sabendo-se que para modulação unipolar $f_{ab} = 2 f_s$ e utilizando-se a Equação 4.1, é:

$$L_{inv} > 180 \mu\text{H}$$

Escolhendo-se, então, um indutor $L_{inv} = 200 \mu\text{H}$, obtém-se as formas de onda apresentadas na Figura 50.

Figura 50 – Simulação malha aberta topologia H5 com filtro L método *ripple* de corrente.

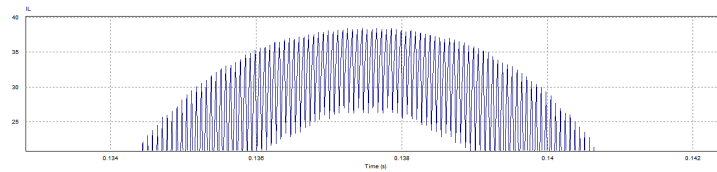


Fonte: autoria própria.

Observa-se que a tensão e a corrente RMS ficaram próximas ao valor desejado, porém a taxa de distorção harmônica (THD) obtida foi: 17,4% acima do desejado que, pela IEEE 1547, pode ser no máximo 5%.

Em relação ao *ripple* de corrente projetado ficou acima dos 10%, como pode ser visto na Figura 51.

Figura 51 – *Ripple* da corrente de saída topologia H5 com filtro L método do *ripple* corrente.



Fonte: autoria própria.

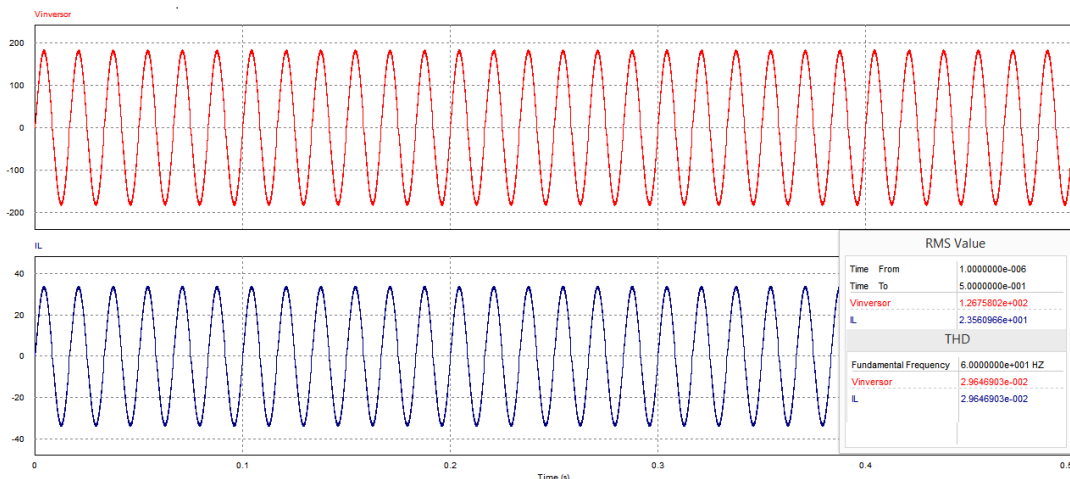
Uma vez que os resultados não foram satisfatórios, optou-se por utilizar outra metodologia de projeto alternativa, a qual foi apresentada na Subseção 4.4.1.2.

Escolheu-se uma frequência de corte que fosse acima da frequência fundamental e pelo menos duas décadas abaixo da frequência de saída dos braços do inversor, que foi $f_c = 120 \text{ Hz}$. Através da Equação 4.4 encontrou-se a indutância desejada.

$$L_1 = L_{inv} = 1,88 \text{ mH}$$

Através da Figura 52 vê-se que os resultados desejados de corrente e tensão RMS bem como da taxa de distorção harmônica foram atingidos com esse método adotado.

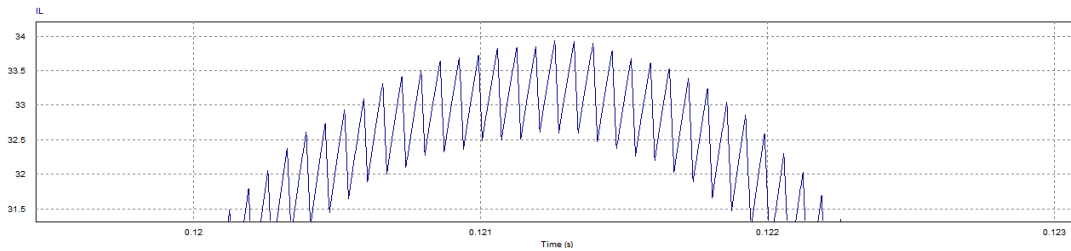
Figura 52 – Simulação malha aberta topologia H5 com filtro L método frequência de corte para cargas resistivas.



Fonte: autoria própria.

No que se refere ao *ripple* de corrente de saída, mesmo não sendo um parâmetro de projeto nesse caso, ficou abaixo dos 10% atingindo aproximadamente 3,5%, conforme Figura 53.

Figura 53 – *Ripple* da corrente de saída topologia H5 com filtro L método frequência de corte.



Fonte: autoria própria.

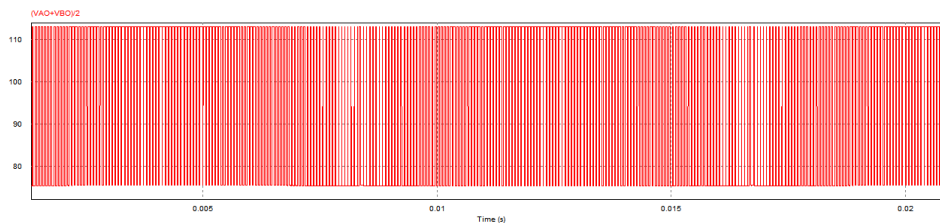
Outro parâmetro essencial a ser analisado é a chamada corrente de fuga. Nas topologias com transformador, não é necessário levar em consideração esse fator, pois isolando eletricamente a rede do painel essas correntes são mitigadas. Porém, nas topologias sem transformador, essa conexão física pode criar um circuito ressonante, reduzindo a eficiência do sistema, as perdas e colocando a segurança das pessoas em risco. Para que esse problema seja resolvido, é necessário que a tensão de modo comum seja constante (XIAO; XIE, 2010).

A tensão de modo comum é simulada com base nas tensões indicadas por V_{AO} e V_{BO} , que segundo Islam, Mekhilef e Hasan (2015) é dado pela Equação 6.4:

$$V_{MC} = \frac{V_{AO} + V_{BO}}{2} \quad (6.4)$$

Para a topologia H5 encontrou-se a forma de onda representada pela Figura 54.

Figura 54 – Forma de onda tensão de modo comum topologia H5.



Fonte: autoria própria.

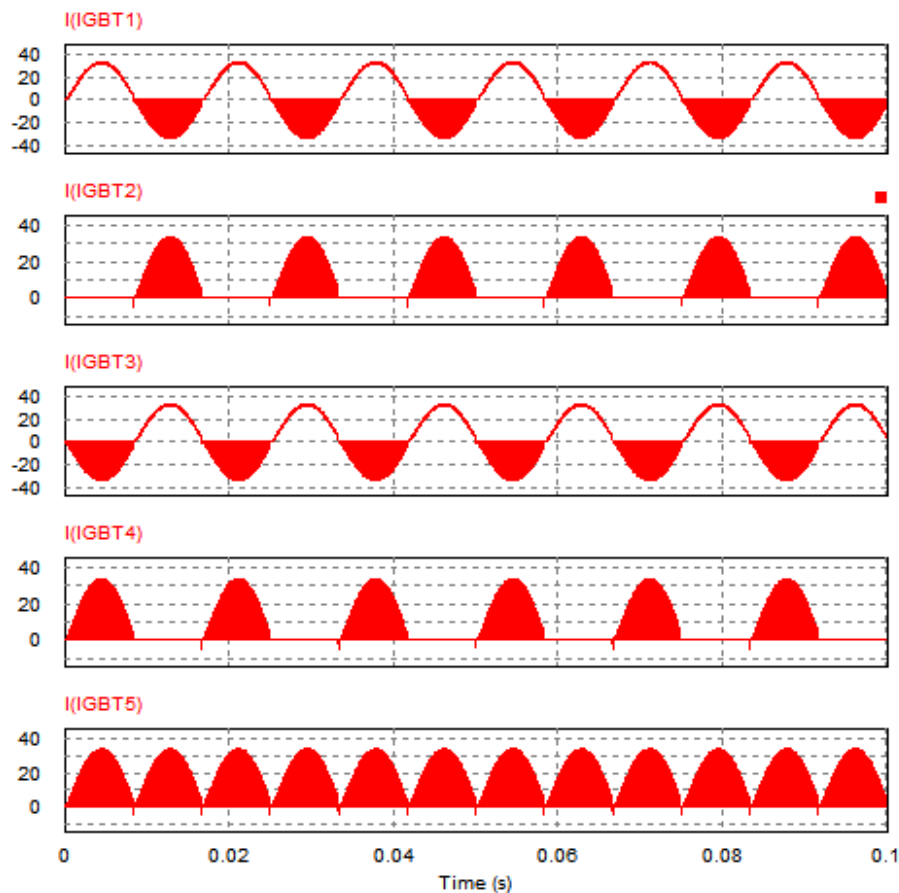
A partir da forma de onda demonstrada acima, entende-se que há uma grande variação na tensão de modo comum dessa topologia, fazendo com que haja uma corrente de fuga associada (ISLAM; MEKHILEF; HASAN, 2015).

6.4.1.1 Corrente Média e Eficaz nos Semicondutores de H5

Como introduzido na Seção 5.3.8, as formas de onda de corrente dos semicondutores para as duas topologias serão apresentadas. Nesta subseção a simulação se dá na situação com filtro L e com carga resistiva para a topologia H5.

Para esta topologia, as formas de onda de corrente dos IGBTs podem ser vistas na Figura 55:

Figura 55 – Formas de onda dos semicondutores topologia H5.



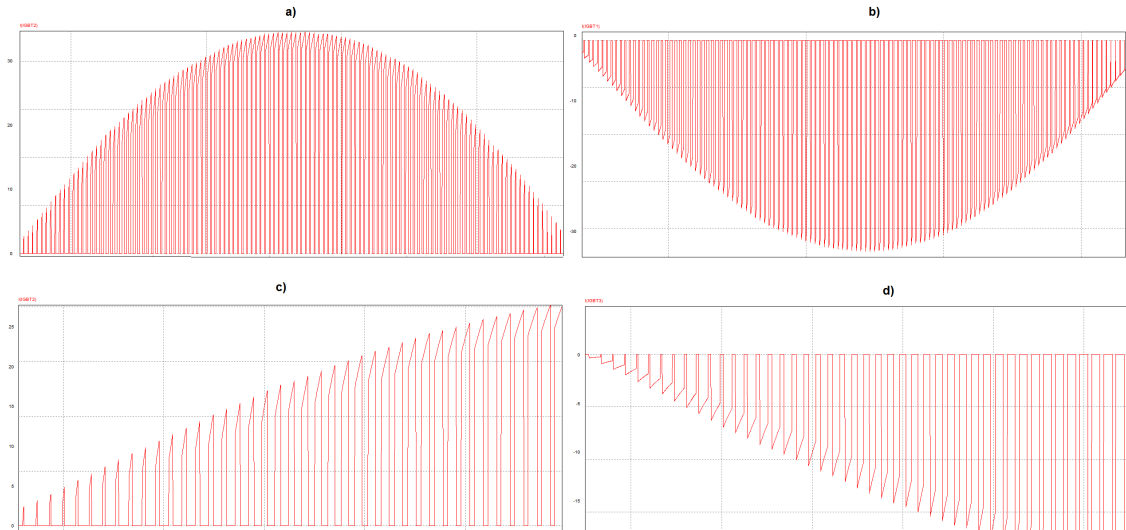
Fonte: autoria própria.

Na Figura 55 percebe-se que as formas de ondas são formadas por pulsos na maior parte dos ciclos dos semicondutores. Os únicos ciclos com condução contínua são os chaveados em baixa frequência. Com o intuito de enxergar de forma mais clara esses pulsos, apresenta-se a Figura 56.

Nota-se, a partir da 56, que os pulsos são trapezoidais contendo um nível médio associado e um *ripple*. Esses pulsos são formados por conta do estado de roda livre da estrutura.

Os valores médios e eficazes para cada IGBT podem ser visto na Figura 57.

Figura 56 – Forma de onda com *zoom* dos semicondutores topologia H5 a) Corrente em S2 b) Corrente semiciclo negativo S1 c) *Zoom* aplicado nos pulsos da corrente de S2 d) *Zoom* aplicado semiciclo pulsado de S1.



Fonte: autoria própria.

Figura 57 – Valores médios e eficazes dos semicondutores topologia H5.

Corrente Média	
Time From	1.0000000e-006
Time To	1.0000000e-001
I(IGBT1)	6.6139375e+000
I(IGBT2)	6.6132535e+000
I(IGBT3)	6.6130925e+000
I(IGBT4)	6.6137691e+000
I(IGBT5)	1.3227034e+001

Corrente Eficaz	
Time From	1.0000000e-006
Time To	1.0000000e-001
I(IGBT1)	1.9184630e+001
I(IGBT2)	1.3677284e+001
I(IGBT3)	1.9184823e+001
I(IGBT4)	1.3677013e+001
I(IGBT5)	1.9342424e+001

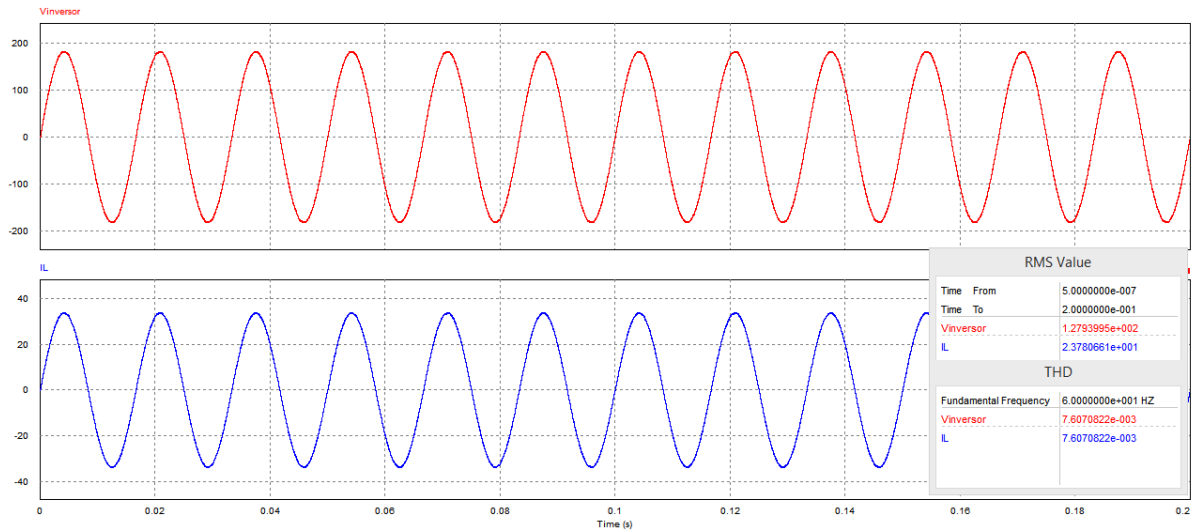
Fonte: autoria própria.

6.5 Simulação H5 com Carga Resistiva e Filtro LCL

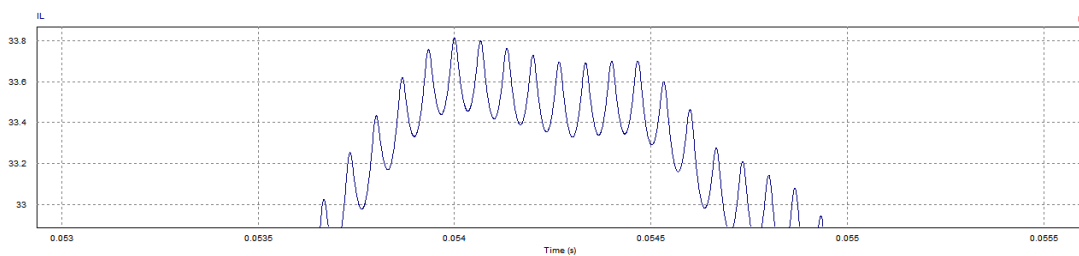
Repetiu-se a simulação da seção anterior, porém agora com filtro LCL e se obteve a forma de onda que é apresentada na, conforme Figura 58:

No que se refere ao *ripple* de corrente de saída, sendo para o LCL um parâmetro de projeto, pode-se observar conforme Figura 59 que está dentro do nível desejado, atingindo, aproximadamente 1%.

Figura 58 – Simulação malha aberta topologia H5 com filtro LCL carga resistiva.



Fonte: autoria própria.

Figura 59 – *Ripple* da corrente de saída topologia H5 com filtro LCL.

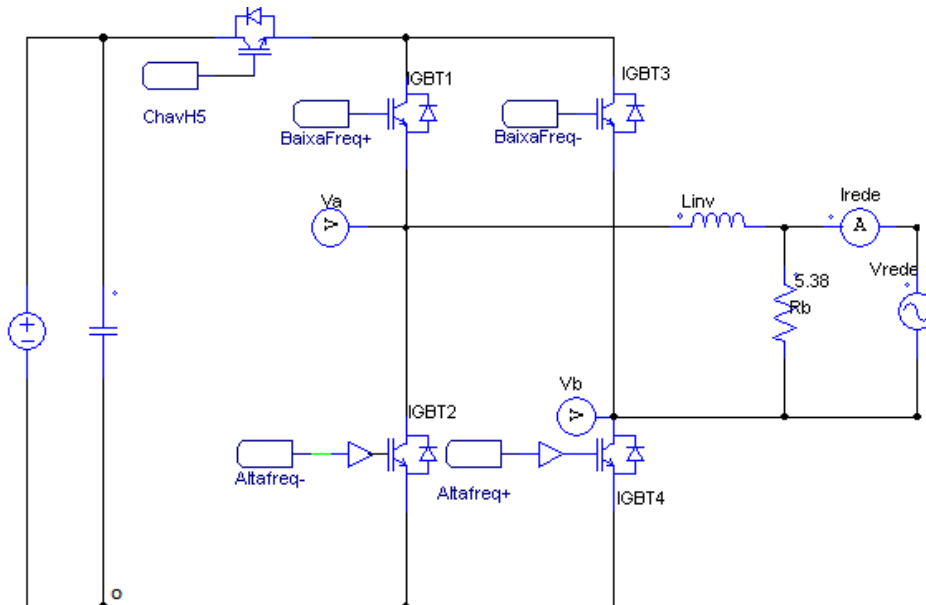
Fonte: autoria própria.

6.6 Simulação H5 acoplado na rede e Filtro L

Com intuito de demonstrar o comportamento da topologia H5 com filtro L no modo *grid tie* em malha aberta simulou-se circuito representado na Figura 60.

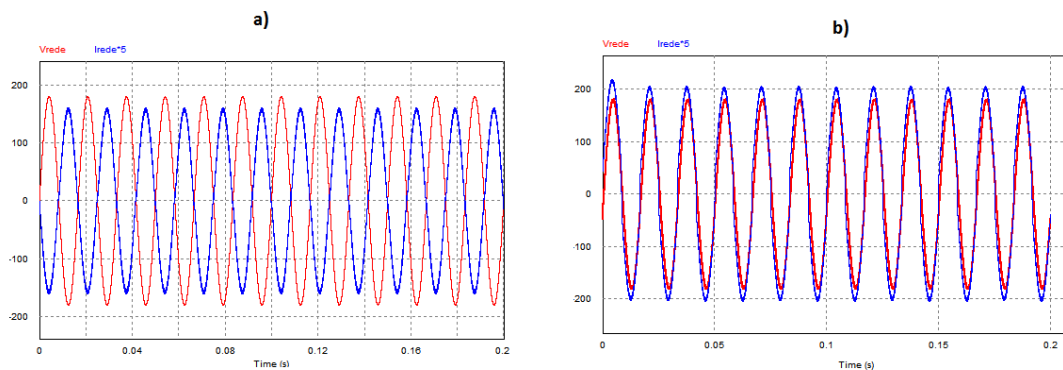
A partir dessa simulação, encontrou-se as formas de onda da tensão e da corrente da rede que estão representados pela Figura 61. Percebe-se que em a) a rede está fornecendo potência para a carga, uma vez que a tensão e a corrente estão defasadas em 180 graus, uma vez que o amperímetro tem o sentido carga-rede como positivo. Em b) é forçado um atraso na rede em relação com a modulação do inversor, já que o fluxo de potência ativa flui do maior ângulo para o menor, e vê-se que, nesse caso, o inversor está injetando potência na rede.

Figura 60 – Topologia H5 com filtro L em *grid tie*.



Fonte: autoria própria.

Figura 61 – Formas de onda H5 em modo *grid tie* a) Rede fornecendo potência para carga e inversor b) Inversor fornecendo potência ativa para rede.



Fonte: autoria própria.

Com base no resultado encontrado, prova-se que, para que a potência ativa seja injetada na rede por um inversor fotovoltaico, é necessário um controle de corrente.

6.7 Simulação em Malha Aberta Topologia H6

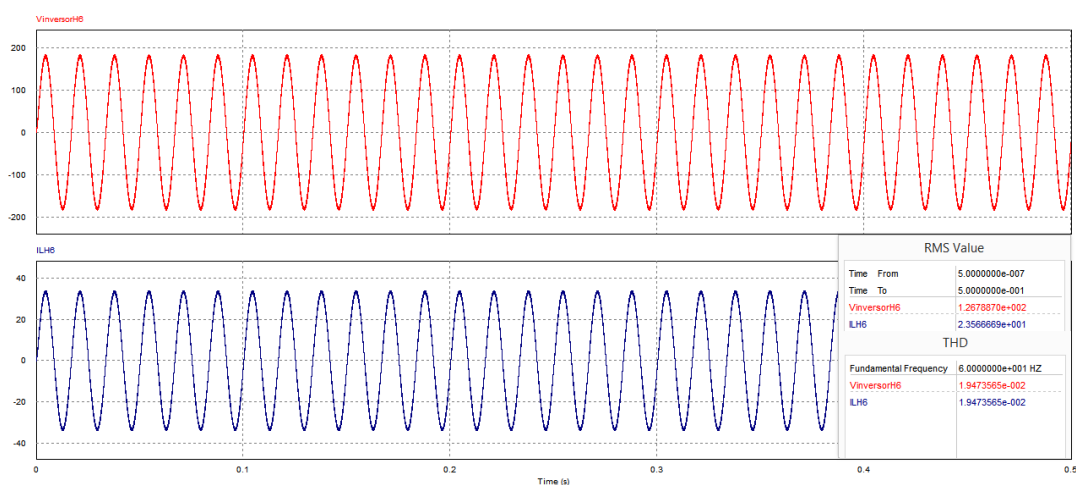
A fim de verificar o comportamento da topologia com 6 IGBTs, as simulações realizadas para a topologia H5 são repetidas aqui. Não será simulado o resultado para o

filtro L dimensionado pelo método do *ripple* de corrente, uma vez que ele não atinge os resultados esperados.

6.7.1 Simulação H6 com Carga Resistiva e Filtro L

Uma vez que os parâmetros do projeto são os mesmos, o indutor de saída possui a mesma indutância calculada para a topologia H5. A Figura 62, ilustra os resultados obtidos.

Figura 62 – Simulação malha aberta topologia H6 com filtro L para cargas resistivas.



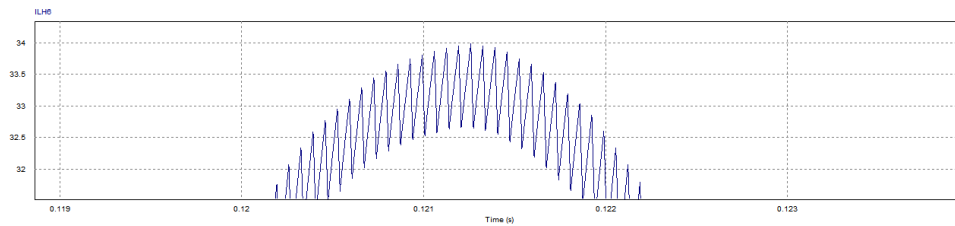
Fonte: autoria própria.

Através da análise da Figura 62 entende-se que os valores calculados teoricamente e simulados para as grandezas RMS e THD são obtidos com pequena uma diferença, porém maior precisão que a topologia H5, uma vez que a THD encontrada foi 1,94% e os valores eficazes de tensão e corrente, respectivamente foram 126,7 V e 23,5 A.

No que se refere ao *ripple* de corrente também foi encontrado um resultado satisfatório de aproximadamente 3,5%, uma vez que ficou abaixo dos 10% desejados, conforme visto na Figura 63.

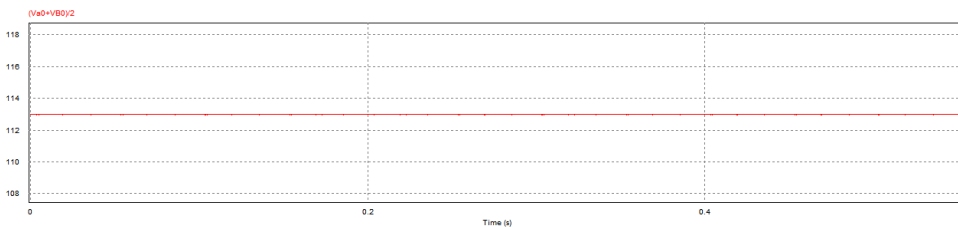
Para a topologia H6, também foi simulado o comportamento da tensão de modo comum a fim de saber o comportamento da corrente de fuga. Essa condição está representada na Figura 64.

Sabe-se que a corrente de fuga para tensões de modo comum constante tendem a *zero*. Conforme ilustrado na imagem acima, percebe-se que, para essa topologia, a corrente de fuga tende a ser irrisória.

Figura 63 – *Ripple* da corrente de saída topologia H6 com filtro L.

Fonte: autoria própria.

Figura 64 – Tensão de modo comum encontrada para topologia H6.



Fonte: autoria própria.

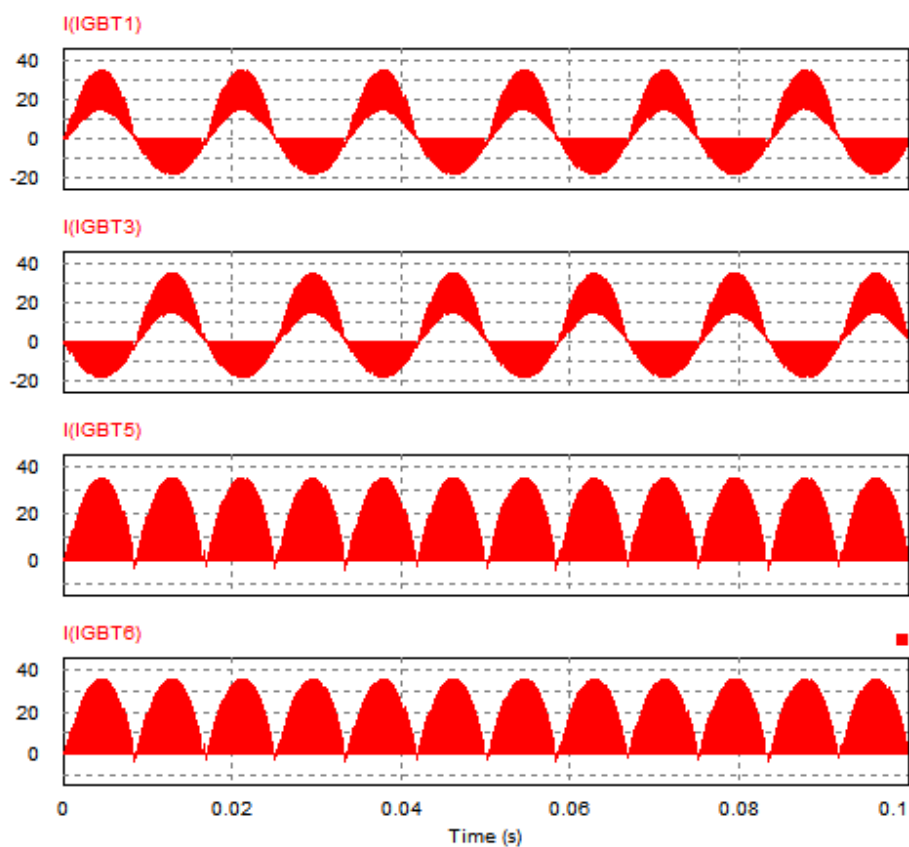
6.7.1.1 Corrente Média e Eficaz nos Semicondutores de H6

Como introduzido na Seção 5.3.8, as formas de onda de corrente dos semicondutores para as duas topologias serão apresentadas. Nesta subseção a simulação se dá na situação com filtro L e com carga resistiva para a topologia H6.

Para esta topologia, as formas de onda de corrente dos IGBTs S1 e S4, bem como S2 e S3 são idênticas, portanto escolheu-se ilustrar somente um de cada desses semicondutores, o que pode ser visto na Figura 65.

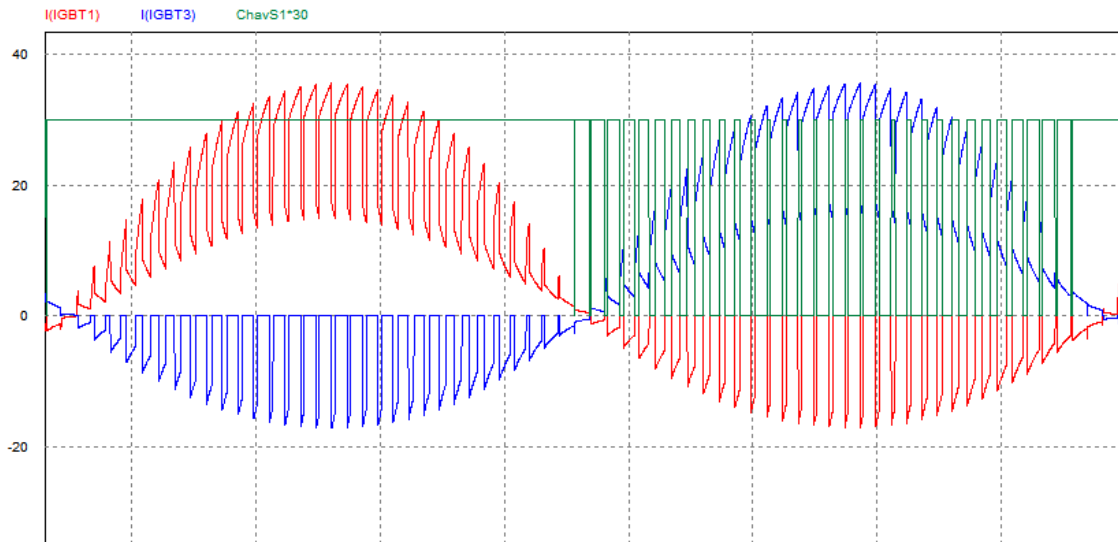
Percebe-se, na Figura 65 que as formas de onda dos semicondutores S5 e S6 são muito próximas aos pulsos demonstrados na Figura 56. Já as formas de onda dos semicondutores S1, S2, S3, S4 possuem pulsos trapezoidais superpostos ao nível de uma senoide durante o pulso de baixa frequência relacionado a cada um. Na Figura 66 apresenta-se o sinal de gatilho do semiconductor (multiplicado por 30) superposto as formas de onda, para maior clareza de funcionamento da topologia.

Figura 65 – Formas de onda dos semicondutores topologia H6.



Fonte: autoria própria.

Os valores médios e eficazes para cada IGBT podem ser visto na Figura 67.

Figura 66 – Formas de onda com *zoom* dos semicondutores topologia H6.

Fonte: autoria própria.

Figura 67 – Valores médios e eficazes dos semicondutores topologia H5.

Corrente média		Corrente eficaz	
Time From	3.0000000e-006	Time From	3.0000000e-006
Time To	2.0000100e-001	Time To	2.0000100e-001
I(IGBT1)	6.6667562e+000	I(IGBT1)	1.5216388e+001
I(IGBT2)	6.6664122e+000	I(IGBT2)	1.5390279e+001
I(IGBT5)	1.3302316e+001	I(IGBT5)	1.9475821e+001
I(IGBT6)	1.3302316e+001	I(IGBT6)	1.9475821e+001

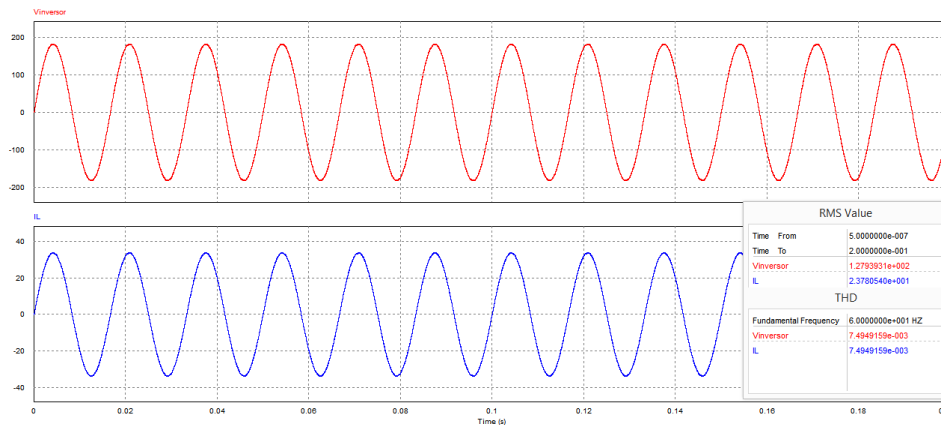
Fonte: autoria própria.

6.8 Simulação H6 com Carga Resistiva e Filtro LCL

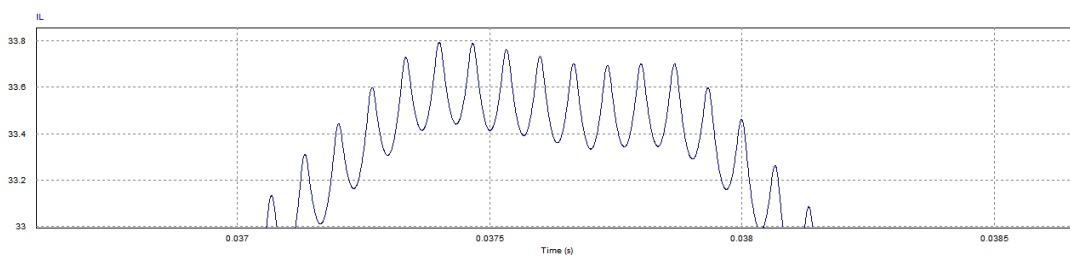
Com intuito de analisar o comportamento da topologia H6 com filtro LCL, obteve-se conforme Figura 68:

No que se refere ao *ripple* de corrente de saída, sendo para o LCL um parâmetro de projeto, pode-se observar conforme Figura 69 que está dentro do nível desejado.

Figura 68 – Simulação malha aberta topologia H6 com filtro LCL carga resistiva.



Fonte: autoria própria.

Figura 69 – *Ripple* da corrente de saída topologia H6 com filtro LCL.

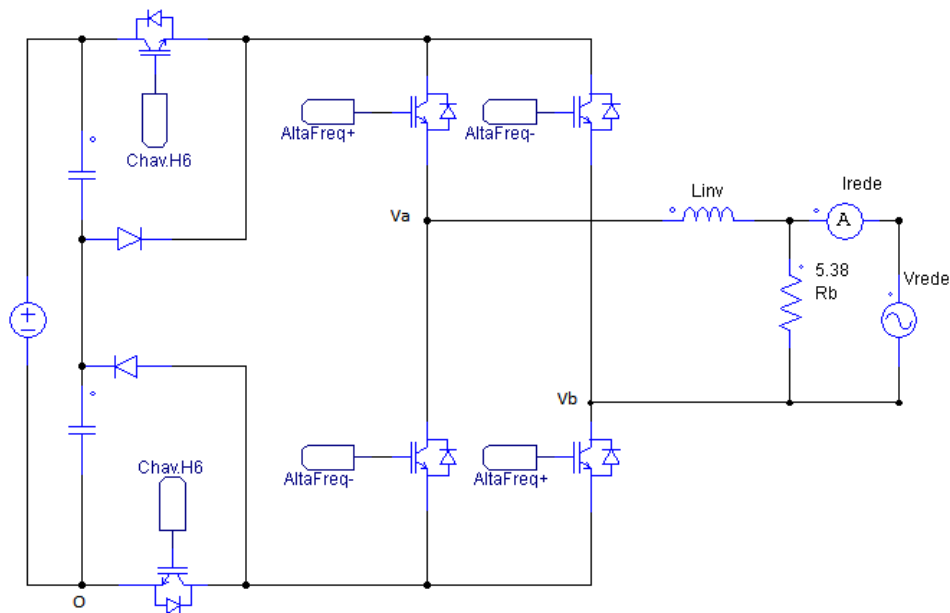
Fonte: autoria própria.

6.8.1 Simulação H6 acoplado na rede e Filtro L

Com intuito de demonstrar o comportamento da topologia H6 com filtro L no modo *grid tie* em malha aberta simulou-se circuito representado na Figura 70.

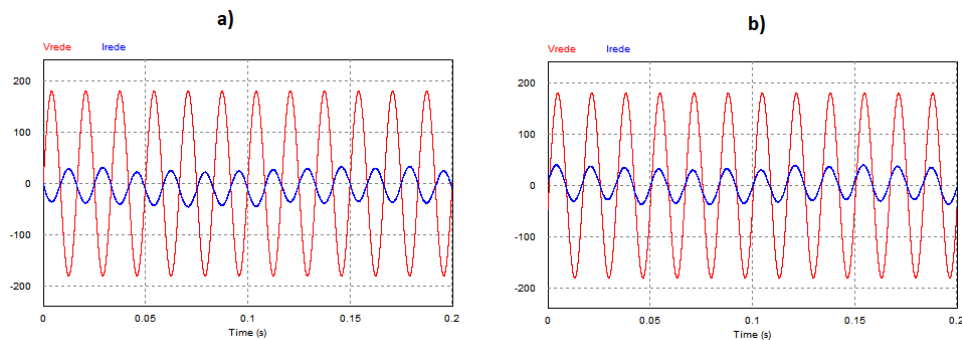
Assim como na topologia H5, a Figura 71 demonstra que para que se tenha potência ativa injetada na rede na estrutura H6, é necessário que as formas de onda de tensão e corrente estejam sincronizadas.

Figura 70 – Topologia H6 com filtro L em *grid tie*.



Fonte: autoria própria.

Figura 71 – Formas de onda H6 em modo *grid tie* a) Rede fornecendo potência para carga e inversor b) Inversor fornecendo potência ativa para rede.



Fonte: autoria própria.

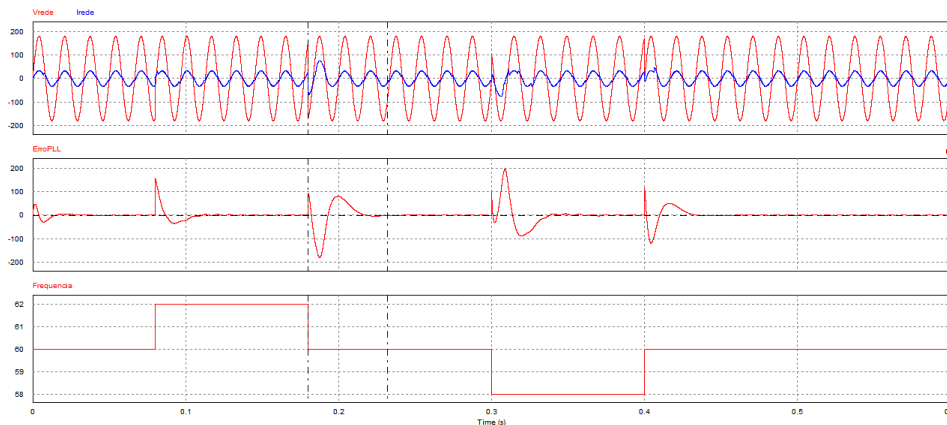
6.9 Simulação H5 e H6 em Malha Fechada pelo PLL

A fim de comprovar e testar o bloco PLL desenvolvido aplicado às topologias, simulou-se esse bloco com as estruturas H5 e H6 com filtro L acoplado na rede.

Através do sistema de detecção de fase, monitorou-se o ângulo da rede e realimentou-se essa informação ao conectá-la ao bloco PWM. Posteriormente, perturbou-se a rede com um *step* de 2 Hz positivos e negativos a fim de ver o comportamento do bloco PLL junto ao inversor.

O *step* positivo foi aplicado no período de $t = 0,08\text{ s}$ até $t = 0,18\text{ s}$, quando $t > 0,18\text{ s}$ colocou-se a rede em 60 Hz novamente. O salto negativo foi aplicado quando $t = 0,3\text{ s}$ e permaneceu na frequência de 58 Hz até $t = 0,4\text{ s}$. Para esses *steps* verificou-se a resposta ao salto do PLL, vide Figura 72:

Figura 72 – Resposta para topologia H5 com operação em malha fechada para diferentes *steps* de frequência.



Fonte: autoria própria.

Percebe-se que o erro tende a *zero* após um pequeno período de tempo, posteriormente representado, depois da perturbação aplicada.

Para que se tenha uma melhor visualização das variáveis afetadas no sistema após perturbação, apresenta-se a Figura 73. Nesta imagem, percebe-se que a senoide que está sendo usada como moduladora para os pulsos do PWM, vista pela variável "ModuladoraPos" está em contínua busca angular tendo como referência a rede.

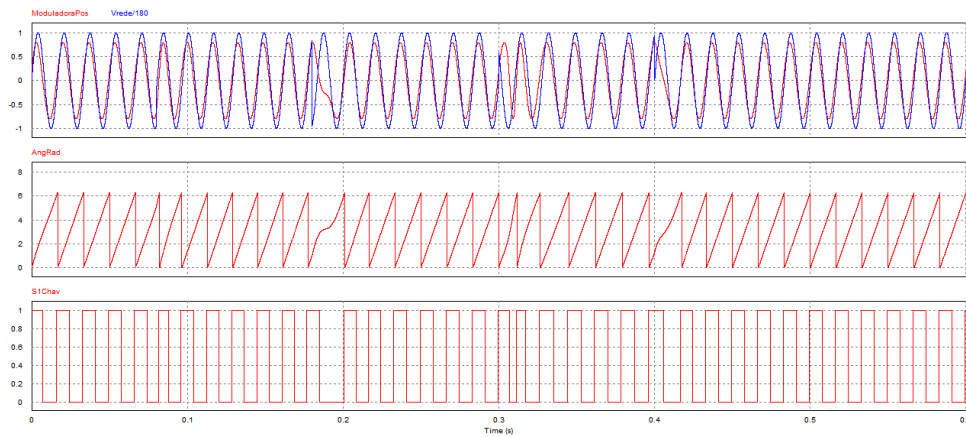
Ainda, como forma de validação do sistema, avaliou-se o tempo de resposta da maior perturbação desse sistema de malha fechada, conforme visto na Figura 74:

Como pode ser visto na Figura 74, o sincronismo no pulso de maior perturbação do sistema encontra 98% do regime permanente em pouco mais que dois ciclos da senoide de baixa frequência, ou seja, em 38 ms . Fato esse que comprova a excelência do projeto do PLL aplicado à topologia, uma vez que a malha fechada torna-se mais robusta com ele.

Para a estrutura H6 o procedimento aplicado foi o mesmo. Os resultados obtidos podem ser vistos na Figura 75 e 76.

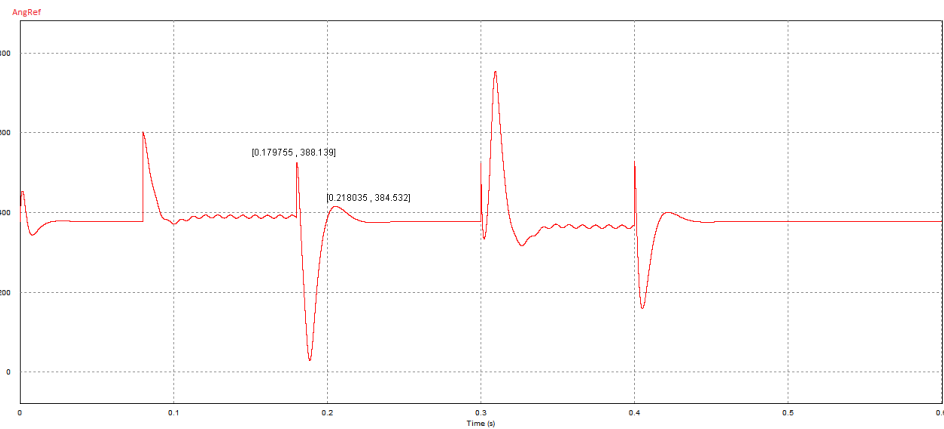
A resposta temporal em relação a perturbação para topologia H6, pode ser vista em Figura 76:

Figura 73 – Resposta variáveis de controle topologia H5 com operação em malha fechada para diferentes *steps* de frequência.



Fonte: autoria própria.

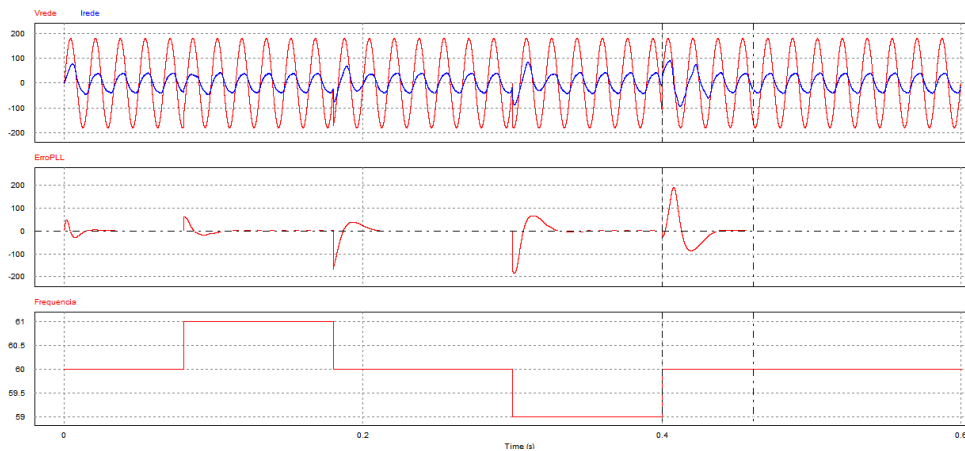
Figura 74 – Resposta temporal perturbação em frequência topologia H5 com operação em malha fechada.



Fonte: autoria própria.

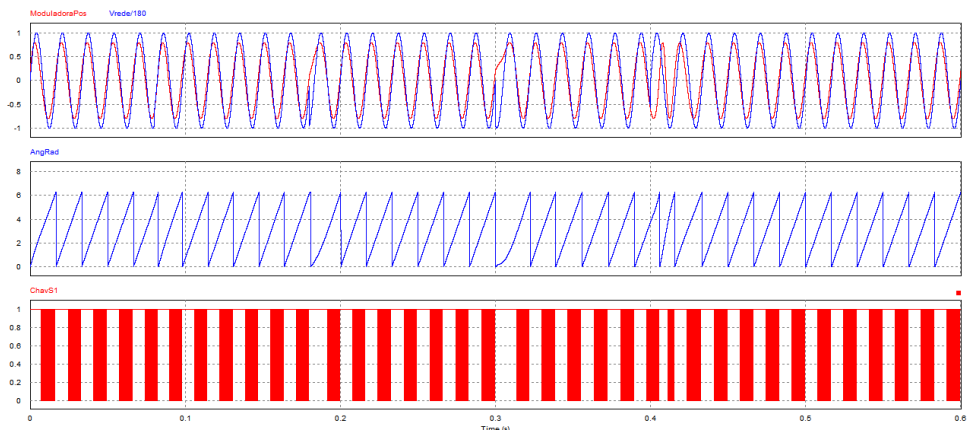
Observa-se que para a topologia H6 o resultado também é adequado. O sistema encontra o regime permanente em aproximadamente 32 ms , ou seja, em dois ciclos da senoide da rede.

Figura 75 – Resposta para topologia H5 com operação em malha fechada para diferentes *steps* de frequência.



Fonte: autoria própria.

Figura 76 – Resposta variáveis de controle topologia H6 com operação em malha fechada para diferentes *steps* de frequência.



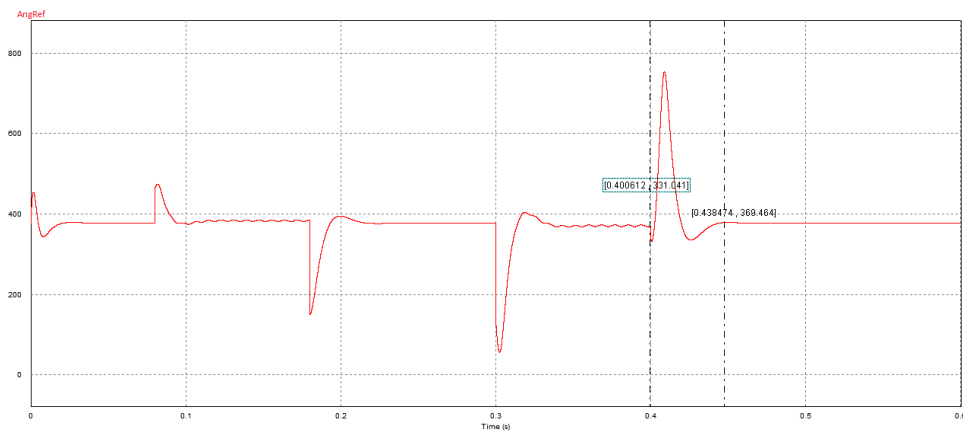
Fonte: autoria própria.

6.10 Compilação de Resultados Filtro com Carga Resistiva

Com intuito de facilitar a análise dos resultados encontrados para as estruturas analisadas, organizou-se as Tabelas 10 e 11.

Observando-se as tabelas apresentadas, entende-se que o projeto das topologias atingiu os resultados esperados para um dos métodos de projeto do filtro L e para o filtro LCL. Notando-se a proximidade dos resultados encontrados para as topologias H5 e H6, conclui-se que a dinâmica do sistema é realmente determinada predominantemente pelo filtro de saída, pois levou os resultados das duas topologias a valores muito próximos.

Figura 77 – Resposta temporal perturbação em frequência topologia H6 com operação em malha fechada.



Fonte: autoria própria.

Tabela 10 – Resultados simulação topologia H5 filtro L com carga resistiva.

Filtro	H5	V_s	V_{pico}	I_s	I_{pico}	Ripple	THD
L	Met. Ripple Corrente	129,7 V	206,4 V	24,1 A	38,3 A	18%	17,4%
L	Met. Freq. Corte	126,7 V	182,8 V	23,5 A	34 A	≈ 3,5%	2,9%
LCL	LCL	127,9 V	181,7 V	23,7 A	33,7 A	≈ 1%	0,76%

Tabela 11 – Resultados simulação topologia H6 filtro L com carga resistiva.

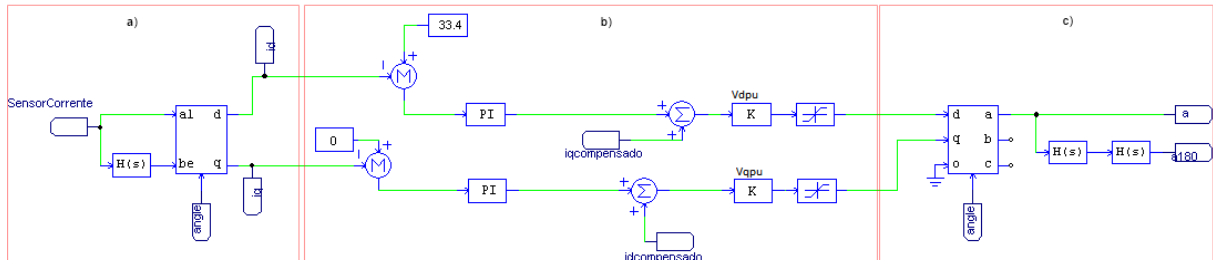
Filtro	H6	V_s	V_{pico}	I_s	I_{pico}	Ripple	THD
L	Met. Freq. Corte	126,7 V	185,1 V	23,5 A	33,9 A	≈ 3,48%	1,94%
LCL	LCL	127,9 V	182,6 V	23,7 A	33,7 A	≈ 1%	0,75%

A grande diferença entre as duas topologias encontra-se no fato de que o semicondutor extra presente na H6 mantém a tensão de modo-comum da topologia constante, diminuindo as correntes de fuga e também por fixar a tensão nas chaves S5 e S6 em metade da tensão de entrada. Porém, na estrutura H5 tem-se um semicondutor a menos para as perdas de condução. Uma possível análise de perdas e de custo total de aquisição, justificaria a escolha entre essas duas topologias, porém esse assunto ultrapassa o escopo do trabalho.

6.11 Controle Corrente

Sobre o bloco de corrente desenvolvido na Subseção 4.4.2, particionou-se em blocos menores a fim de detalhar o funcionamento de cada um, como pode ser visto na Figura 78:

Figura 78 – Bloco de corrente a) Transformação $\alpha\beta$ para dq b) Controlador PI e desacoplamento c) Transformação dq para abc e geração de sinal 180° .



Fonte: autoria própria.

No bloco a), valeu-se da propriedade anteriormente citada em relação às vantagens de se utilizar a transformada dq para fins de controle. Nesse bloco, a corrente é sensoriada na saída do filtro conforme a Figura 28, sinal o que é diretamente ligado na entrada α do bloco de transformação e também conectado em planta de atraso de fase (90°), para conexão na entrada β e geração do sinal em quadratura necessário para realização da transformada.

A saída desse bloco tem por finalidade gerar uma saída CC, para que se possa controlar o nível de corrente de saída do inversor e mantê-lo sincronizado à fase da rede, uma vez que o ângulo que se utiliza advém do travamento do PLL monitorando as diferenças de fase e frequência da rede.

No bloco b), são definidas as referências para as componentes ativa e reativa da corrente. Como se deseja obter fator de potência unitário, arbitra-se $i_q^* = 0$, a fim de zerar a componente da potência reativa. Já para a referência do módulo da corrente, projetou-se na Seção 5.3 que o pico da corrente de saída atinge $33,4V$, logo este é o valor que o controle precisa seguir.

Nesse bloco, há também o controlador PI, o qual tem os parâmetros calculados através das Equações 4.16 e 4.17. Ao escolher-se o coeficiente de amortecimento $\zeta = 2$, para que haja um *overshoot* mínimo e frequência de corte $\omega_c = 120Hz$, como foi feito para determinar o filtro L, obtém-se os ganhos:

$$k_p = 1,33;$$

$$k_i = 59,19$$

Ainda nesse bloco, são somadas as correntes de compensação para o desacoplamento visto na Subseção 4.4.1.3 e transformadas as grandezas em $p.u$ ao multiplicar pelo ganho K (o inverso do valor máximo que a corrente poderia atingir considerando índice de

modulação $m_a = 0,8$), visto que a modulação é feita com a onda moduladora dentro dos limites de $[-0,8,0,8]$. Por esse motivo, também, utilizou-se um limitador de tensão que mantém a saída dentro dos limites para casos de instabilidades.

No bloco c), transforma-se as grandezas tratadas em componentes com eixo girante dq de volta no sistema de coordenadas tradicional abc . Como o sistema que está sendo estudado é monofásico, utiliza-se somente a tensão com defasagem *zero*, quando comparados ao ângulo de referência. A saída a é utilizada como moduladora positiva para a lógica PWM, utilizada nas Figura 44 e 45, e a saída $a180$ é utilizada como moduladora negativa (diferença de 180° da saída a) após ser atrasada por dois blocos de deslocamento de fase de 90° .

O objetivo desse sistema de controle é sensoriar a corrente de saída do inversor, transformar em grandeza CC de forma a seguir a referência com o controlador PI e utilizar a transformada inversa para que se consiga modular os pulsos PWM, a fim de controlar o nível de corrente. Desta forma, somente quando a corrente atingisse o pico, a tensão de saída a alcançaria $0,8V$, atingindo o índice de modulação para a maior corrente, como projetado anteriormente.

Embora tenha sido exaustivamente pesquisado e aprimorado, o desenvolvimento do controle descrito nesse trabalho não atingiu os objetivos que eram esperados, levando o sistema à instabilidade. O autor acredita que a instabilidade ocorreu devido a falta de tratamento das tensões moduladoras na saída do bloco da transformação dq para abc , uma vez que essas são as grandezas que irão regular a corrente de saída do inversor e ao serem comparadas diretamente junto a portadora estão sujeitas a qualquer perturbação que ocorrer, principalmente antes do sistema encontrar o regime permanente. Apesar disso, é importante ressaltar que as informações presentes nesse trabalho atalham um futuro desenvolvimento dessa forma de controle para quem se interessar no tema.

7 Conclusões

Conforme visto nesse trabalho, a utilização da geração distribuída está continuamente sendo estudada no Brasil pela ANEEL, que em 2008 lançou os Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional (PRODIST). Visando atrair novos "*prosumers*", consumidores que também são produtores, para o setor em 2012 a Resolução 482 implantou o sistema de créditos. Em 2015 outra resolução foi publicada agregando ainda mais benefícios como a possibilidade de geração em condomínios e cooperativas, além da simplificação no processo legal junto a concessionária.

Entre as opções de geração de energia de fontes renováveis que podem ser utilizadas na forma de GD, a geração fotovoltaica é objeto de estudo e aprimoramento constante nos dias de hoje. Para que se consiga fazer a utilização dessa energia são necessários painéis fotovoltaicos os quais são instalados diretamente nos consumidores, nos telhados das casas, estabelecimentos comerciais e indústrias. Desta forma o consumidor passa a ser também fornecedor de energia.

As possibilidades de configurações desses painéis são diversas, desde a utilização isolado à rede como acoplado a ela. Nas configurações *grid-tie* observou-se que a forma de conexão mais utilizada e que traz os melhores resultados nos dias de hoje é a de Inversor em Linha, porém devido a maior demanda e produção há possibilidades de, no futuro, utilizar-se preferencialmente painéis com conversores embutidos.

Com o intuito de abordar os principais elementos que englobam a GD através da geração através de energia solar, apresentou-se de forma conceitual os principais conversores CC-CC a fim de entender as relativas utilizações. Também foram vistas as respostas de tensão e corrente de um painel solar com a finalidade de se obter a maior geração de potência através dos principais algoritmos MPPT, possibilitados, muitas vezes, pelos próprios conversores CC-CC.

Para que se faça a conexão de uma fonte de energia com a rede elétrica é necessário estabelecer os critérios de sincronismo. O estado da arte das técnicas de sincronismo utilizadas para conexão de inversores fotovoltaicos com a rede elétrica foi estudado. Devido a grande vantagem da técnica de detecção por fase baseado em quadratura e desenvolveu-se e simulou-se o projeto do *QSG-PLL* apresentando resultados satisfatórios de transitórios e regime permanente para um degrau de 1 Hz . Em menos de dois ciclos de operação, ou seja, em 28 ms o sistema já atingia 98% da referência.

Além do que foi citado, o funcionamento de inversores fotovoltaicos são determinados também por filtros, técnicas de modulação, topologias e sistemas de controle. Esses diversos elementos foram explicados de forma teórica. Apresentou-se, também, toda estrutura lógica

de chaveamento e os trens de pulsos para a correta comutação dos semicondutores das topologias sem transformadores H5 e H6. Entre os filtros, projetou-se o LCL e o filtro L, esse último por duas formas, sobressaindo-se a que utilizava como método a frequência de corte.

Simulou-se as topologias H5 e H6 com carga resistiva e com os filtros L e LCL e obteve-se os melhores resultados na topologia H6 com filtro LCL, apresentando uma taxa de distorção harmônica de aproximadamente 0,75%, um ripple na corrente de saída de 1%, tensão eficaz de saída de $127,9 V_{rms}$ e corrente eficaz de saída de $23,7 A$, valores esses que são condizentes com os resultados esperados.

Foram utilizadas equações básicas de projeto para fins de validação do funcionamento das topologias. Nas simulações com carga resistiva a corrente de saída, a tensão de saída e a taxa total de distorção harmônica ficaram dentro dos resultados esperados.

Também foi apresentada a teoria necessária para implementação do controle de corrente, bem como a forma de estimar os ganhos do com controladores PI para operação em malha fechada, muito embora não tenha sido possível atingir os resultados esperados.

8 Propostas de Trabalhos Futuros

Encoraja-se que seja feita uma análise de perdas das topologias sem transformadores estudadas nesse trabalho, bem como um desenvolvimento de um algoritmo MPPT para aliar todos os blocos que permeiam o inversor para microgeração fotovoltaica.

Ainda, há o estudo das lacunas dos projetos de controladores de corrente e tensão para serem desenvolvidos, bem como diferentes topologias sem transformadores e análise de custo delas.

Por ultimo, há de se ressaltar a importância de implementar as topologias descritas em bancada para conexão com a rede pública.

Referências Bibliográficas

- ABDALRAHMAN, A.; ZEKRY, A.; ALSHAZLY, A. Simulation and implementation of grid-connected inverters. *International Journal of Computer Applications*, v. 60, n. 4, p. 41 – 49, 2012. ISSN 0975-8887. Citado na página 58.
- ANEEL, A. N. de E. E. . *Módulo 8 - Qualidade da Energia Elétrica*. 2014. Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional – PRODIST. Citado na página 22.
- BARATER, F. G.; LORENZANI, E. Unipolar pwm for transformerless grid-connected converters in photovoltaic plants. In: *Clean Electrical Power, 2009 International Conference*. [S.l.: s.n.], 2009. p. 387–392. Citado na página 65.
- CHA, H.; VU, T. K. Comparative analysis of low-pass output filter for single-phase grid-connected photovoltaic inverter. In: *Applied Power Electronics Conference and Exposition (APEC), 2010 Twenty-Fifth Annual IEEE*. [S.l.: s.n.], 2010. p. 1659–1665. ISSN 1048-2334. Citado na página 62.
- DESCONZI, M. I. et al. Photovoltaic stand-alone power generation system with multilevel inverter. In: *International Conference on Renewable Energies and Power Quality*. [S.l.: s.n.], 2010. Citado 2 vezes nas páginas 44 e 45.
- ERICKSON, R. W.; MAKSIMOVIC, D. *Fundamentals of Power Electronics*. 2. ed. [S.l.]: Kluwer Academic Publishers, 2001. Citado na página 77.
- GTES, C.-C. Grupo de Trabalho de E. S. *Manual de Engenharia para Sistemas Fotovoltaicos*. 2014. Citado na página 26.
- ISLAM, M.; MEKHILEF, S.; HASAN, M. Single phase transformerless inverter topologies for grid-tied photovoltaic system: A review. *Renewable and Sustainable Energy Reviews*, v. 45, p. 69 – 86, 2015. ISSN 1364-0321. Disponível em: <<http://www.sciencedirect.com/science/article/pii/S1364032115000192>>. Citado 4 vezes nas páginas 46, 49, 80 e 86.
- JOSEPHS, R. H. *SOLAR CELL ARRAY DESIGN HANDBOOK Volume I*. [S.l.]: NASA, 1976. Citado na página 27.
- KAHLANE, A.; HASSAINE, L.; KHERCHI, M. Lcl filter design for photovoltaic grid connected systems. *Revue des Energies Renouvelables SIENR'14 Ghardaïa*, p. 227–232. Citado na página 62.
- KIM, H.; KIM, K.-H. Filter design for grid connected pv inverters. p. 1070–1075, Nov 2008. ISSN 2165-4387. Citado na página 54.
- KJÆR, S. *Design and Control of an Inverter for Photovoltaic Applications*. Tese (Doutorado), 2005. Citado 2 vezes nas páginas 82 e 83.
- LUIS, G. et al. Electrical energy conversion system design with single-phase inverter and h5 transformerless topology. *Revista Facultad de Ingeniería Universidad de Antioquia*, v. 73, p. 79–89, 2014. Citado na página 63.

- NOROOZIAN, R.; GHAREHPETIAN, G. B. An investigation on combined operation of active power filter with photovoltaic arrays. *Electrical Power and Energy Systems, ELSEVIER*, v. 46, p. 392–399, 2013. Citado na página 17.
- REZNIK, A. et al. Lcl filter design and performance analysis for small wind turbine systems. In: *2012 IEEE Power Electronics and Machines in Wind Applications*. [S.l.: s.n.], 2012. p. 1–7. Citado 2 vezes nas páginas 62 e 63.
- ROSEMBACK, R. H. *Conversor CC-CC Bidirecional Buck-Boost Atuando como Controlador de Carga de Baterias em um Sistema Fotovoltaico*. 2009. Dissertação de mestrado, Ciências em Engenharia Elétrica, UFJF. Citado na página 27.
- SOSA, J. M. et al. Comparative evaluation of l and lcl filters in transformerless grid tied converters for active power injection. In: *Power, Electronics and Computing (ROPEC), 2014 IEEE International Autumn Meeting on*. [S.l.: s.n.], 2014. p. 1–6. Citado na página 55.
- TEDDE, M.; SMEDLEY, K. Anti-islanding for three-phase one-cycle control grid tied inverter. *Power Electronics, IEEE Transactions on*, v. 29, n. 7, p. 3330–3345, 2014. Citado na página 17.
- TEODORESCU, R.; LISERRE, M.; RODRIGUEZ, P. *GRID CONVERTERS FOR PHOTOVOLTAIC AND WIND POWER SYSTEMS*. 1. ed. [S.l.]: John Wiley & Sons, Ltd, 2011. Citado 2 vezes nas páginas 41 e 42.
- VICTOR, M. et al. *Method of converting a direct current voltage from a source of direct current voltage, more specifically from a photovoltaic source of direct current voltage, into a alternating current voltage*. Google Patents, 2008. US Patent 7,411,802. Disponível em: <<https://www.google.com/patents/US7411802>>. Citado na página 76.
- XIAO, H.; XIE, S. Leakage current analytical model and application in single-phase transformerless photovoltaic grid-connected inverter. *IEEE Transactions on Electromagnetic Compatibility*, v. 52, n. 4, p. 902–913, Nov 2010. ISSN 0018-9375. Citado na página 86.
- YUVARAJAN, S.; XU, S. Photo-voltaic power converter with a simple maximum-power-point-tracker. In: *Circuits and Systems, 2003. ISCAS '03. Proceedings of the 2003 International Symposium on*. [S.l.: s.n.], 2003. v. 3, p. III–399–III–402 vol.3. Citado na página 33.