

Síntese Automática da Rede de Transistores

Denyson Grellert
djmgrellert@inf.ufrgs.br
Orientador: Ricardo Reis

INTRODUÇÃO

Fazer um projeto full-custom demanda um tempo de projeto muito grande, mas permite fazer muitas otimizações que não é possível utilizando o fluxo Standard Cell. Por isso, uma ferramenta que automatiza a geração do leiaute de qualquer rede de transistores soluciona o problema, pois traz mais rapidez ao método que consegue fazer mais otimizações.

METODOLOGIA

O trabalho consiste em gerar células na ferramenta ASTRAN, e com o fluxo Standard Cell, que é largamente utilizado na indústria. Deste modo comparamos os resultados para comprovar a eficácia da ferramenta.

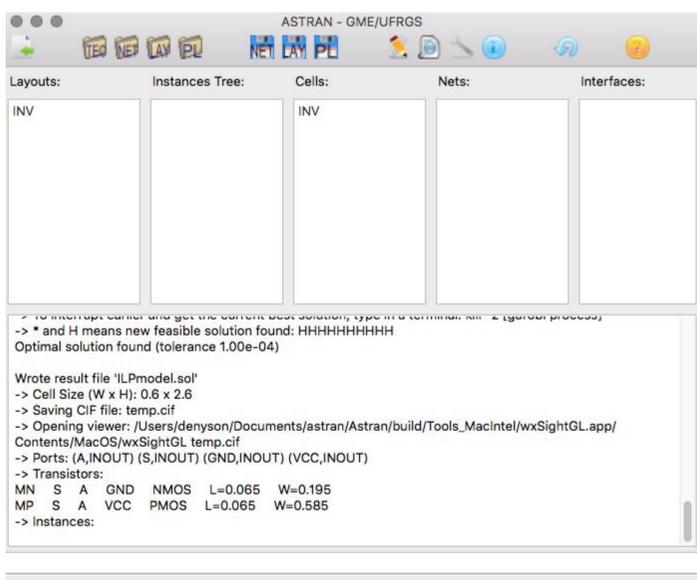


Figura 1: Imagem da ferramenta ASTRAN

RESULTADOS

Abaixo na figura 2 e 3 vemos duas redes de transistores simples, um inversor e uma porta nand de duas entradas. Ambas foram geradas pela ferramenta ASTRAN. Na figura 4 também podemos ver como uma porta complexa, que pode ser gerada pela ferramenta, possui um número menor de transistores.

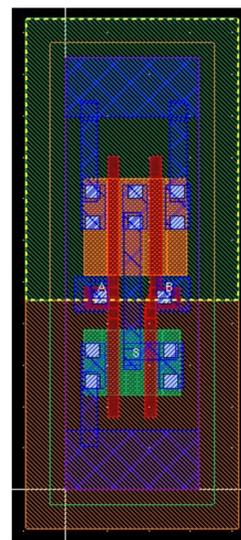


Figura 2: NAND2 gerado pelo ASTRAN

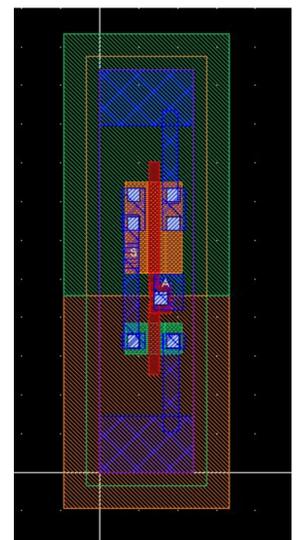


Figura 3: INVERSOR gerado pelo ASTRAN

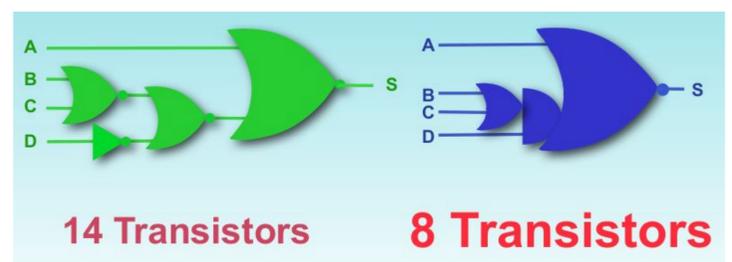


Figura 4: Comparação do número de transistores

REFERÊNCIAS

Ziesemer, Junior Adriel Mota. "Síntese automática do leiaute de redes de transistores." (2014).