

Motivado pela crescente demanda de sistemas computacionais portáteis como notebooks e telefones celulares, este trabalho tem como objetivo a investigação sobre técnicas que reduzem a potência consumida sem perdas significativas de velocidade. Este consumo excessivo em sistemas computacionais portáteis obriga o uso de componentes extras para remover o calor além de diminuir a vida útil do circuito integrado. Usando células inseridas no contexto do projeto TRANCA e com leiaute de acordo com o módulo de síntese TRAMOII que procura explorar ao máximo o conceito de transparência (possibilidade de passagem das trilhas de roteamento por dentro de uma célula,) fez-se um estudo sobre a influência da voltagem de alimentação e tamanho dos transistores das células na potência. Uma vez concluída esta fase, o objetivo será determinar topologias de células específicas para baixo consumo de potência sendo possíveis as técnicas de paralelismo de operadores, flip-flops sensíveis tanto à borda de descida como de subida, redução de "glitches", entre outras. O resultado deste estudo nos permitiu melhor compreender o mecanismo de dissipação de potência em circuitos CMOS, para que no futuro possamos criar topologias que tragam grandes perspectivas quanto à novas tecnologias de telefonia celular, facilidade de acessos à serviços móveis e outros.