

221

ROTEAMENTO PARA DISPOSITIVOS FPGA. *Wagner Fontes dos Reis Machado, Fernando Gehm Moraes.* (PUC/RS)

Este resumo apresenta a implementação de um algoritmo de roteamento para dispositivos programáveis FPGAs, com arquitetura de blocos lógicos e canais horizontais e verticais de roteamento, interligados por “caixas de chaves”. Esta arquitetura será posteriormente generalizada para os dispositivos FPGA Xilinx. Foi implementada uma versão modificada do algoritmo Maze, para roteamento de redes multi-ponto. Para a implementação da estrutura de dados foi utilizada a biblioteca LEDA, a qual disponibiliza funções para operações com listas, grafos e dicionários. Cada rede é roteada sequencialmente. À partir da origem da rede são lançadas frentes de onda em todas as direções, até que se encontre o destino mais próximo. Deste ponto é realizada a retro-propagação, realizando-se assim a conexão entre os primeiros 2 pontos da rede. O processo é repetido para os demais pontos da rede, porém a frente de onda é propagada em todas as direções tendo como origem a conexão já realizada (todas as arestas da rede), realizando-se novamente a retro-propagação. Esta é a nossa maior contribuição, o método para rotear redes multi-pontos, denominado *propagação de aresta*. Também está implementado o processo denominado “rip-up and re-route”, o qual consiste em desfazer o roteamento e reiniciá-lo, caso alguma(s) rede(s) não tenha(m) sido roteada(s). O procedimento consiste em realizar o algoritmo e anotar as redes não roteadas. Uma vez concluída a iteração corrente do processo de roteamento, coloca-se no topo da lista de redes as não roteadas, limpa-se a estrutura de dados e reinicia-se o processo. Após o término da implementação da versão inicial do algoritmo será utilizada programação concorrente (multi-thread) para diminuir o tempo de processamento. Resultados preliminares, comparando-se o nosso protótipo ao roteador acadêmico VPR, indicam uma reduzida ocupação de trilhas, com densidades de conexão semelhantes entre os dois roteadores. (CNPq/PUCRS).