República Federativa do Brasil

Ministério do Desenvolvimento, Indústria, Comércio e Serviços

Instituto Nacional da Propriedade Industrial

(21) BR 102024014337-0 A2

(22) Data do Depósito: 12/07/2024

(43) Data da Publicação Nacional: 27/01/2026

(54) Título: MÉTODO E FERRAMENTA COMPUTACIONAL BASEADOS EM APRENDIZADO DE MÁQUINA PARA GERAÇÃO DE PADRÕES TESTES INDIRETOS DE CIRCUITOS ANALÓGICOS E DE SINAL MISTO

(51) Int. Cl.: G01R 31/3167; G06N 3/08.

(52) CPC: G01R 31/3167; G06N 3/08.

(71) Depositante(es): UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL.

(72) Inventor(es): ALLAN FABRÍCIO GARCIA FERREIRA; TIAGO ROBERTO BALEN; LUCAS BERNARDO ZILCH; MARCELO SOARES LUBASZEWSKI.

(57) Resumo: MÉTODO E FERRAMENTA COMPUTACIONAL BASEADOS EM APRENDIZADO DE MÁQUINA PARA GERAÇÃO DE PADRÕES TESTES INDIRETOS DE CIRCUITOS ANALÓGICOS E DE SINAL MISTO. A presente invenção propõe um método baseado em aprendizado de máquina para a geração de padrões de testes de circuitos analógicos e de sinal misto (analógico e digital). O método é aplicável ao teste em produção ou testes em campo de circuitos integrados (chips), placas de circuitos eletrônicos ou sistemas eletrônicos que contenham circuitos analógicos e de sinal misto. O método consiste em, inicialmente, realizar um conjunto de simulações elétricas do circuito obtendo os valores simulados de tensões nodais, correntes, resposta em frequência e transiente de um conjunto de nós e malhas do circuito, considerando diferentes estímulos nas suas entradas e na tensão de alimentação, resultando em um conjunto de valores de tensões nodais em CA (corrente alternada) ou CC (corrente contínua), estáticos, ou variantes com o tempo e/ou com a frequência. Um conjunto de simulações das especificações funcionais aplicáveis ao teste funcional do circuito é também realizado. Estas simulações são realizadas considerando a variabilidade do processo de fabricação do circuito a ser testado, através de análise de Monte Carlo e Corners. Com o conjunto de dados (...).

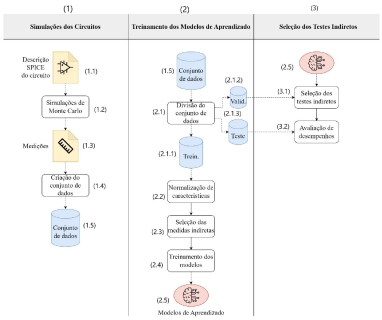


Figura 1

Relatório Descritivo de Patente de Invenção

MÉTODO E FERRAMENTA COMPUTACIONAL BASEADOS EM APRENDIZADO DE MÁQUINA PARA GERAÇÃO DE PADRÕES TESTES INDIRETOS DE CIRCUITOS ANALÓGICOS E DE SINAL MISTO

Campo da Invenção

[001] O método aqui descrito aplica-se à geração de teste (definição de estímulos, medidas e sequência de aplicação) em produção ou testes em campo de circuitos integrados (CIs ou chips), placas de circuitos eletrônicos ou sistemas eletrônicos que contenham circuitos analógicos e de sinal misto. Portanto, aplica-se à indústria de semicondutores ou a indústria de integração de sistemas eletrônicos.

Antecedentes da Invenção

[002] A qualidade dos teste de circuitos e sistemas integrados comerciais é diretamente proporcional ao seu custo. Circuitos analógicos e mistos (que compreendem partes analógicas e digitais) frequentemente demandam sequências de teste complexas, o que pode aumentar os custos do produto final, especialmente quando testes funcionais baseados em especificações são aplicados. Em contrapartida, técnicas de teste de produção de baixa complexidade são necessárias para circuitos integrados de baixo custo e podem ser aplicadas para testes de seleção de dies (chips não encapsulados), evitando que partes defeituosas sejam encapsuladas. O teste estrutural e orientado a defeitos pode representar uma alternativa de baixo custo para reduzir a complexidade dos testes baseados em especificações de circuitos e sistemas integrados, seja em um único chip, ou no arranjo de chips em placas de circuito impresso.

[003] Testes em produção tem como objetivo principal averiguar o funcionamento e confiabilidade de um componente e são realizados o mais cedo

o possível na cadeia de produção. Desse modo, em circuitos integrados, a primeira etapa de teste é realizada no próprio wafer de silício (teste conhecido como die sort). Caso o CI (die) falhe no teste, ele é descartado da linha de produção, impedindo que o circuito defeituoso seja encapsulado.

[004] Além de garantir a qualidade do circuito produzido, o teste em produção tem como objetivo realimentar o processo de projeto, permitindo a identificação de erros ou problemas que podem comprometer o funcionamento do circuito ou sua confiabilidade. Com essa informação, é possível fazer ajustes no projeto ou no processo de produção, visando eliminar ou reduzir essas deficiências e melhorar a qualidade do produto final.

[005] Desse modo, a garantia do funcionamento correto dos CIs é conhecida como uma etapa custosa, mas indispensável. Os CIs devem ser testados durante o processo da fabricação, descartando os circuitos que não atinjam as exigências mínimas de projeto. A qualidade de um teste pode ser definida pela métrica Defective Parts Per Million (DPPM), ou Partes Defeituosas por Milhão, em português, que considera o número de escapes de teste (componentes defeituosos que passam no teste em produção) por milhão de CIs produzidos. A indústria de CIs busca reduzir o DPPM visando a qualidade do produto. Reduzir os CIs bons que não passam no teste também é desejável para reduzir a perda de produtividade (yield loss). Por essa razão, uma parte significativa do preço final de um circuito integrado ou sistema eletrônico está concentrado na etapa de teste, que ainda se divide nas etapas de geração de vetores (ou estímulos) e aplicação. A geração de vetores é etapa na qual os melhores estímulos e pontos de observação no circuito são definidos, visando atingir uma determinada qualidade do teste em termos de DPPM e yield loss. Esta etapa resulta em um plano de teste, que será então executada em campo, caracterizando o teste propriamente dito.

[006] Os testes de circuitos podem ser classificados segundo seus objetivos. O teste funcional, também chamado de teste baseado em especificações, busca validar o funcionamento correto do circuito fabricado

através de comparações com as especificações de projeto. Nesse contexto, se qualquer um dos parâmetros funcionais estiver fora dos limites de tolerância especificados, o circuito é considerado falho e, consequentemente, é descartado. Dependendo da especificação sendo testada, essa técnica pode resultar em tempos longos de execução do teste, o que implica na elevação do custo do teste, que por sua vez é adicionado ao preço final do produto. Por outro lado, o teste estrutural, também conhecido como teste baseado em defeitos, procura identificar alterações na estrutura física do circuito. O maior obstáculo na execução desse tipo de teste é modelar as falhas de maneira precisa.

[007] Geralmente, os testes de CIs analógicos seguem a metodologia de teste funcional, onde os limites de aceitação são estabelecidos pelas próprias especificações da folha de dados ou manual do circuito conforme descrito no trabalho: STRATIGOPOULOS, H.-G.; SUNTER, S. Fast monte carlo-based estimation of analog parametric test metrics. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, IEEE, v. 33, n. 12, p. 1977–1990, 2014. DOI: 10.1109/TCAD.2014.2360458.

[008] No entanto, a alta qualidade desse teste tem um custo de implementação consideravelmente maior do que o custo do teste de um circuito digital que ocupa a mesma área de um chip. Para tentar diminuir o custo dos testes funcionais, os próprios vetores utilizados para validação do circuito nas etapas de simulação do projeto podem ser utilizados no teste. Dessa forma, esses vetores já existem e não impõem nenhum custo adicional para sua geração. Em contrapartida, isso não é possível para o caso dos testes estruturais, cujos custos devem levar em consideração tanto a determinação dos vetores de teste, quanto a execução do teste propriamente dito, conforme abordado em: RENOVELL, M. Digital and analog system testing: fundamentals and new challenges. In: Proceedings. The 16th International Conference on Microelectronics, ICM 2004. Tunis: IEEE, 2004. p. 8–10. DOI: 10.1109/ICM.2004.1434191.

[009] Para os CIs digitais é mais comum o emprego do teste estrutural, visto que a abstração dos valores assumidos nos nós do circuito ajudam na modelagem das falhas. O mesmo não pode ser dito no caso dos circuitos analógicos, devido às propriedades de sinais analógicos, como valores de amplitude e tempo infinitos, e a influência de não idealidades, como tensão de offset e ruído. Nesse sentido, é evidente que a busca por vetores para cobrir as falhas no circuito é uma tarefa mais custosa em testes analógicos. Isto motiva o estudo e pesquisa de novas metodologias, procurando encontrar modelos que possibilitem a padronização de testes, maximizando a eficiência na produção de CIs analógicos, principalmente quando o teste funcional (baseado em especificações) é utilizado. Esse tipo de teste apresenta uma alta qualidade, porém gera um custo elevado, tendo em vista o uso de ATEs (Automatic Test Equipments), equipamentos de testes automatizados com instrumentos de alta resolução e longos tempos de teste. Uma maneira de reduzir o preço assimilado ao teste e manter uma boa qualidade é optar pelo uso do teste estrutural, onde o foco está voltado para detecção de defeitos. Contudo, o teste estrutural no contexto de circuitos analógicos é pouco empregado devido à falta de um modelo de falhas padronizado que represente os principais efeitos físicos que ocorrem em componentes analógicos.

[0010] Devido à importância do teste funcional para circuitos analógicos, estudos exploraram maneiras de diminuir seu custo e manter seu baixo DPPM. Nas últimas duas décadas, uma alternativa que vem sendo aprimorada é o teste indireto (indirect test). O conceito de teste indireto se baseia na hipótese de que as variações e falhas do processo de fabricação têm influência em parâmetros que podem ser medidos por equipamentos de baixo custo, como amplitude de sinais CA (corrente alternada) e CC (corrente contínua) - também conhecidos como AC (do inglês Alternating Current) e DC (Direct Current) - em nós selecionados do circuito. Desse modo, é possível correlacionar essas Medidas Indiretas (MIs) com especificações do circuito. Entretanto, essa relação é muito complexa para construção de modelos analíticos. Nesse tipo de problema, o

aprendizado de máquina se destaca. Os modelos de aprendizado são capazes de representar funções complexas com uma alta precisão. No teste indireto, um algoritmo de aprendizado supervisionado treina um modelo que possui como entradas as medidas de baixo custo e como saída um parâmetro funcional. Ao final do treinamento, o modelo é validado com alguma métrica adequada para identificar se o aprendizado foi bem sucedido.

[0011] *Teste Indireto.* A estratégia de realizar medições indiretas (MIs) para prever especificações do circuito é conhecida como teste alternativo ou teste indireto e tem sido amplamente explorada para reduzir o custo dos testes de circuitos analógicos, RF e mistos-analógicos. Estas medições indiretas (MIs) são usadas como parâmetros estruturais de entrada de modelos de aprendizado que estimam parâmetros funcionais do circuito sob teste. Esta abordagem foi inicialmente proposta utilizando medidas de resposta transitória do circuito. Posteriormente, foi proposta para circuitos de radiofrequência, utilizando tensões CC como medidas indiretas. A abordagem de teste indireto foi introduzida na área de circuitos analógicos em: VARIYAM, P.; CHATTERJEE, A. Enhancing test effectiveness for analog circuits using synthesized measurements. In: Proceedings. 16th IEEE VLSI Test Symposium (Cat. No.98TB100231). Monterey: IEEE, 1998. p. 132–137. DOI: 10.1109/VTEST.1998.670860.

[0012] Essa estratégia, também denominada teste alternativo (do inglês, alternate test), baseia-se na hipótese de que as variações e defeitos do processo de fabricação têm influência em parâmetros funcionais, assim como em parâmetros que podem ser medidos por equipamentos de baixo custo, como amplitude de sinais AC e DC de nós do circuito. Desse modo, é possível fazer o mapeamento dessas medidas indiretas (MIs) em especificações do circuito. O objetivo da busca dessa correlação é medir apenas esses parâmetros indiretos para verificar a performance do circuito sob teste como descrito em: LEGER, G.; BARRAGAN, M. J. Mixed-signal test automation: Are we there yet? In: 2018 IEEE International Symposium on Circuits and Systems (ISCAS). Florence: IEEE, 2018. p. 1–5. DOI: 10.1109/ISCAS.2018.8351734.

[0013] Entretanto, a relação entre as MIs (parâmetros estruturais) e as especificações do circuito é muito complexa para construção de modelos analíticos, em grande parte devido à não linearidade presente em circuitos analógicos. Para solucionar este problema, uma opção é a utilização de algoritmos de aprendizado de máquina.

[0014] As técnicas de aprendizado de máquina permitem que modelos estatísticos sejam criados automaticamente através da análise de grandes quantidades de dados, sendo capazes de identificar padrões complexos nos dados. Além disso, esses métodos lidam com dados em grande escala e alta dimensionalidade, o que pode ser um desafio para a criação de modelos analíticos. Porém, o uso de aprendizado de máquina também apresenta alguns desafios, como a necessidade de grandes quantidades de dados para treinar modelos precisos e a complexidade computacional dos algoritmos, que podem exigir recursos computacionais significativos para execução. Um apanhado de técnicas de aprendizado de máquina pode ser encontrado em: BURKOV, A. The Hundred-Page Machine Learning Book. 1. ed. Andriy Burkov, 2019. Disponível em: https://themlbook.com

[0015] No contexto do aprendizado de máquina, o teste indireto é considerado um exemplo de aprendizado supervisionado. Neste tipo de aprendizado, o conjunto de dados (dataset) possui amostras com entradas Xi e saídas Yj definidas. Conforme Burkov (2019), o propósito é treinar um modelo, representado por uma função $fX \rightarrow Y$, capaz de prever as saídas de novas observações conhecendo apenas os valores de entrada, como mostra a Equação: $fX \rightarrow Y : [X1, ...,Xk] \rightarrow [Y1, ..., Yl]$.

[0016] Dessa maneira, no teste indireto, as entradas (também chamadas de características) do modelo de aprendizado são as MIs. Já a saída (ou alvo) depende se o teste indireto é abordado como um problema de classificação ou regressão. Mesmo assim, ambos cenários podem ser vistos como uma tarefa de aproximação de funções conforme: HASTIE, T.; TIBSHIRANI, R.; FRIEDMAN, J. The Elements of Statistical Learning: Data Mining, Inference, and Prediction.

2. ed. New York: Springer, 2009. (Springer series in statistics). DOI: 0.1007/978-0-387-84858-7.

[0017] No caso do teste indireto voltado para classificação de circuitos, a saída do modelo de aprendizado é a condição do circuito. Os circuitos cujos parâmetros funcionais atendem as especificações de projeto são rotulados como bons, enquanto que os circuitos que não cumprem esses requisitos funcionais são classificados como defeituosos. Para que isso seja possível, é necessário conhecer previamente os limites das especificações, a fim de diferenciá-los. Nesta abordagem, o objetivo é treinar um modelo de aprendizado capaz de encontrar um limite de decisão no espaço de MIs que separa os circuitos e os classifica. O teste indireto pode também visar a estimação do parâmetro funcional de interesse. Para esse fim, uma função de regressão é ajustada para prever o valor da especificação. Um exemplo do teste indireto como um problema de regressão é visto em: BARRAGAN, M. J.; LEGER, G.; HUERTAS, J. L. Multi-condition alternate test of analog, mixed-signal, and rf systems. In: 2012 13th Latin American Test Workshop (LATW). Quito: IEEE, 2012. p. 1–6. DOI: 10.1109/LATW.2012.6261248; onde foi demonstrado que o emprego do teste indireto sobre múltiplas condições, como diferentes valores de tensão de alimentação e frequência de operação, aumenta a precisão da especificação estimada.

[0018] Todavia, a meta final do teste indireto ainda é realizar a diferenciação entre circuitos bons e defeituosos. Portanto, a especificação predita deve ser comparada com um limite de decisão em uma etapa posterior como apontado por BADAWI, H. E.; AZAÏS, F.; BERNARD, S.; COMTE, M.; KERZÉRHO, V.; LEFEVRE, F. Evaluation of a two-tier adaptive indirect test flow for a front-end RF circuit. Journal of Electronic Testing, Springer, v. 37, n. 2, p. 225–242, 2021. DOI: 10.1007/s10836-021-05934-4.

[0019] Após a predição do parâmetro funcional pelo modelo de regressão, seu valor é comparado com o limite de teste. Desse modo, caso a especificação ultrapasse esse limiar, o circuito é considerado defeituoso e logo ele é

descartado. Caso contrário, o circuito é tido como bom e continua na cadeia de fabricação. No método proposto os dados foram coletados de circuitos de radiofrequência em um ambiente de teste em produção. Medidas funcionais e DC foram feitas para treinar modelos utilizando os algoritmos de aprendizado de máquina. Após o treinamento, os CIs tinham seus parâmetros funcionais estimados através das MIs. Caso a especificação estimada de um circuito ficasse dentro de uma zona de tolerância, ele seguia para a segunda fase, onde um teste funcional convencional era aplicado. Assim, apenas um pequeno lote precisa ser testado utilizando os dois testes. O resultado é um número menor de CIs que passam pelo custoso teste funcional durante a produção.

[0020] Um estudo semelhante pode ser encontrado em: STRATIGOPOULOS, H.-G.; MIR, S.; MAKRIS, Y. Enrichment of limited training sets in machine-learning-based analog/rf test. In: 2009 Design, Automation & Test in Europe Conference & Exhibition. Nice: IEEE, 2009. p. 1668–1673. DOI: 10.1109/DATE.2009.5090931; onde uma estratégia composta de duas fases também foi aplicada. Porém, o teste indireto foi projetado como um problema de classificação. O modelo de aprendizado consiste em uma junção de duas redes neurais ontogênicas que são responsáveis por definir os limites de teste no espaço de MIs. Também é apresentado um método para gerar dados sintéticos que seguem a distribuição original dos dados coletados. Essa técnica visa balancear as quantidades de circuitos bons e defeituosos, visto que circuitos defeituosos são amostras raras no processo de fabricação. Desta forma, pode-se realizar um treinamento melhor dos modelos, permitindo que o erro da estimativa chegue na ordem de DPPM.

[0021] Em geral, o teste indireto orientado à predição é implementado em duas fases. A primeira fase é a fase de aprendizado. Nessa etapa, é encontrada as correlações entre as MIs e os parâmetros funcionais. Em um conjunto de dispositivos, são feitas tanto as medidas de baixo custo como os testes funcionais. Em seguida, modelos de aprendizado são treinados tendo como características as MIs e como saída as especificações. Já a segunda fase é o

teste em produção, que acontece no processo de fabricação dos CIs, onde apenas a medidas de baixo custo são executadas nos chips. Dessa forma, os parâmetros funcionais do circuito sob teste são preditos por meio dos modelos treinados na primeira fase. Por fim, o circuito é classificado como bom ou ruim tendo como referência os limites de especificação, de forma similar ao feito em: BARRAGAN, M. J.; LEGER, G. Feature selection for alternate test using wrappers: Application to an rf lna case study. In: 2015 Design, Automation & Test in Europe Conference & Exhibition (DATE). Grenoble: IEEE, 2015. p. 1229–1232. DOI: 10.7873/DATE.2015.0179.

Técnicas de Aprendizado de Máquina

[0022] A aprendizado de máquina, pode ser implementado, entre outras formas, através de redes neurais artificias, filtros adaptativos e modelos matemáticos de regressão.

[0023] Uma rede neural artificial (RNA) é um modelo computacional inspirado na estrutura e funcionamento do cérebro humano, composto por unidades chamadas neurônios artificiais. Essas redes consistem em camadas de neurônios interconectados: uma camada de entrada, uma ou mais camadas ocultas (intermediárias) e uma camada de saída. Cada neurônio processa sinais recebidos de outros neurônios e transmite o resultado para os seguintes, permitindo que a rede aprenda e reconheça padrões a partir de dados. O treinamento das redes normalmente é realizado, através de algoritmos que otimizam o valor dos pesos das entradas, considerando o conjunto de dados de entrada e de saída utilizadas na etapa de treinamento, com o objetivo de minimizar o erro de classificação ou predição. As RNAs são amplamente utilizadas em tarefas de reconhecimento de imagem, identificação de padrões, processamento de linguagem natural e previsão de séries temporais, entre outras aplicações. RNAs podem ser implementadas em microprocessadores utilizando um programa de computador ou através de um hardware (sistema eletrônico) dedicado.

[0024] Já os filtros adaptativos e modelos de regressão utilizam equações matemáticas ou conjuntos de equações cujos coeficientes e características são definidas na etapa de treinamento, também com o objetivo de minimizar erros de classificação ou predição.

[0025] Na escolha do melhor modelo de regressão para resolução de um determinado problema, é importante levar em consideração os atributos de cada modelo e avaliar qual é mais compatível com as propriedades dos dados de entrada. Tais modelos são amplamente empregados em variadas áreas do conhecimento, como: computação, engenharias, biologia, agronomia, saúde, etc. Para isso, a seleção do modelo adequado também deve contar com a experiência do projetista. No contexto de algoritmos de regressão, aspectos relevantes conhecidos como subajuste (underfitting) e sobreajuste (overfitting) do conjunto de dados devem fazer parte da análise na escolha do modelo. O subajuste acontece quando o modelo não é capaz de capturar o padrão dos dados, devido a uma quantidade pequena de informações ou quando um modelo simples é selecionado para lidar com dados que possuem um comportamento complexo. Em contraste, o sobreajuste ocorre quando o modelo é treinado com dados que apresentam uma alta porcentagem de ruído, fazendo com que o resultado da identificação de um padrão do comportamento dos dados se torne enviesado. Dessa maneira, modelos com alto viés e baixa variância tendem a ser mais adequados quando há um número baixo de amostras em relação ao número de entradas. Por outro lado, modelos com alta variância e baixo viés são mais apropriados quando há muitas amostras e poucas características como mencionado por Leger & Barragan no trabalho: LEGER, G.; BARRAGAN, M. J. Mixed-signal test automation: Are we there yet? In: 2018 IEEE International Symposium on Circuits and Systems (ISCAS). Florence: IEEE, 2018. p. 1–5. DOI: 10.1109/ISCAS.2018.8351734. (LEGER; BARRAGAN, 2018).

[0026] Sob a ótica de testes indiretos, onde o objetivo principal é reduzir o número de testes realizados, modelos que requerem muitas entradas podem não ser apropriados. Ainda, modelos mais complexos também tendem a apresentar

um tempo de processamento maior, aumentando o tempo de teste. Por essas razões, é necessário levar em conta não apenas a precisão do modelo, mas também a eficiência e praticidade em sua utilização. Em situações em que não é possível obter um grande conjunto de dados de treinamento para implementação do teste indireto, modelos que possam lidar com uma quantidade reduzida de amostras são mais indicados. Essa limitação pode ocorrer, por exemplo, em decorrência de uma baixa disponibilidade de CIs produzidos. Um resumo dos principais algoritmos de regressão abordados utilizados no teste indireto é apresentado a seguir. Eles incluem modelos clássicos utilizados em problemas de regressão, bem como algoritmos que são frequentemente aplicados em outras referências da área de teste indireto.

[0027] *Regressão Linear Múltipla*. O modelo de regressão linear múltipla (do inglês, Multiple Linear Regressions - MLR) apresenta uma relação linear entre a variável de saída e as variáveis de entrada. Este modelo faz predições computando a soma ponderada das características, mais uma constante chamada de viés ou termo de interceptação. As variáveis de entrada são multiplicadas pelos pesos e somadas junto do viés para estimar a saída. Mais detalhes podem ser obtidos em: GÉRON, A. Hands-On Machine Learning with Scikit-Learn, Keras, and ensorFlow: Concepts, Tools, and Techniques to Build Intelligent Systems. 2. ed. Sebastopol: O'Reilly Media, 2019.

[0028] *Splines de Regressão Adaptativa Multivariada*. O modelo de splines de regressão adaptativa multivariada, conhecido como MARS (do inglês, Multivariate Adaptive Regression Splines), é uma extensão dos modelos lineares capaz de modelar automaticamente não linearidades e lidar com interações entre as variáveis de entrada. Introduzida por Friedman em 1991 no trabalho: FRIEDMAN, J. H. Multivariate adaptive regression splines. The Annals of Statistics, Institute of Mathematical Statistics, v. 19, n. 1, p. 1–67, 1991. DOI: 10.1214/aos/1176347963,

[0029] Esta regressão faz uso de expansões em funções de base linear por partes. Essas funções, chamadas de funções de dobradiça, são definidas

como splines lineares, que são curvas caracterizadas por nós ligados por segmentos lineares. O algoritmo possui duas etapas. Primeiro, é feito uma procura por combinações de funções de base que minimizam localmente o erro no conjunto de treinamento. Em seguida, um subconjunto de termos é removido com base em uma pontuação de validação cruzada generalizada, penalizando a complexidade do modelo. Mais detalhes podem ser obtidos em: HASTIE, T.; TIBSHIRANI, R.; FRIEDMAN, J. The Elements of Statistical Learning: Data Mining, Inference, and Prediction. 2. ed. New York: Springer, 2009. (Springer series in statistics). DOI: 0.1007/978-0-387-84858-7.

[0030] *Máquina de Vetores de Suporte*. O modelo de máquina de vetores de suporte (Support Vector Machines - SVM) é um algoritmo de aprendizado bastante usado em problemas de classificação e regressão. Devido a sua versatilidade, ele permite modelar relações lineares ou não lineares. O modelo se assemelha ao de uma regressão linear. No entanto, ao invés de definir seus coeficiente de modo a minimizar o erro entre os valores reais e estimados, ele busca criar um hiperplano que contenha o máximo número de observações dentro de uma certa margem. As instâncias que pertencem às margens do hiperplano são chamados de vetores de suporte. Uma das principais vantagens do SVM é sua performance eficiente em espaços de alta dimensionalidade. Ao mesmo tempo, ele é bastante suscetível a sobreajustes se não for corretamente parametrizado. Outro ponto negativo é que o número de coeficientes que define o hiperplano aumenta conforme aumenta o número de amostras no treinamento, o que eleva a complexidade computacional. Por essa razão, o SVM é mais adequado em casos onde o tamanho do conjunto de dados é pequeno ou médio. Mais detalhes podem ser obtidos nos livros já citados anteriormente (BURKOV, 2019; GÉRON, 2019).

[0031] *Árvore de Decisão*. Uma árvore de decisão, ou Decision Tree (DT), é um modelo usado para classificação e regressão. A previsão para uma nova entrada é feita percorrendo a árvore da raiz até uma folha, seguindo as condições de divisão em cada nó. Assim, a saída do nó folha é o resultado da

predição. O treinamento da DT começa com um nó raiz que representa o conjunto de treinamento completo. Em seguida, divide-se os dados em dois subconjuntos menores. As condições são escolhidas de maneira a minimizar uma função custo nos subconjuntos criados. A cada divisão, um nó filho é criado para cada subconjunto menor, e o processo é repetido recursivamente em cada nó filho até que a árvore chegue em uma profundidade máxima ou não seja possível minimizar a função custo. Mais detalhes podem ser obtidos nos livros já citados anteriormente (BURKOV, 2019; GÉRON, 2019).

[0032] *Seleção das Medidas Indiretas*. Independentemente do tipo de modelo de aprendizado, sua performance no teste indireto está atrelada à quais MIs estão disponíveis no conjunto de dados. A fim de realizar predições significativas, é preciso que elas capturem a maior parte da variabilidade paramétrica do circuito. Portanto, a escolha de MIs pertinentes para o modelo é uma etapa crucial.

[0033] Contudo, no teste indireto, o principal objetivo é reduzir o custo do teste. Logo, o modelo de aprendizado deve ser treinado com um número limitado de MIs. Além disso, se o número de entradas do modelo não for limitado, é possível que ocorra o fenômeno conhecido como curse of dimensionality (ou maldição da dimensionalidade), onde o erro de generalização do modelo aumenta conforme o número de entradas aumenta (GÉRON, 2019).

[0034] A escolha de um subconjunto de entradas dentro de um conjunto maior é uma fase importante no aprendizado de máquina. Esse processo recebe o nome de seleção de características (conhecido também como feature selection) e possui diversas estratégias para sua aplicação. Seu propósito é remover entradas redundantes e não informativas. Dessa maneira, o tempo de treinamento e a complexidade do modelo são reduzidos, além de em alguns casos resultar em um modelo mais preciso.

[0035] Na invenção aqui apresentada, tipos de seleção de característica que podem ser aplicadas incluem, a título de exemplo, mas sem limitação, dois tipos de seleção de característica citados como exemplo a seguir: métodos de

filtro e métodos wrappers (envoltórios). Note que outros métodos de seleção de característica poderiam ser aplicados. Nos métodos de filtro, a seleção é feita baseada apenas na relação entre entradas e saída, sendo efetuada antes do treinamento. Já nos métodos wrappers, a seleção é realizada treinando modelos com diferentes entradas e verificando quais aumentam a performance do modelo.

[0036] *Métodos de filtro*. Como visto anteriormente, os métodos de filtro são executados antes da etapa de treinamento, e portanto não possuem dependência com o modelo de aprendizado. Ao invés disso, a seleção é feita medindo a relevância das entradas em relação a saída através de testes estatísticos. As relações entre cada entrada e a saída são ordenadas segundo suas pontuações no teste estatístico. Então, um número arbitrário de entradas que melhor se relacionam com a saída são selecionadas.

[0037] *Métodos Wrapper*. Os métodos wrapper, diferentemente dos métodos de filtro, utilizam o modelo preditivo para selecionar as melhores entradas. Eles consistem em treinar e avaliar modelos com diferentes conjuntos de características, escolhidos de maneira a minimizar uma função custo. Para realizar isso, esses métodos envolvem um processo ganancioso de seleção, em que diferentes combinações são testadas e o melhor subconjunto é escolhido. Detalhes sobre os métodos de filtros e de wrapper podem ser obtidos em: KUHN, M.; JOHNSON, K. Applied Predictive Modeling. 1. ed. New York: Springer, 2013.DOI: 10.1007/978-1-4614-6849-3.

Avaliação dos Modelos de Predição

[0038] Após a seleção das MIs mais relevantes e do modelo de regressão mais adequado para os dados e circuito sob teste, deve-se ser feita a avaliação dos modelos de predição criados. Essa análise é essencial para avaliar a eficácia da estratégia de teste indireto e para fornecer uma indicação da confiabilidade do modelo. No contexto do teste indireto orientado à predição, há várias métricas de avaliação relevantes que podem ser consideradas. Citam-se algumas delas, como Raiz do Erro Médio Quadrático normalizado, Coeficiente de Determinação

e Taxa de Erro de Classificação. Por serem métodos amplamente conhecidos, não são detalhados neste documento. Detalhes podem ser encontrados em: RASCHKA, S. Mlxtend: Providing machine learning and data science utilities and extensions to python's scientific computing stack. The Journal of Open Source Software, JOSS, v. 3, n. 24, p. 638, 2018. DOI: 10.21105/joss.00638; e em: BADAWI, H. E.; AZAÏS, F.; BERNARD, S.; COMTE, M.; KERZÉRHO, V.; LEFEVRE,F. Investigations on the use of ensemble methods for specification-oriented indirect test of RF circuits. Journal of Electronic Testing, Springer, v. 36, n. 2, p. 189–203, 2020. DOI: 10.1007/s10836-020-05868-3. O artigo explora a abordagem de teste indireto para circuitos integrados no contexto de teste em produção. A metodologia apresentada combina testes indiretos com funcionais em um fluxo de teste adaptativo em duas camadas. Durante a fase de produção, dispositivos são primeiro testados indiretamente; se a confiança no resultado for alta, o dispositivo é classificado com base no teste indireto; caso contrário, é submetido a testes funcionais padrões. Este método visa diminuir os custos mantendo a precisão dos testes, utilizando aprendizado de máquina para mapear medições indiretas para o espaço de desempenho, estabelecendo confiança nas decisões de teste através de zonas de tolerância ao redor dos limites de teste.

[0039] Há também inúmeras metodologias de geração de teste (não indireto) descritas na literatura, como por exemplo: 1) Sindia, S., Singh, V., Agrawal, V.D. (2009) Multi-tone testing of linear and nonlinear analog circuits using polynomial coefficients. in 2009 Asian test symposium. 2) Variyam, P. N., Hou, J., Chatterjee, A. (1999) Efficient test generation for transient testing of analog circuits using partial numerical simulation. In Proc. 17th IEEE VLSI Test Symp., pp. 214-219; 3) Mir, S., Lubaszewski, M., & Courtois, B. (1996). Fault-based atpg for linear analog circuits with minimal size multifrequency test sets. Journal of Electronic Testing, 9(1), 43–57; 4) Sahu, B., Chatterjee, A. (2001) Automatic test generation for analog circuits using compact test transfer function models. In Proc. 10th Asian Test Symposium, Kyoto, Japan, pp. 405-410; 5)

Zjajo, A., & de Gyvez, J. P. (2009). Analog automatic test pattern generation for Quasi-static structural test. IEEE Transactions on Very Large Scale Integration (VLSI) Systems, 17(10), 1383–1391.

[0040] No entanto, a geração de teste indireto utilizando simulação elétrica com modelo spice e algoritmos de aprendizado de máquina, é pouco explorada na literatura técnica. Especialmente da forma como é proposto na invenção aqui apresentada: através do treinamento e avaliação de diferentes modelos de aprendizado de máquina para a estimação de parâmetros funcionais do circuito baseando-se em medidas indiretas de baixo custo, e com os modelos treinados através de dados sintéticos obtidos por simulação spice.

[0041] Em termos de patentes, a patente US20220222527A1 apresenta uma técnica que utiliza princípios similares, envolvendo o teste indireto de circuitos integrados baseados em modelos de aprendizado de máquina. O método proposto patente US20220222527A1 visa a predição prévia de falhas estruturais de circuitos em nível de transistores. Assim, é possível fazer a correção da falha em tempo de funcionamento. A técnica proposta na invenção apresentada na patente US20220222527A1 emprega Fast Fourier Transform (FFT) para representar sinais elétricos no domínio da frequência. Utilizando esses sinais, é feita a extração de características usando Principal Component Analysis (PCA) para remover informações irrelevantes. Os dados então servem de entrada para Rede Neurais Convolucionais (RNCs) para prever falhas de hardware com alta precisão.

[0042] No entanto, o método proposto na patente citada (US20220222527A1) é aplicado à predição de falhas e não utiliza os mesmo princípio de avaliação de diferentes modelos de aprendizado para seleção dos melhores modelos e das medidas indiretas como proposto na invenção aqui apresentada. Tampouco a patente citada (US20220222527A1) aborda a possibilidade de inserção de estruturas de teste como mencionado abaixo e não considera o escopo do teste de produção e geração de teste como a invenção aqui apresentada.

Sumário da Invenção

[0043] Nesse contexto, esta invenção avança o estado da técnica de geração de testes no contexto da indústria de semicondutores e de eletrônica, propondo um método baseado em aprendizado de máquina para a geração de padrões de testes de circuitos analógicos e de sinal misto (analógico e digital). O método é aplicável ao teste em produção ou testes em campo de circuitos integrados (chips), placas de circuitos eletrônicos ou sistemas eletrônicos que contenham circuitos analógicos e de sinal misto.

[0044] O método consiste em, inicialmente, realizar um conjunto de simulações elétricas do circuito obtendo os valores simulados de tensões nodais, correntes, resposta em frequência e transiente de um conjunto de nós e malhas do circuito, considerando diferentes estímulos nas suas entradas e na tensão de alimentação, resultando em um conjunto de valores de tensões nodais em CA (corrente alternada) ou CC (corrente contínua), estáticos, ou variantes com o tempo e/ou com a frequência. Um conjunto de simulações das especificações funcionais aplicáveis ao teste funcional do circuito é também realizado. Estas simulações são realizadas considerando a variabilidade do processo de fabricação do circuito a ser testado, através de análise de Monte Carlo e Corners. A simulação pode ser realizada tanto com simuladores comerciais, quanto com simuladores de código aberto, ou programas de computador escritos especificamente para este fim.

[0045] Com o conjunto de dados gerados na etapa de simulação modelos de aprendizado de máquina são treinados para relacionar as medições das tensões CA (corrente alternada) e CC (corrente contínua) dos nós do circuito com as especificações do circuito, configurando uma estratégia de teste indireto. Os modelos são avaliados e os de melhor desempenho são selecionados, resultando no apontamento de um conjunto de medições de baixo custo (tensões nodais) a realizar no circuito e uma lista de algoritmos de aprendizado de máquina e seus parâmetros importantes, para serem aplicados em uma

estratégia de teste indireto, com o objetivo de prever as especificações do circuito sob teste através destas medidas indiretas de tensões nodais. Com esta estratégia obtém-se um plano de testes indiretos que, quando aplicado ao circuito real, é capaz de estimar suas principais especificações (as de interesse ao teste funcional) realizando-se medidas de baixo custo em termos de tempo de execução de teste e complexidade de instrumentos, como alternativa ao teste baseado em especificações que pode apresentar elevados custos de aplicação.

Breve Descrição das Figuras

[0046] A Figura 1 apresenta o diagrama em blocos do método proposto, destacando a divisão nas três etapas principais, com a descrição detalhada de cada etapa, conforme descrito no detalhamento da invenção.

Descrição Detalhada da Invenção

[0047] A invenção consiste no desenvolvimento de um método para geração de testes indiretos de circuitos analógicos baseados em aprendizado de máquina. O método proposto visa apontar quais Medidas Indiretas (MIs) e algoritmos de aprendizado são os mais adequados para implementação do teste indireto de um determinado circuito, resultando em informações que serão utilizadas no planejamento de teste do circuito. Para esse fim, são efetuadas simulações SPICE do circuito sob teste, criando um conjunto de dados sintéticos que permitem treinar e avaliar modelos de aprendizado. O objetivo é auxiliar o engenheiro de teste a avaliar a viabilidade do teste indireto em relação ao teste convencional, levando em consideração um conjunto de especificações e MIs do circuito.

[0048] O método de geração de testes indiretos proposto é apresentado na Figura 1, sob a forma de um diagrama de blocos com as etapas descritas abaixo.

[0049] A primeira fase da geração de testes indiretos é a *simulação dos circuitos* (1) onde gera-se dados sintéticos do comportamento do circuito a partir

de simulações de Monte Carlo do circuito sob teste (1.2). Para esse fim, é necessária a descrição do circuito na linguagem SPICE ou em linguagem similar (1.1). Essa descrição, também chamada de netlist, modela em linhas de código todos os componentes do circuito a ser testado e suas conexões.

[0050] Para ser possível realizar as simulações, e a descrição do circuito inclui uma biblioteca que contém os parâmetros de variabilidade utilizados na análise de Monte Carlo. Eles definem como as propriedades dos componentes de um circuito variam, e são inclusos no PDK (Process Design Kit) da tecnologia de fabricação do Circuito Integrado, um conjunto de arquivos que modelam o processo de fabricação dos CIs. Assim, através desses parâmetros é possível reproduzir em simulação a variabilidade intrínseca do processo de fabricação.

[0051] As simulações são executadas por meio de um script escrito em SPICE, que é responsável por controlar as simulações e criar arquivos com os resultados das medições. As simulações são executadas utilizando um simulador elétrico (programas de computador pré-existentes ou escritos especificamente para este fim) e são automatizadas por outro programa de computador escrito especificamente para este fim.

[0052] Primeiramente, define-se o número de rodadas de Monte Carlo (MC) a serem executadas. Dentro de um laço de repetição, o circuito sob teste é carregado a partir de sua netlist. Nesse momento, os parâmetros de MC são aleatorizados pelo simulador (respeitando o PDK da tecnologia), resultando, assim, em um circuito novo. Para cada circuito gerado, são executadas três tipos de análise: AC (Alternate Current ou em português, CA – Corrente Alternada), DC (Direct Current, ou em português, CC - Corrente Contínua) e transiente. Cada uma delas permite extrair especificações diferentes.

[0053] Após isso, os parâmetros estruturais, ou seja, as medidas dos valores de sinais nodais do circuito, e os parâmetros funcionais (1.3) são escritos em arquivos específicos. As especificações de todos os circuitos são salvas em um (ou mais) arquivo(s). Por outro lado, os parâmetros estruturais são salvos em arquivos separados por circuito e análise. Esse procedimento de coleta de dados

(1.4) se repete até que a quantidade de circuitos determinada previamente sejam gerados. As faixas de varredura das análises CA, CC e transiente, assim como quais especificações são medidas dependem do circuito sendo testado. Após a conclusão da aquisição dos parâmetros estruturais e funcionais dos circuitos, esses dados são extraídos dos arquivos de saída das simulações e armazenados em um conjunto de dados para facilitar a visualização e manipulação. Essa tarefa é feita com o auxílio de um programa de computador escrito especificamente para este fim.

[0054] *Treinamento dos Modelos de Aprendizado*: o conjunto de dados (dataset) formado na etapa anterior (1.5) inclui os parâmetros estruturais e funcionais de um determinado número de amostras de circuitos. Neste método, utiliza-se a geração de testes indiretos orientados à predição. Dessa forma, objetiva-se treinar modelos de aprendizado que permita encontrar esses parâmetros funcionais a partir dos parâmetros estruturais (ou MIs). No entanto, há inúmeras alternativas para criação do modelo, como por exemplo, quantas e quais variáveis de entrada utilizar. Assim sendo, esta fase da metodologia (2) é destinada à criação de diferentes modelos de aprendizado. Ao seu final, é obtido um conjunto de modelos treinados variando o tipo de modelo, a técnica de seleção de características empregada e o número de entradas usadas no modelo. O primeiro passo (2.1) é a divisão do conjunto de dados em conjuntos de treinamento (2.1.1), validação (2.1.2) e teste (2.1.3). Como o nome indica, o conjunto de treinamento é usado na aprendizagem dos modelos. Já os conjuntos de validação e teste são usados para avaliar a capacidade dos modelos de estimar novas instâncias. Portanto, nesta etapa da metodologia é utilizado apenas o conjunto de treinamento. Esta etapa é realizada através de um programa de computador escrito especificamente para este fim que pode ou não utilizar bibliotecas de código aberto.

[0055] Os dados são separados em diferentes conjuntos através da amostragem por hipercubo latino condicionada, ou conditioned Latin Hypercube Sampling (cLHS), conforme descrito em: MINASNY, B.; MCBRATNEY, A. B. A

conditioned latin hypercube method for sampling in the presence of ancillary information. Computers & Geosciences, Elsevier, v. 32, n. 9, p. 1378–1388, 2006. DOI: 10.1016/j.cageo.2005.12.009.

[0056] Essa técnica permite reproduzir as mesmas propriedades estatísticas do conjunto original nos conjuntos resultantes, possibilitando uma avaliação mais justa do desempenho de um modelo. A vantagem da cLHS é a sua habilidade de fazer uma amostragem estratificada considerando múltiplas variáveis ao mesmo tempo. Essa propriedade é relevante no teste indireto, onde geralmente pretende-se estimar mais de uma especificação.

[0057] Antes de iniciar os treinamentos dos modelos de aprendizado, contudo, é preciso garantir que todas as entradas estejam em uma mesma escala. Essa fase de pré-processamento (2.2) é conhecida como normalização de características. Ela é necessária pois muitos algoritmos são sensíveis às magnitudes das variáveis de entrada, tornando certas características mais importantes que outras e resultando em perda de informação.

[0058] Primeiramente, é definido o número de MIs a serem selecionadas pelo algoritmo. Então, todas estratégias de seleção são aplicadas para cada especificação do conjunto de dados. As MIs escolhidas durante esse processo (2.3) são armazenadas em estruturas de dicionários para serem lidos pelo programa de computador que automatiza esta etapa. Dois tipos de seleção de características são empregadas: métodos de filtro e métodos wrapper. Nos métodos de filtro, as MIs são ordenadas de acordo com uma medida estatística da relação entre entrada e saída. Após isso, subconjuntos com diferentes números de entradas são criados selecionando as melhores características da ordenação.

[0059] Neste método, é feito o uso da correlação de Pearson e a correlação de distância univariada como medidas estatísticas. Enquanto a primeira permite medir somente relações lineares, a correlação de distância também é capaz de medir relações não lineares.

[0060] Por outro lado, os métodos wrapper são executados pelo método SFS (Sequential Feature Selector), conforme descrito no trabalho já citado (RASCHKA, 2018). Como o propósito da SFS é otimizar a resposta de um modelo de aprendizado, a seleção de características se altera conforme o modelo de aprendizado usado.

[0061] O último passo desta etapa da metodologia é o treinamento de diferentes tipos de algoritmos de aprendizado para todos subconjuntos de MIs selecionadas (2.4). Como resultado obtém-se um conjunto de modelos de aprendizado de máquina (2.5) capazes de estimar os parâmetros funcionais do circuito sob teste através do conjunto de MIs obtido também nesta etapa.

[0062] *Seleção dos Testes Indiretos*: Na última etapa da metodologia (3), todos modelos treinados previamente são validados. A partir desses resultados, é selecionado o modelo com maior desempenho (juntos de suas entradas) para estimar cada especificação, definindo, assim, a melhor arquitetura de teste indireto para o problema. Os dados do conjunto de validação são usados para calcular uma métrica de avaliação do modelos, que quantificam a capacidade de prever ou estimar novas observações.

[0063] A métrica usada nesse processo é o erro médio quadrático normalizado (NRMSE, do inglês Normalized Root Mean Square Error). Desse modo, os modelos que apresentam melhor desempenho para cada especificação são buscados iterativamente, armazenando aqueles que apresentam menor valor de NRMSE. Ao final, são obtidos os algoritmos de aprendizado e as MIs que possibilitam estimar com maior confiança cada especificação do circuito sob teste.

[0064] Após a seleção dos testes indiretos, os melhores modelos são retreinados em um conjunto de dados que é a soma dos conjuntos de treinamento e validação. Como mais amostras são apresentadas aos algoritmos de aprendizado, esse processo objetiva aumentar a eficiência dos modelos. Posteriormente, o conjunto de teste é utilizado para estimar o desempenho dos

modelos retreinados (3.2). Através desses resultados, é representado o desempenho final da predição teste indireto.

[0065] Sendo assim, considerando determinadas especificações do circuito sob teste, essa metodologia indica quais MIs (3.1) e qual algoritmo de aprendizado dentre as opções propostas são mais adequados para a implementação do teste indireto. Além disso, a partir das métricas de avaliação dos modelos finais, o engenheiro de teste é capaz de verificar a viabilidade da substituição do teste tradicional pelo teste indireto.

Exemplos de concretizações da invenção

[0066] O método de geração de teste proposto, concretiza-se através de sua implementação em um aplicativo ou ferramenta computacional compreendendo instruções executáveis como um programa de computador, executável em um celular, tablete, laptop, desktop, servidor, servidor remoto na nuvem ou outro sistema digital programável que possa executar tais instruções. O aplicativo ou ferramenta computacional tem a característica de automatizar todo o processo descrito no detalhamento da invenção. O aplicativo ou ferramenta computacional controla o simulador elétrico, organiza os arquivos de saída deste (resultado das simulações), implementa os modelos de aprendizado e realiza seu treinamento, faz a seleção dos testes indiretos, avalia e seleciona os melhores modelos de aprendizado, realizando as 3 etapas descritas do método proposto.

[0067] A ferramenta computacional (ou aplicativo ou sistema digital programável) objeto desta invenção, caracteriza-se por ter uma interface gráfica capaz de mostrar os parâmetros funcionais simulados em forma gráfica, bem como os limites de detecção de falhas funcionais para cada parâmetro analisado. Também caracteriza-se por poder simular falhas estruturais, segundo um modelo de falhas previamente definido e mostrar o resultado de cada medida indireta e de cada parâmetro funcional quando esta falha é simulada.

[0068] Para classificar os circuitos entre bom ou falho, é preciso primeiramente estipular limites para suas especificações. Duas abordagens diferentes são usadas para realizar essa tarefa: corners e Monte Carlo (MC). Ambos métodos requerem a simulação de circuitos e a criação de um conjunto de dados. O método por corners gera menos simulações se comparado à técnica de MC, contudo ela normalmente leva a condições excessivamente otimistas ou pessimistas quanto às variações dos circuitos.

[0069] A análise de MC define os parâmetros aleatoriamente seguindo uma certa distribuição. Já na análise de corners, os parâmetros dos componentes do circuito são alocados nos limites de variação definidos pela tecnologia. Dessa maneira, são explorados os casos extremos de variabilidade do processo de fabricação. Cada corner simulado representa um pior caso de fabricação. Neste trabalho, são considerados os corners representados pelas siglas SS (Slow-Slow), SF (Slow-Fast), FS (Fast-Slow), e FF (Fast-Fast), onde a primeira letra representa a condição de “rápido” ou “lento” aplicada aos transistores NMOS e PMOS, respectivamente.

[0070] Nessa análise, os corners a serem simulados são definidos pelas bibliotecas da tecnologia importadas pela netlist. Portanto, é necessário haver um arquivo de descrição diferente para cada corner. Além dessa diferença, ao invés de serem gerados arquivos de saída com os parâmetros estruturais e funcionais do circuito, apenas as especificações são salvas, visto que deseja-se traçar os limites apenas nelas.

[0071] A partir dos dois conjuntos de dados, é feita a definição dos limites de corners e MC para cada especificação. Por análise de corners, os limites são determinados encontrando os valores máximo e mínimo que o parâmetro funcional assume considerando todos os corners da tecnologia. Por outro lado, no procedimento com MC, primeiramente a média e o desvio padrão do parâmetro funcional são calculados usando as amostras de circuitos coletadas. Em seguida, os limites são definidos por uma faixa de quantidade de desvios padrões em torno da média. Após a definição dos limites de teste, a qualidade

do teste indireto gerado pela metodologia da seção anterior é analisada. Com esse propósito, é feito uso dos melhores modelos de aprendizado e o conjunto de teste formados durante a geração de testes indiretos. As especificações são comparadas com seus limites de modo a classificar as amostras de circuitos como bons ou defeituosos, permitindo calcular a taxa de erro de classificação dos modelos. Desse modo, é possível ter uma ideia da produtividade geral do processo de fabricação caso o teste indireto gerado fosse aplicado.

[0072] Os limites de teste podem também ser definidos arbitrariamente pelo usuário da ferramenta computacional, através de um valor absoluto ou relativo de desvio estipulado para os parâmetros funcionais do circuito.

[0073] Uma vez que a ferramenta analisa o conjunto de medidas indiretas considerando qualquer nó circuito, nós internos também podem ser selecionados como ponto de medidas para a execução do teste. Por nós internos entende-se aqueles, que no projeto original não tem ligação física com nenhuma saída primária do circuito. Portanto a ferramenta caracteriza-se também pela capacidade de indicar nós para os quais vale a pena inserir modificações, em tempo de projeto, para que estes sejam acessíveis externamente. Esse acesso pode ser provido por barramentos de teste ou multiplexadores. Assim a ferramenta de geração de teste proposta nesse documento também pode ser usado na etapa de projeto do circuito integrado identificado alterações neste que facilitem a aplicação do testem configurando um a estratégia conhecida na indústria como projeto visando a testabilidade. Uma vez que estas estruturas de acesso podem impor modificações das características elétricas dos nós do circuito em que elas são conectadas, a própria ferramenta é capaz de modelar o efeito elétrico desta alteração e ressimular o circuito com esta nova alteração, repetindo o processo nos passos (1), (2) e (3) e avaliando se as MIs e os modelos previamente selecionados permanecem os melhores para a aplicação do teste.

[0074] Uma possível concretização da invenção é um método de geração e planejamento de teste de circuitos analógicos e de sinal misto, que compreende as etapas de: (a) simulação elétrica dos circuitos para obter um

conjunto de tensões nodais AC e DC (medidas indiretas) e valores simulados de especificações elétricas funcionais do circuito a serem utilizados no teste; (b) treinamento de modelos matemáticos e algoritmos de aprendizado de máquina, modelos de regressão ou redes neurais artificiais, para que estes sejam capazes de estimar as especificações elétricas funcionais do circuito através das medidas indiretas obtidas por simulação elétrica; e (c) avaliação e seleção dos melhores modelos treinados para estimar os parâmetros funcionais do circuito com os dados obtidos em (a).

[0075] Uma possível concretização da invenção é um método de geração e planejamento de teste de circuitos analógicos e de sinal misto, que resulta em uma lista com conjunto de nós a serem avaliados, tipos de medidas indiretas a serem executadas nestes nós, estímulos de entrada a serem aplicados no circuito e valor de tensão de alimentação do circuito para serem usados na estimativa dos parâmetros funcionais de interesse para o teste em produção ou em campo do referido circuito.

[0076] Uma possível concretização da invenção é um método de geração e planejamento de teste de circuitos analógicos e de sinal misto, que resulta na indicação dos valore limites (máximo e mínimo) das medidas indiretas a serem considerados durante o teste para classificar o circuito sob teste como aprovado ou reprovado no teste de suas especificações funcionais.

[0077] Uma possível concretização da invenção é um método de geração e planejamento de teste de circuitos analógicos e de sinal misto, que faz a seleção do método de obtenção dos limites de teste, podendo estes limites serem: (a) definidos arbitrariamente pelo usuário através de valores percentuais ou proporcionais de variação das tensões ou correntes medidas; ou (b) definidos na etapa de simulação elétrica através da simulação de variabilidade dos componentes do circuito, utilizando-se modelos de variabilidade e análises estatísticas como Monte Carlo e análise de Corners.

[0078] Uma possível concretização da invenção é uma ferramenta computacional que realiza o método de geração e planejamento de teste de

circuitos analógicos e de sinal misto, que compreende um conjunto de instruções, para programação de um microprocessador ou microcontrolador, ou de qualquer outro sistema digital programável, de modo a executar o método.

[0079] Uma possível concretização da invenção é uma ferramenta computacional que realiza o método de geração e planejamento de teste de circuitos analógicos e de sinal misto, de forma automatizada, onde a implementação da ferramenta é feita através de um circuito integrado de aplicação específica na forma de ao menos um circuito integrado dedicado para implementação do método.

[0080] Uma possível concretização da invenção é uma ferramenta computacional que realiza o método de geração e planejamento de teste de circuitos analógicos e de sinal misto, que indica ao usuário os nós do circuito mais apropriados para a inserção, em tempo de projeto, de estruturas de circuito que facilitem as medidas indiretas das tensões nestes nós, auxiliando em estratégias conhecidas como projeto visando a testabilidade.

[0081] Uma possível concretização da invenção é uma ferramenta computacional que realiza o método de geração e planejamento de teste de circuitos analógicos e de sinal misto, que gera uma descrição ou modelo simulável do circuito incorporando no seu modelo de simulação as estruturas de teste, quando for o caso, a fim de permitir avaliar o impacto destas estruturas nas métricas de acurácia do plano de teste desenvolvido pela ferramenta.

[0082] Uma possível concretização da invenção é uma ferramenta computacional que realiza o método de geração e planejamento de teste de circuitos analógicos e de sinal misto, que possui interface gráfica de entrada e saída capaz de ilustrar em gráficos e diagramas os valores da medidas indiretas e das especificações do circuito e as estruturas importantes do circuito para aplicação do teste ou estratégias de projeto visando a testabilidade, como forma de auxílio ao projetista de teste na definição de padrões de teste que não foram inicialmente resultados da aplicação do método ou da ferramenta.

Reivindicações

1. Método baseado em aprendizado de máquina para a geração de padrões de testes e planejamento de teste de circuitos analógicos e de sinal misto, caracterizado por compreender as etapas de: (a) simulação elétrica dos circuitos para obter um conjunto de tensões nodais AC (corrente alternada) e DC (corrente contínua), tensões esta que são as medidas indiretas, e valores simulados de especificações elétricas funcionais do circuito a serem utilizados no teste; (b) treinamento de modelos matemáticos e algoritmos de aprendizado de máquina, modelos de regressão ou redes neurais artificiais, para que estes sejam capazes de estimar as especificações elétricas funcionais do circuito através das medidas indiretas obtidas por simulação elétrica; e (c) avaliação e seleção dos melhores modelos treinados para estimar os parâmetros funcionaisdo circuito com os dados obtidos em (a).

2. Método de geração e planejamento de teste de circuitos analógicos e de sinal misto, de acordo com a reivindicação 1, **caracterizado** por resultar em uma lista com conjunto de nós a serem avaliados, tipos de medidas indiretas a serem executadas nestes nós, estímulos de entrada a serem aplicados no circuito e valor de tensão de alimentação do circuito para serem usados na estimativa dos parâmetros funcionais de interesse para o teste em produção ou em campo do referido circuito.

3. Método de geração e planejamento de teste de circuitos analógicos e de sinal misto, de acordo com as reivindicações 1 ou 2, **caracterizado** por resultar na indicação dos valore limites (máximo e mínimo) das medidas indiretas a serem considerados durante o teste para classificar o circuito sob teste como aprovado ou reprovado no teste de suas especificações funcionais.

4. Método de geração e planejamento de teste de circuitos analógicos e de sinal misto, de acordo com as reivindicações 1, 2 ou 3, **caracterizado** por seleção do método de obtenção dos limites de teste mencionados na reivindicação 3, podendo estes limites serem: (a) definidos arbitrariamente pelo

usuário através de valores percentuais ou proporcionais de variação das tensões ou correntes medidas; ou (b) definidos na etapa de simulação elétrica através da simulação de variabilidade dos componentes do circuito, utilizando-se modelos de variabilidade e análises estatísticas como Monte Carlo e análise de Corners.

5. Ferramenta computacional que realiza o método de geração e planejamento de teste de circuitos analógicos e de sinal misto, de acordo com as reivindicações 1, 2 ou 3, **caracterizada** por compreender um conjunto de instruções, para programação de um microprocessador ou microcontrolador, ou de qualquer outro sistema digital programável, de modo a executar o método.

6. Ferramenta computacional que realiza o método de geração e planejamento de teste de circuitos analógicos e de sinal misto, de acordo com as reivindicações 1, 2 ou 3, de forma automatizada, **caracterizada** por sua implementação através de um circuito integrado de aplicação específica na forma de ao menos um circuito integrado dedicado para implementação do método.

7. Ferramenta computacional que realiza o método de geração e planejamento de teste de circuitos analógicos e de sinal misto, de acordo com a reivindicação 6, **caracterizada** por ser capaz de indicar ao usuário os nós do circuito mais apropriados para a inserção, em tempo de projeto, de estruturas de circuito que facilitem as medidas indiretas das tensões nestes nós, auxiliando em estratégias conhecidas como projeto visando a testabilidade.

8. Ferramenta computacional que realiza o método de geração e planejamento de teste de circuitos analógicos e de sinal misto, de acordo com a reivindicação 7, **caracterizada** por gerar uma descrição ou modelo simulável do circuito incorporando no seu modelo de simulação as estruturas de teste mencionadas na reivindicação 7, quando for o caso, a fim de permitir avaliar o impacto destas estruturas nas métricas de acurácia do plano de teste desenvolvido pela ferramenta.

9. Ferramenta computacional que realiza o método de geração e planejamento de teste de circuitos analógicos e de sinal misto, de acordo com

as a reivindicação 7, **caracterizada** por possuir interface gráfica de entrada e saída capaz de ilustrar em gráficos e diagramas os valores da medidas indiretas e das especificações do circuito e as estruturas importantes do circuito para aplicação do teste ou estratégias de projeto visando a testabilidade, como forma de auxílio ao projetista de teste na definição de padrões de teste que não foram inicialmente resultados da aplicação do método ou da ferramenta.

FIGURAS

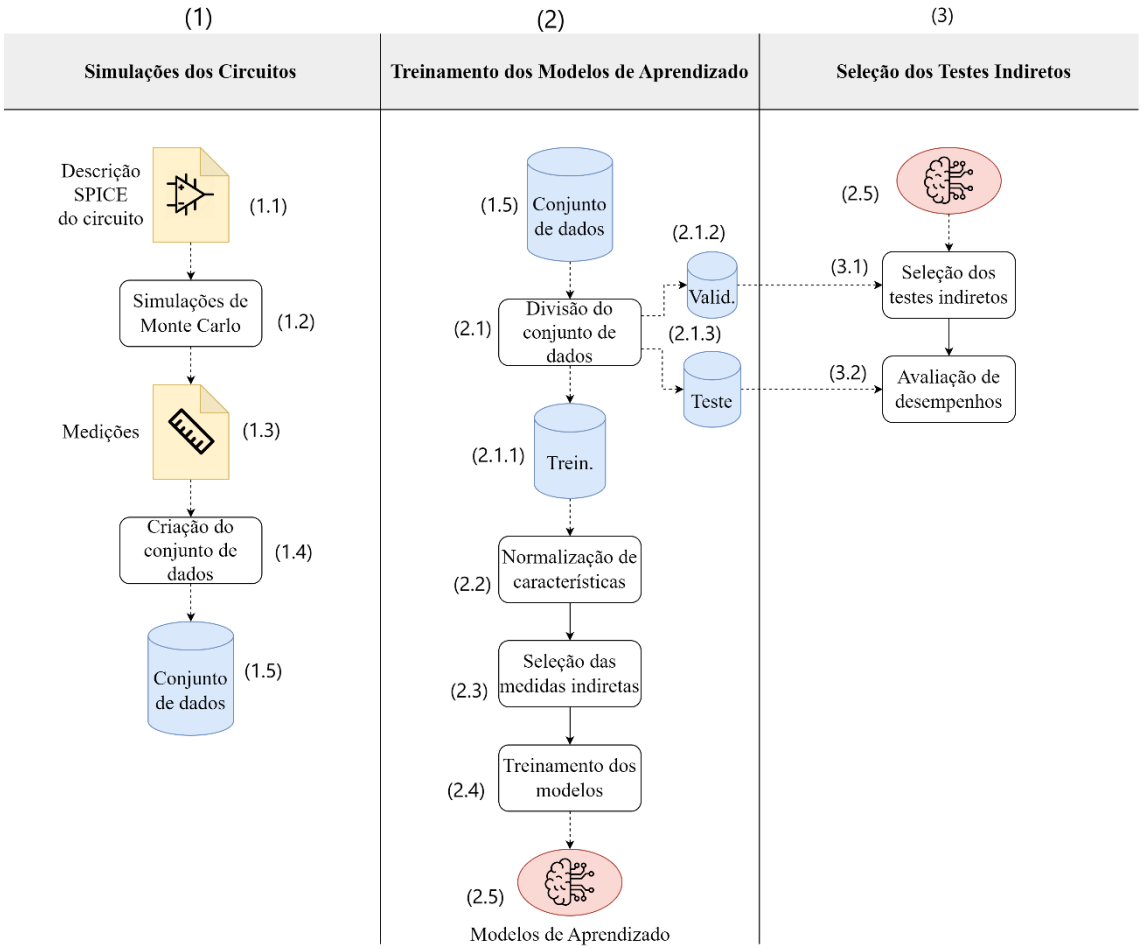


Figura 1

Resumo

MÉTODO E FERRAMENTA COMPUTACIONAL BASEADOS EM APRENDIZADO DE MÁQUINA PARA GERAÇÃO DE PADRÕES TESTES INDIRETOS DE CIRCUITOS ANALÓGICOS E DE SINAL MISTO

A presente invenção propõe um método baseado em aprendizado de máquina para a geração de padrões de testes de circuitos analógicos e de sinal misto (analógico e digital). O método é aplicável ao teste em produção ou testes em campo de circuitos integrados (chips), placas de circuitos eletrônicos ou sistemas eletrônicos que contenham circuitos analógicos e de sinal misto. O método consiste em, inicialmente, realizar um conjunto de simulações elétricas do circuito obtendo os valores simulados de tensões nodais, correntes, resposta em frequência e transiente de um conjunto de nós e malhas do circuito, considerando diferentes estímulos nas suas entradas e na tensão de alimentação, resultando em um conjunto de valores de tensões nodais em CA (corrente alternada) ou CC (corrente contínua), estáticos, ou variantes com o tempo e/ou com a frequência. Um conjunto de simulações das especificações funcionais aplicáveis ao teste funcional do circuito é também realizado. Estas simulações são realizadas considerando a variabilidade do processo de fabricação do circuito a ser testado, através de análise de Monte Carlo e Corners. Com o conjunto de dados gerados na etapa de simulação, modelos de aprendizado de máquina são treinados para relacionar as medições das tensões CA e CC dos nós do circuito com as especificações do circuito, configurando uma estratégia de teste indireto. Os modelos são avaliados e os de melhor desempenho são selecionados, resultando no apontamento de um conjunto de medições de baixo custo (tensões nodais) a realizar no circuito e uma lista de algoritmos de aprendizado de máquina e seus parâmetros importantes, para serem aplicados em uma estratégia de teste indireto, com o objetivo de prever as especificações do circuito sob teste através destas medidas indiretas de tensões nodais.