UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL
DEPARTEMENTO DE ENGENHARIA ELÉTRICA

CHARLES AIRTON BOLZAN

CONVERSOR BIDIRECIONAL A CAPACITORES CHAVEADOS: COMPARAÇÃO ENTRE UM MODELO NO LTSPICE E EXPERIMENTO

Porto Alegre
2025

CHARLES AIRTON BOLZAN

CONVERSOR BIDIRECIONAL A CAPACITORES CHAVEADOS: COMPARAÇÃO ENTRE UM MODELO NO LTSPICE E EXPERIMENTO

Trabalho de conclusão de curso apresentado ao Departamento de engenharia elétrica da Universidade Federal do Rio Grande do Sul, como requisito parcial para obtenção do título de Bacharel em Engenharia Elétrica.

Orientador: António Manuel Santos Spencer Andrade

Porto Alegre

2025

“My powers are ordinary. Only my application brings me success.”

(Isaac Newton)

Sumário

1 INTRODUÇÃO 7
1.1 OBJETIVOS 11
1.2 ESTRUTURA DO TRABALHO 13
2 REVISÃO BIBLIOGRÁFICA 14
2.1 CONVERSOR CC-CC A CAPACITOR CHAVEADO: PRINCÍPIO DE FUNCIONAMENTO 14
2.2 CONFIGURAÇÕES DE CONVERSOR CC-CC A CAPACITOR CHAVEADO 16
2.2.1 Conversor Série-Paralelo Abaixador 16
2.2.2 Conversor abaixador Fibonacci 17
2.2.3 Conversor de Dickson 18
2.2.4 Modos de operação dos SCCs 20
3 METODOLOGIA 23
3.1 TOPOLOGIA ESTUDADA DE CONVERSOR À CAPACITOR CHAVEADO BIDIRECIONAL 23
3.1.1 Modo elevador de tensão 24
3.1.2 Modo abaixador de tensão 25
4 Avaliação do rendimento via simulação e experimento 26
4.1 Fatores que afetam o rendimento do conversor proposto 27
4.2 Simulação Computacional no LTspice 30
4.3 Desenvolvimento do Protótipo 36
5 Conclusões 44
6 REFERÊNCIAS 46
7 APÊNDICE A – CÓDIGO NO LTSPICE 48

RESUMO

Este trabalho apresenta o estudo, simulação, implementação e validação experimental de um conversor CC-CC bidirecional baseado exclusivamente em capacitores chaveados. O projeto envolve modelagem teórica, simulações no LTspice, implementação do controle em microcontrolador STM32F103C8T6, montagem do protótipo e testes laboratoriais. Foram avaliadas as condições de operação do conversor variando-se a frequência de chaveamento em 1 kHz, 10 kHz, 50 kHz e 100 kHz, utilizando capacitores de diferentes valores e medindo o rendimento em função da potência de entrada até 50 W.

Os resultados demonstraram coerência entre teoria, simulação e experimento, confirmando o comportamento bidirecional da topologia e o ganho estático aproximado de 1:2 (modo elevador) e 2:1 (modo abaixador). Verificou-se que o conversor possui uma faixa ótima de operação, na qual o rendimento é maximizado devido ao equilíbrio entre perdas resistivas em baixas frequências e perdas de comutação em altas frequências.

Experimentalmente, o conversor atingiu rendimento máximo de aproximadamente 95% no modo elevador, para uma potência de entrada próxima de ~9 W operando a 10 kHz, e rendimento de aproximadamente 96% no modo abaixador, para uma potência em torno de ~8 W na frequência de 10 kHz para o capacitor de 47 uF. Observou-se também que em baixas potências o rendimento é limitado por perdas fixas de controle e comutação, enquanto em potências mais altas ocorre queda devido ao aumento das perdas resistivas e circulação de corrente pelos capacitores.

Os resultados obtidos validam a viabilidade da topologia estudada e demonstram seu potencial para aplicações que exigem elevada densidade de potência, baixo peso e boa eficiência, como sistemas embarcados e integração com baterias em redes DC.

Palavras-chaves: conversor a base de capacitor chaveado bidirecional cc-cc. Rendimento. LTspice.

ABSTRACT

This work presents the study, simulation, implementation, and experimental validation of a bidirectional DC-DC converter based exclusively on switched capacitors. The development includes theoretical modeling, LTspice simulations, digital control using an STM32F103C8T6 microcontroller, prototype fabrication, and laboratory testing. The converter was evaluated under different switching frequencies — 1 kHz, 10 kHz, 50 kHz, and 100 kHz — and input power levels up to 50 W, measuring efficiency as a function of operating conditions.

The results demonstrated strong agreement between theory, simulation, and experimental measurements, confirming the expected bidirectional behavior and the static voltage gain of approximately 2:1 in lower mode and 1:2 in elevator mode. Experimental testing revealed maximum efficiencies of approximately 95% in elevator mode at around 9 W and 10 kHz, and 96% in lower mode at around 8 W and 10 kHz for the 47 uF capacitor. The analysis showed that low frequencies are limited by resistive and charge-sharing losses, while high frequencies are dominated by switching losses, highlighting an optimal operating region for the converter.

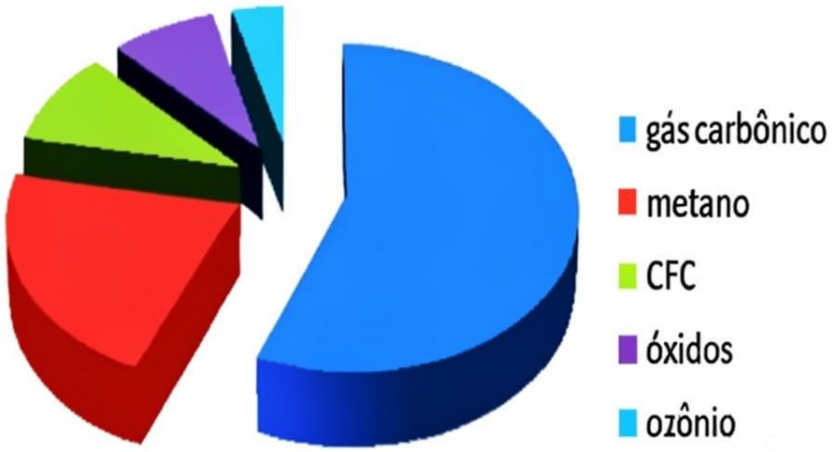
These results validate the feasibility of the proposed topology and demonstrate its potential for applications requiring high power density, low volume, and simplified construction, such as DC microgrids, battery interfaces, and embedded power systems. The findings reinforce the relevance of switched-capacitor technology as a competitive alternative to inductor-based converters, particularly in compact and efficient energy conversion systems.

Keywords: bidirectional switched capacitor-based DC-DC converter. Efficiency. LTspice.

1 INTRODUÇÃO

A energia elétrica é um pilar essencial para o funcionamento das sociedades contemporâneas, sustentando o progresso econômico e social tanto no mundo quanto no Brasil. O consumo global de energia primária atingiu um novo recorde em 2024 pelo segundo ano consecutivo, com os combustíveis fósseis correspondendo a 84% da matriz energética (“Statistical Review of World Energy”, 2023). Essa predominância de combustíveis fósseis como fonte energética primária tem gerado impactos ambientais críticos, sobretudo pelas emissões de dióxido de carbono (CO_2), principal contribuinte para o efeito estufa (Figura 1.1). De acordo com o (“Statistical Review of World Energy”, 2023), as emissões globais de CO_2 provenientes da combustão de energia alcançaram 34,6 bilhões de toneladas em 2023. O setor de transportes, altamente dependente de combustíveis fósseis como gasolina e diesel, foi responsável por cerca de 7,8 bilhões de toneladas. Isso representa aproximadamente 22 % do total das emissões globais. No Brasil, o Sistema de Estimativas de Emissões de Gases de Efeito Estufa (SEEG) reportou emissões brutas de 2,03 bilhões de toneladas de CO_2 equivalente em 2023 (METAS, 2024).Desse total, o setor de energia, incluindo os transportes, foi responsável por cerca de 420 milhões de toneladas. Esse valor corresponde a aproximadamente 21% das emissões nacionais. A frota de veículos movidos a combustíveis fósseis é amplamente utilizada no país. Ela se destaca como uma fonte significativa dessas emissões. Isso evidencia a conexão direta entre o modelo energético atual e o agravamento do efeito estufa (Figura 1.1). Esse efeito impulsiona as mudanças climáticas em escalas global e local.

Figura 1.1- Principais gases causadores do efeito estufa.

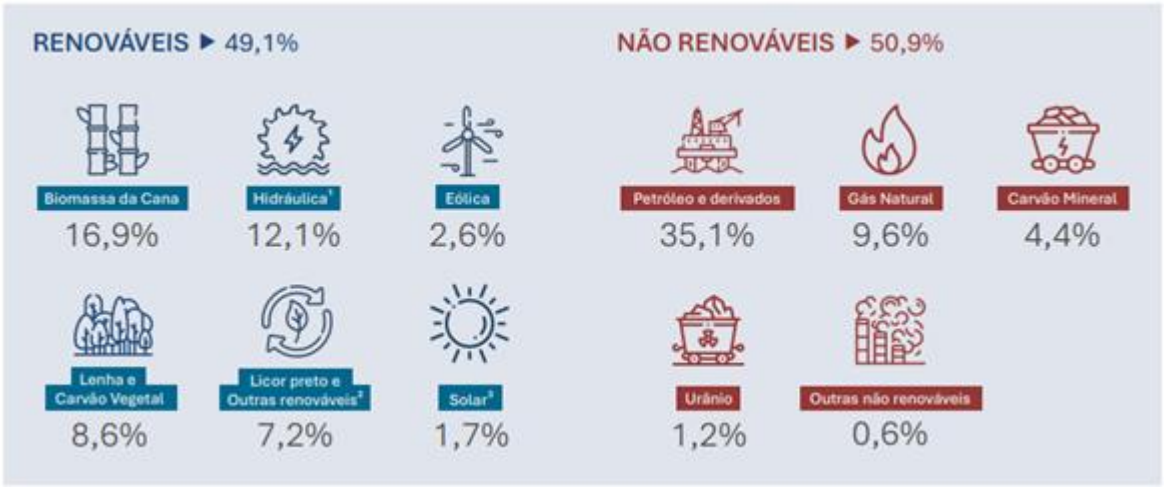


Referência: (“https://drvitorazzini.com.br/aquecimentoglobal/”, 2025).

Como forma de contornar este problema, mundialmente, a transição energética avança com o aumento de fontes renováveis, que alcançaram cerca de 18 % da geração global em 2023 (“Statistical Review of World Energy”, 2023), e iniciativas como a COP28, que visa triplicar essa capacidade até 2030. No Brasil, Ao longo de 20 anos, a participação das renováveis na Oferta Interna de Energia (OIE) se manteve em um patamar altamente elevado, atingindo 49,1 % em 2023 (Figura 1.2). Isto evidencia que o Brasil já vem praticando ações que visam à transição energética por meio da inserção de novas fontes renováveis em sua matriz energética. No entanto, a dependência do petróleo e derivados ainda é significativa, especialmente quanto ao aumento de 9,7 % em relação a 2023 (2,324 milhões), segundo a Anfavea da venda de veículos tradicionais. A grande alternativa para substituir em nível de necessidade ambiental, é a incrementação maciça de veículos com taxa de emissões zero, denominados hoje como veículos ecologicamente corretos, os veículos puramente elétricos. A Figura 1.3 compara a “eficiência do poço a roda”, termo técnico originalmente usado para se referir a toda cadeia de consumo e demanda de um veículo, representa de forma didática o gasto

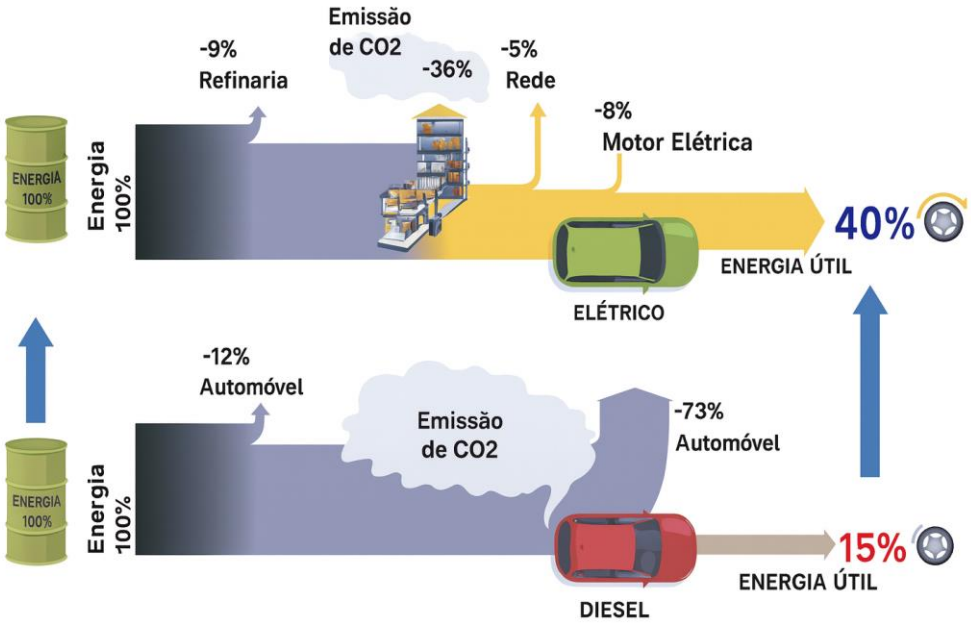
e a eficiência final de um motor a diesel (ciclo diferente ao OTTO) com um motor elétrico cuja valor total foi de 40% frente a 15 % do motor a diesel.

Figura 1.2- Repartição da oferta interna de energia (OIE) 2023.



Referência: (GOMES et al., 2023).

Figura 1.3- Modelo de Eficiência do poço a roda.



Fonte: (BATISTA et al., 2020).

Para alcançar um sistema energético sustentável, é essencial ir além da simples geração de energia renovável, priorizando também uma distribuição

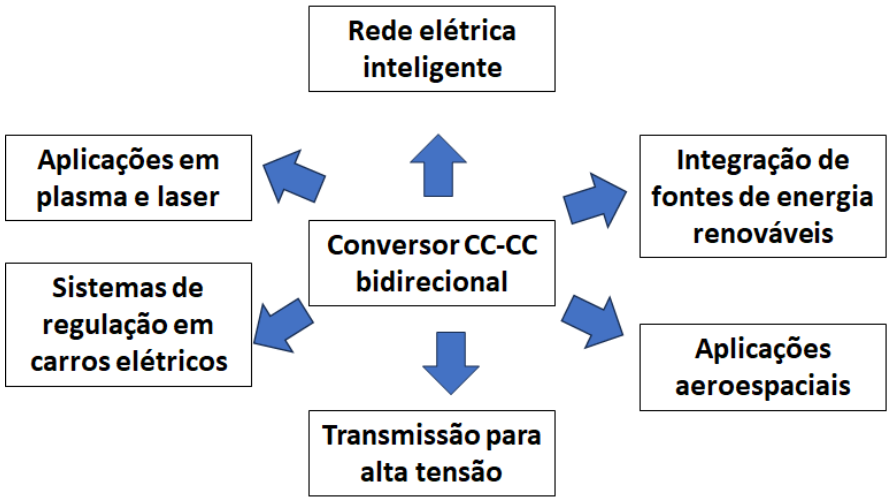
eficiente e a minimização do desperdício. Conforme reportado por Roggia, L. et al.(LITHESH; KRISHNA; KARTHIKEYAN, 2021), conversores cc-cc bidirecionais são usados para melhorar a eficiência do sistema de distribuição de energia e a confiabilidade da rede. Esses dispositivos permitem o fluxo de energia em duas direções, possibilitando, por exemplo, que o excesso de energia gerada por painéis solares em residências seja enviado de volta à rede elétrica, enquanto também permitem o fornecimento de energia da rede para o consumidor quando necessário. Esses conversores também são usados na transmissão em corrente contínua de alta tensão(*HVDC*, em inglês), que executa muitas funções além de regular a tensão, como controlar o fluxo de energia e fornecer isolamento durante as falhas. Além disso, usa-se no sistema de distribuição CC híbrido para integrar fontes de energia renováveis (ALMALAQ; MATIN, 2018) como módulos fotovoltaicos (PV), energia eólica, etc entre tantas outras aplicações (Figura 1.4), destacando, que para diferentes aplicações, podem ser utilizados distintos tipos de conversores, sendo eles isolados ou não isolados. Os sistemas isolados são observados quando há a necessidade de referenciais distintos e separados, enquanto os não isolados aparecem em situações onde não é preciso nenhum tipo de isolamento entre os lados de baixa e alta tensão (NIMITTI; ANDRADE, 2021). Nesse contexto, os conversores *buck-boost* ganham destaque, pois têm a capacidade de reduzir ou elevar a tensão proveniente das baterias ou do motor (BARROZO; BASCOPÉ; PONTES, 2010).

Portanto, a eletrônica de potência desempenha um papel essencial no desenvolvimento e na inovação de conversores bidirecionais. Os conversores convencionais utilizam componentes magnéticos, como indutores e transformadores, que impactam significativamente o volume e o peso desses dispositivos. Assim, conversores com peso e volume reduzidos, resultando em alta densidade de potência, são características marcantes dos conversores baseados em capacitores chaveados (IOINOVICI, 2002).

Nos dias atuais, os conversores bidirecionais à base de capacitores chaveados têm recebido grande atenção. Compostos exclusivamente por

interruptores, diodos e capacitores, esses conversores alcançam alta densidade de potência, além de apresentarem dimensões e pesos reduzidos (BARBI, 2019). O conversor bidirecional à capacitor chaveado se destaca em relação aos outros por não possuir elementos magnéticos, o que o torna adequado para integração monolítica ou para a construção de circuitos integrados (BARBI, 2019). Além disso, semelhante ao conversor bidirecional *buck-boost*, seu funcionamento se baseia na elevação ou redução dos níveis de tensão. No entanto, o conversor a capacitor chaveado bidirecional opera por meio do processo de carga e descarga de capacitores, sendo carregado quando a corrente é positiva e descarregado quando a corrente é negativa.

Figura 1.4- Panorama de aplicações de conversores bidirecionais CC-CC.

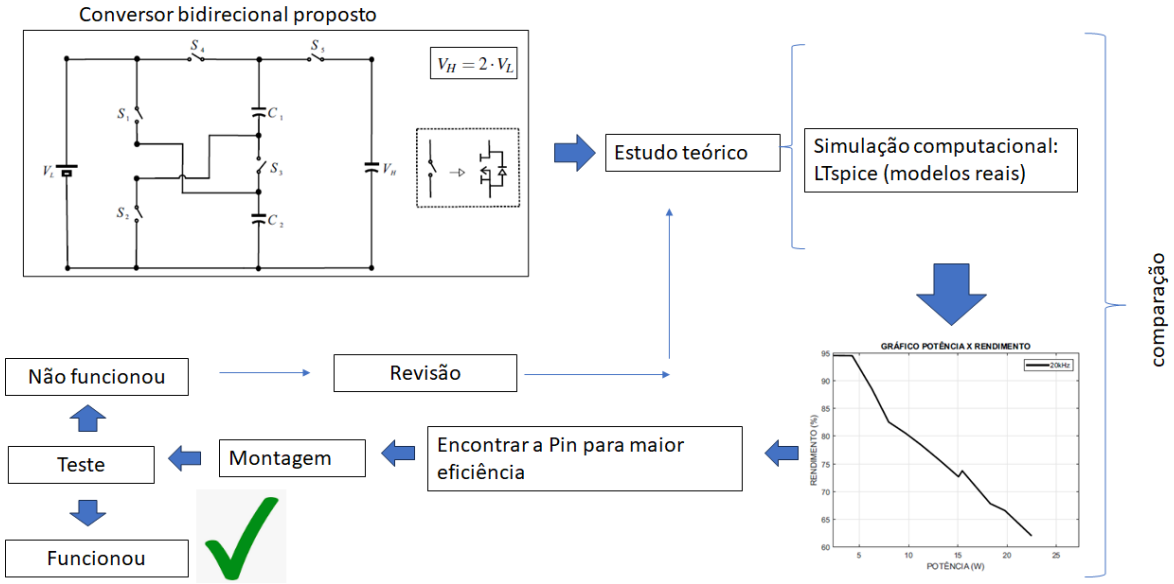


Referência:Adaptado de (LITHESH; KRISHNA; KARTHIKEYAN, 2021).

1.1 OBJETIVOS

Este trabalho investiga uma nova configuração de conversor CC-CC bidirecional, buscando os pontos de operação que proporcionem alto rendimento, utilizando apenas semicondutores e capacitores. Para conduzir essa análise, foram estabelecidos os seguintes objetivos específicos, conforme o fluxograma apresentado na Figura 1.5:

Figura 1.5-Fluxograma do projeto a ser realizado, em que Pin representa a potência de entrada a ser utilizada.



1. Etapa Inicial – Fundamentação e Planejamento:

- Levantamento Bibliográfico: Estudo de conceitos, teorias e trabalhos correlatos sobre conversores e eficiência energética.
- Definição da Topologia: Escolha e dimensionamento do circuito com capacitores chaveados para atender aos objetivos do projeto.

2. Etapa Intermediária – Desenvolvimento e Simulação:

- Simulação Computacional: Implementação do modelo no LTspice para prever o comportamento e rendimento do conversor sob diferentes condições de carga e frequência.

3. Etapa Final – Validação e Conclusão:

- Montagem do Protótipo: Construção física do conversor para testes práticos.
- Execução de Ensaios: Medição de dados reais para validar a teoria e as simulações.
- Análise e Redação: Comparação de resultados, identificação do ponto de maior eficiência e elaboração do relatório final.

1.2 ESTRUTURA DO TRABALHO

Para atingir os objetivos propostos, este trabalho está estruturado em quatro capítulos, incluindo este, que é o capítulo introdutório, no qual são discutidas as motivações que levaram à sua realização. O Capítulo 2 traz uma revisão bibliográfica, explorando as topologias de conversores CC-CC bidirecionais baseados em capacitores chaveados mais populares, acompanhadas de suas respectivas explicações sobre o funcionamento.

No Capítulo 3, é exposta a metodologia sugerida para o estudo, que inclui uma apresentação do conversor selecionado. Adicionalmente, serão detalhadas as distintas fases de operação do circuito, que opera em dois modos: elevação e redução de tensão. O Capítulo 4 exibe os resultados derivados da análise do conversor bidirecional a capacitor chaveado, desenvolvido em laboratório, enquanto o Capítulo 5 oferece as conclusões elaboradas com base no desenvolvimento do trabalho de conclusão de curso e nos resultados obtidos.

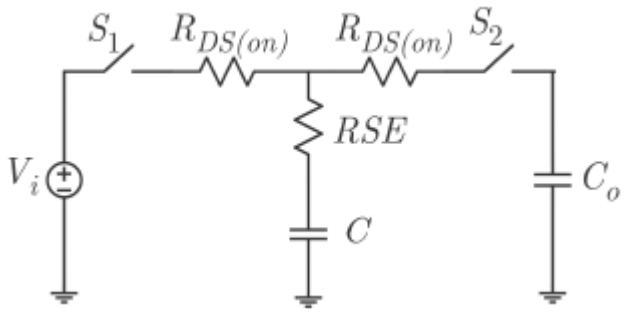
2 REVISÃO BIBLIOGRÁFICA

Neste capítulo, será realizada uma revisão da literatura acerca de conversores bidirecionais baseados em capacitores chaveados. O funcionamento desses conversores será explicado, assim como sua topologia, destacando exemplos de conversores já analisados na literatura que empregam as técnicas discutidas ao longo do capítulo.

2.1 CONVERSOR CC-CC A CAPACITOR CHAVEADO: PRINCÍPIO DE FUNCIONAMENTO

A análise dos conversores a capacitores chaveados partirá do conversor básico mostrado na Figura 2.1. Primeiramente é importante mencionar que nesta análise as perdas por condução dos componentes, as quais são modeladas por resistências; nos interruptores (para utilização de MOSFETs), é considerada a resistência *Drain-to-Source* de condução (*RDS(on)*), e no capacitor, a resistência série equivalente (*RSE*). Além disso, indutância série equivalente dos componentes foi desconsiderada.

Figura 2.1- Modelo de conversor básico.



Referência: (MARCELLO COSTA MACCARINI, 2013).

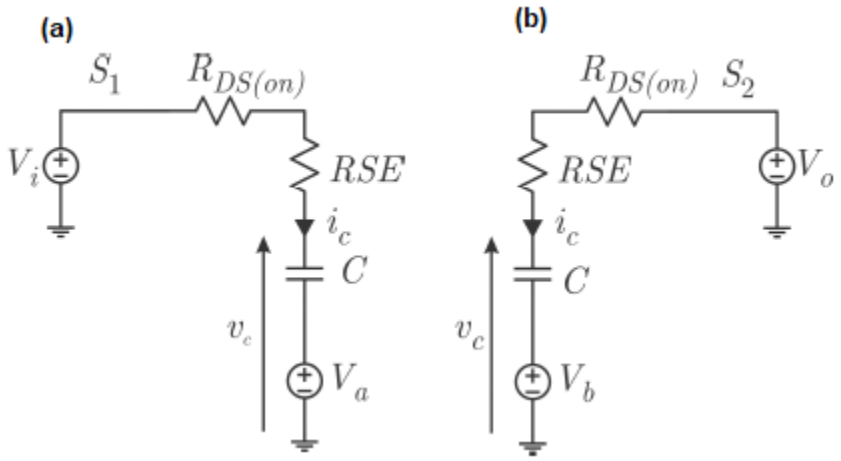
Esse conversor básico apresenta duas etapas de funcionamento: etapa de carga e etapa de descarga do capacitor. Na etapa de carga do capacitor (Figura 2.2-(a)), o interruptor S_1 está acionado (por um tempo D_1T_s) (Figura 2.3) e o capacitor (de tensão inicial V_a) se carrega de forma exponencial até atingir um valor adotado como V_b, com a tensão no capacitor instantaneamente sendo dado por :

$$v_c(t) = (v_i - v_a)(1 - e^{-\frac{t}{\tau}}) + v_a \quad (2.1)$$

Na etapa de descarga do capacitor(Figura 2.2-(b), o interruptor S_1 se encontra bloqueado enquanto o S_2 está acionado (por um tempo D_2T_s) (por um tempo D_1T_s) (Figura 2.3). Nesta etapa o capacitor se descarrega exponencialmente conforma a equação a seguir:

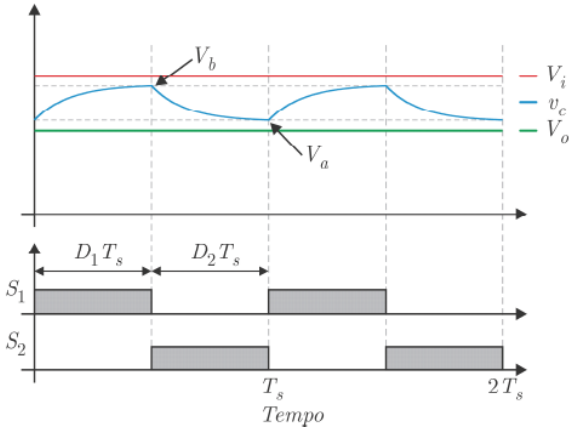
$$v_c(t) = (v_0 - v_b)(1 - e^{-\frac{t}{\tau}}) + v_b \quad (2.2)$$

Figura 2.2- Princípio de funcionamento do capacitor chaveado. (a) Etapa de carga e (b) etapa de descarga do capacitor.



Referência: adaptado de (MARCELLO COSTA MACCARINI, 2013).

Figura 2.3- Forma de onda da tensão no capacitor chaveado.



Referência: (MARCELLO COSTA MACCARINI, 2013)

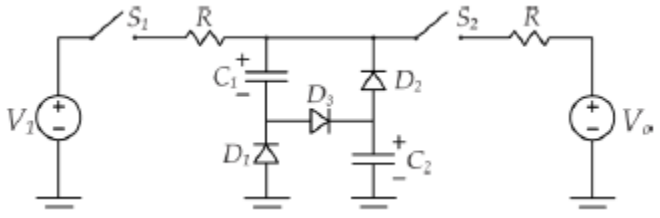
2.2 CONFIGURAÇÕES DE CONVERSOR CC-CC A CAPACITOR CHAVEADO

Os conversores bidirecionais a capacitores chaveados são amplamente utilizados em circuitos de baixa potência devido à sua eficiência e simplicidade. Diversas topologias de conversores a capacitor chaveado (*Switched Capacitor Converter*, SCC) do tipo elevador ou abaixador foram sugeridas na literatura. O livro (BARBI, 2019) compila e descreve algumas dessas topologias, incluindo a célula de comutação em escada, o conversor abaixador série-paralelo, o conversor abaixador série-série, o conversor abaixador Fibonacci e o conversor de Dickson. O funcionamento de três desses conversores CC-CC a capacitor chaveado, com base em sua ampla adoção, simplicidade e eficiência em projetos práticos são apresentados a seguir.

2.2.1 Conversor Série-Paralelo Abaixador

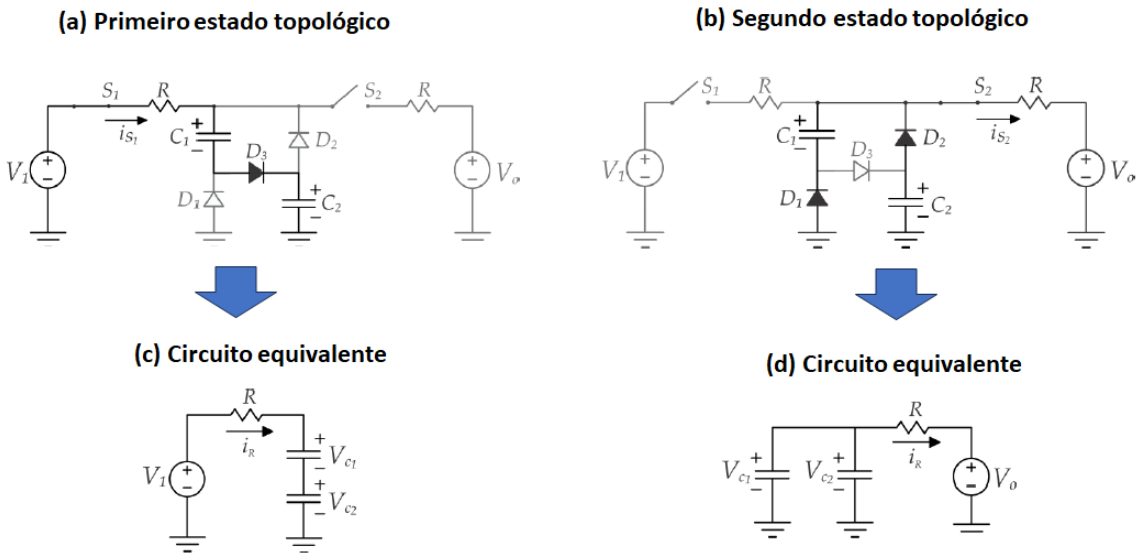
A topologia desse conversor encontra-se na Figura 2.6. Em um período de operação, o conversor apresenta dois estados topológicos (Figuras 2.7-(a) e (b)). No primeiro estado topológico (Figura 2.7-(a)), S_1 conduz e S_2 encontra-se bloqueado, enquanto os capacitores C_1 e C_2 carregam-se em série com V_1 e R (Figura 2.7-(c)), cada um adquirindo a metade da tensão de V_1. No segundo estado topológico (Figura 2.7-(b)) S_1 encontra-se aberto e S_2 fechado. C_1 e C_2 estão associados em paralelo (Figura 2.7-(d)), descarregam-se através do resistor R do interruptor S_2 de forma que a tensão de saída seja igual a tensão dos capacitores. Portanto, o ganho estático de tensão é ½ neste caso.

Figura 2.6- Conversor abaixador a capacitor chaveado série paralelo.



Referência : (BARBI, 2019).

Figura 2.7- Estados topológicos. (a) primeiro (b) segundo e respectivos circuitos equivalentes (c) e (d).



Referência : Adaptado de (BARBI, 2019).

2.2.2 Conversor abaixador Fibonacci

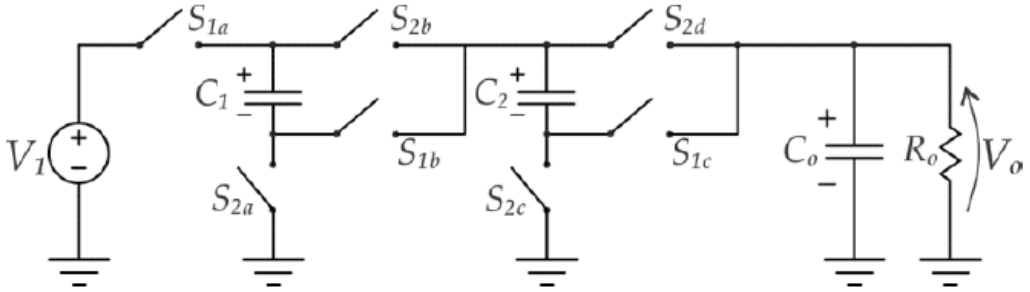
O arranjo desse conversor encontra-se na Figura 2.8. Em um período de funcionamento, o conversor apresenta dois estados topológicos (Figuras 2.9). No primeiro estado topológico, os três interruptores identificados por S_1 encontram-se conduzindo e os demais, designados por S_2 encontram-se bloqueados de modo que C_1 e C_2 carregam-se em série com V_1 (Figura 2.9-(a)). No segundo estado topológico, o inverso ocorre, ou seja, os interruptores identificados por S_2 encontram-se conduzindo e as demais, designados por S_1, encontram-se bloqueados de maneira que os dois capacitores são associados em paralelo (Figura 2.9-(b)) e transferem energia para a carga, representada pela fonte de tensão V_o. Portanto, podemos escrever:

$$V_C = V_o \text{ (primeiro estado topológico);}$$

$$V_1 = 2V_C + V_o = 3V \text{ (segundo estado topológico).}$$

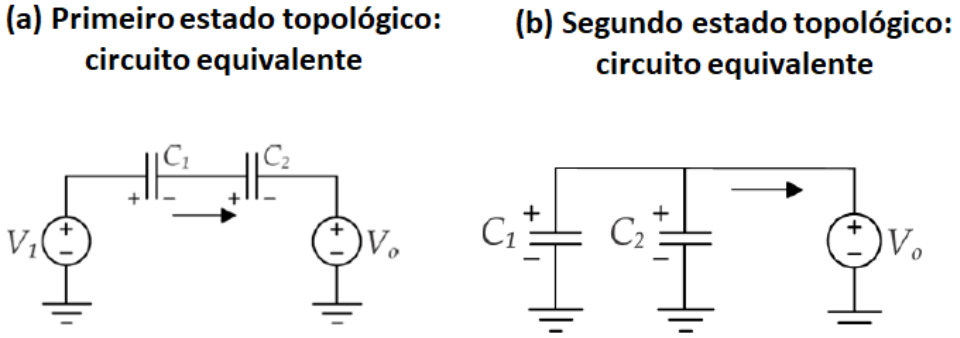
Logo, ganho estático desse conversor é $V_o/V_1 = 1/3$.

Figura 2.8- Conversor abaixador de Fibonacci.



Referência : (BARBI, 2019).

Figura 2.9- Circuitos equivalentes para o (a) primeiro e (b) segundo estado topológico.

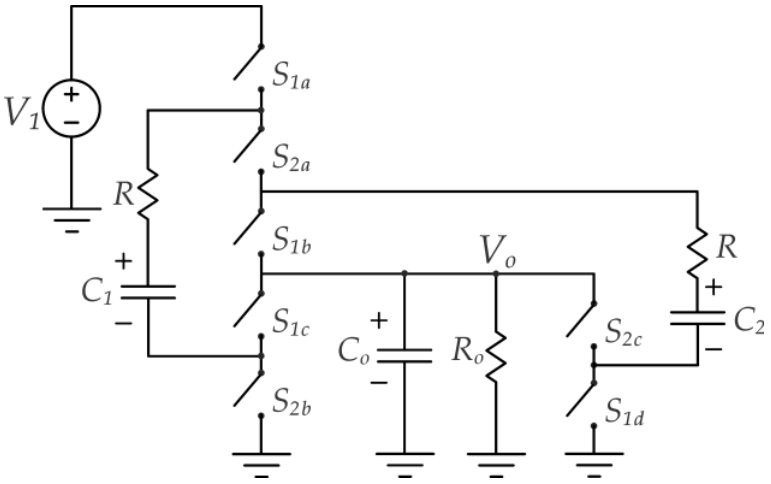


Referência :Adaptado de (BARBI, 2019).

2.2.3 Conversor de Dickson

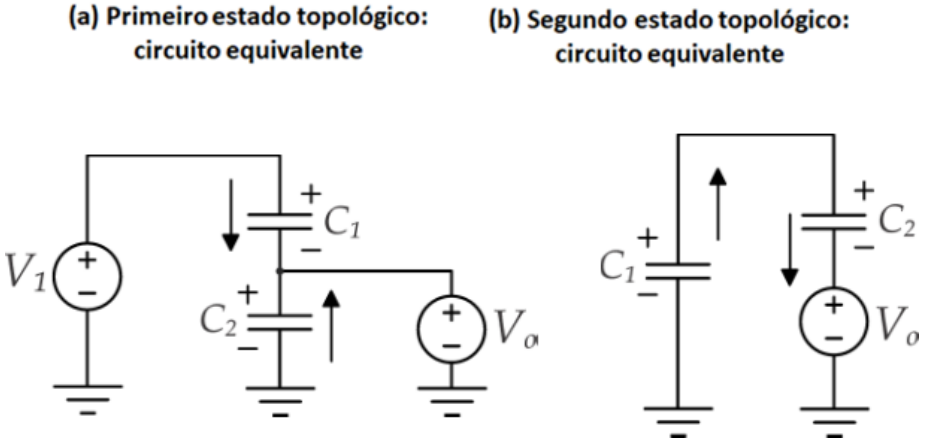
O arranjo desse conversor encontra-se na Figura 2.10. Em um período de operação, o conversor apresenta dois estados topológicos (Figuras 2.11-(a) e (b)). No primeiro estado topológico, os interruptores S_{1a},S_{1b} , S_{1c} e S_{1d} encontram-se fechados e conduzindo, enquanto que os demais encontram-se abertos. No segundo estado topológico, os interruptores S_{2a}, S_{2b} e S_{2c} encontram-se fechados e conduzindo, enquanto que os demais interruptores encontram-se abertos.

Figura 2.10- Conversor de Dickson.



Referência : (BARBI, 2019).

Figura 2.11- Circuitos equivalentes para o (a) primeiro e (b) segundo estado topológico.



Referência :Adaptado de (BARBI, 2019).

Da Figura 2.11, podemos obter:

$$V_{C1} = V_o + V_{C2} \tag{2.3}$$

$$V_1 = V_{C1} + V_o$$

Substituindo uma expressão, e sabendo que $V_o = V_{C2}$, concluímos que o ganho estático desse conversor é V_o/V_1 =1/3.

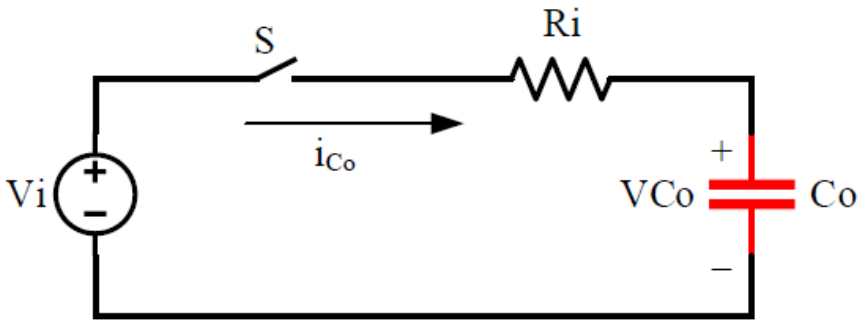
2.2.4 Modos de operação dos SCCs

Um dos pontos importantes no desenvolvimento de SCCs são os elevados picos de corrente gerados pelo capacitor chaveado. Uma variação abrupta de tensão sobre o capacitor chaveado exige um elevado valor de corrente, conforme Equação (2.4). O curto-circuito é evitado porque há uma chave ativa entre o capacitor chaveado e a fonte de tensão. A resistência interna desse interruptor (como a resistência de condução) forma um circuito *RC*, o que restringe a corrente elétrica(YEUNG et al., 2004).

$$i_c(t) = \frac{Cd(v_c(t))}{dt} \tag{2.4}$$

O circuito da Figura 2.6 pode ser usado para este estudo, em que o interruptor ativo S controla a energia de uma fonte de tensão constante (V_i) para um capacitor C_0, em que o interruptor é ativado para carregar os capacitores durante um intervalo de tempo T_{on} ao longo de um período de comutação T_s.

Figura 2.6- Circuito RC usado na análise da carga e descarga dos capacitores em conversores SC.



Referência: (DE SOUZA; TOFOLI; RIBEIRO, 2021).

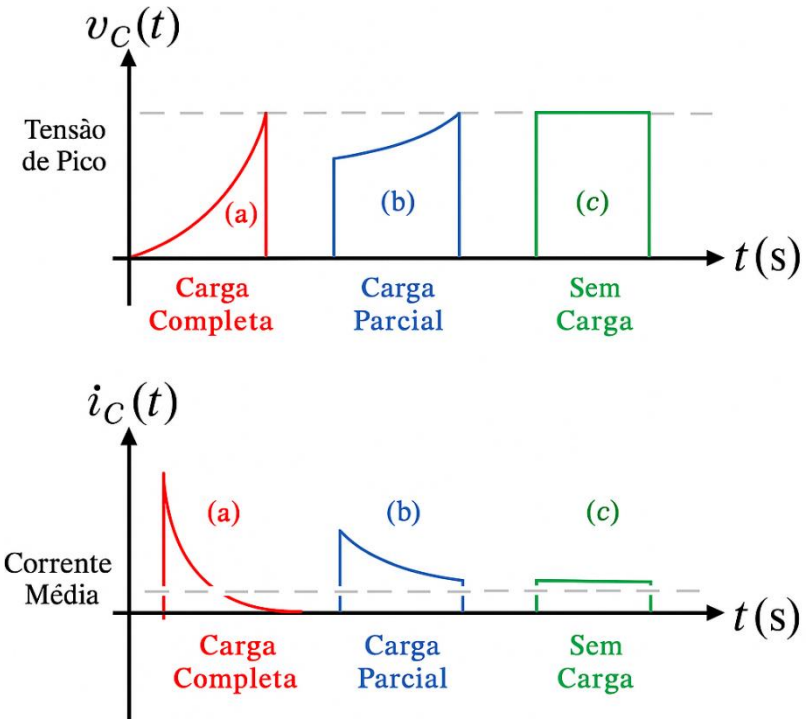
Há três possíveis formas de corrente no capacitor (BEN-YAAKOV, 2012)(WU; BASS, 2000) chaveado definidos da seguinte forma (Figura 2.7):

1. Se $T_{on} \gg R_i C_o$, ou seja, quando o intervalo de tempo durante o qual o interruptor permanece ligada é muito maior que a constante de tempo do circuito, os capacitores carregam e descarregam completamente. Assim, a corrente se torna zero em cada ciclo, e pode-se assumir que o sistema opera sob condição de carga completa, conforme a Figura 2.7-(a).

2. Se $T_{on} \approx R_i C_o$, a corrente no capacitor não se torna zero e, portanto, o capacitor não se descarrega completamente(LAZZARIN; ANDERSEN; BARBI, 2015). O conversor então opera em uma condição de carga parcial. A representação da corrente no capacitor é mostrada na Figura 2.7-(b).

3. Se a frequência de comutação for muito alta, ou seja, se o valor de T_{on} for pequeno em relação a T_s, então $T_{on} \ll R_i C_o$. Assim, a corrente no capacitor é quase zero, e a tensão sobre ele pode ser considerada constante. Nesse modo, o conversor opera em uma condição de ausência de carga, conforme a Figura 2.7-(c).

Figura 2.7- Modos de carga do capacitor: (a) carga total, (b) carga parcial, (c) sem carga.



Referência: (DE SOUZA; TOFOLI; RIBEIRO, 2021)

Em geral, a resistência equivalente do circuito representado na Figura 2.6 pode ser definida pela Equação (2.5) (BEN-YAAKOV; EVZELMAN, 2009):

$$R_{eq} = \frac{1}{2f_S C_0} \frac{(1+e^{-\beta})}{(1-e^{-\beta})}, \tag{2.5}$$

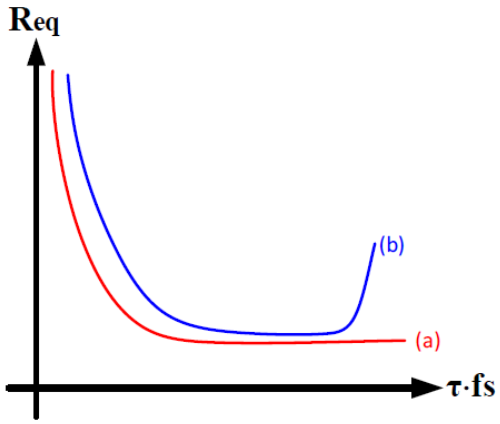
em que β é dado pela expressão:

$$\beta = \frac{T_{on}}{R_i C_0}. \tag{2.6}$$

A Figura 2.8 mostra a resistência equivalente R_{eq} em função de τf, em que $\tau = R_i C$ é a constante de tempo do circuito da Figura 2.6. Desta figura observamos que aumentar a frequência de comutação pode levar a uma maior eficiência, conforme observado na equação (4). No entanto, vale a pena mencionar que as perdas de comutação e a existência de indutâncias e capacitâncias parasitas podem afetar o comportamento de R_{eq} na prática, que tende a aumentar após um determinado ponto na curva mostrada na Figura 2.8-(b) (KIMBALL; KREIN; CAHILL, 2005). Portanto, a eficiência será reduzida como consequência.

Em relação a eficiência, são muitos os trabalhos dedicados a analisar as variáveis que influenciam esse parâmetro nos conversores SC. Alguns estudos apontam as características construtivas dos capacitores (FAVRAT; DEVAL; DECLERCQ, 1998), a resistência intrínseca dos interruptores (CHANG, 2004), ou mesmo uma combinação de ambos como os principais fatores responsáveis por afetar esse comportamento (HENRY; KIMBALL, 2011). Outros aspectos também são levantados, como a relação de conversão de tensão e o regime de carga, ou seja, carga total ou sem carga (CHEUNG et al., 2013).

Figura 2.8-Comportamento da resistência equivalente do conversor em função da constante de tempo e frequência de comutação: (a) modelo ideal; (b) modelo real.



Referência: (DE SOUZA; TOFOLI; RIBEIRO, 2021).

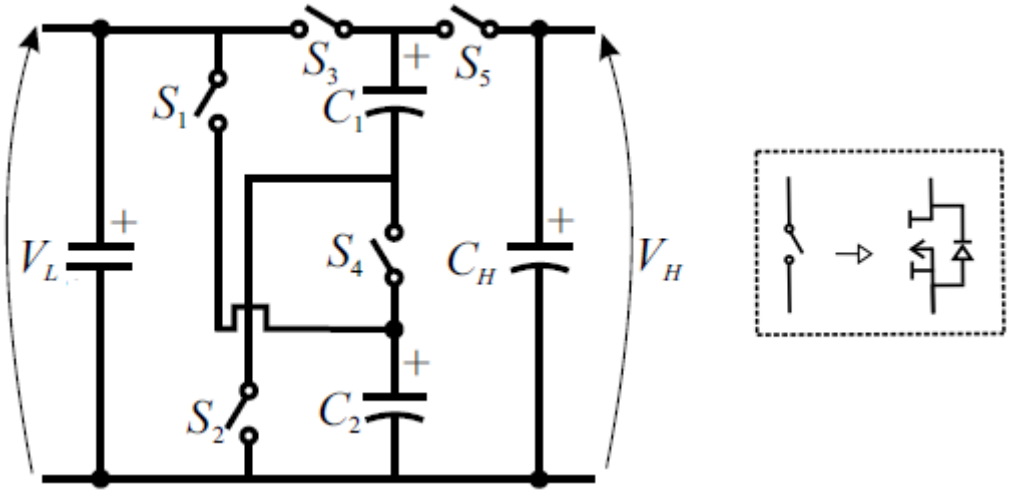
3 METODOLOGIA

No presente capítulo será demonstrada a topologia de conversor à capacitor chaveado bidirecional que será estudado. O conversor proposto neste trabalho, terá dois modos de operação, sendo eles de elevação e redução de tensão, possuindo para cada modo duas etapas de operação.

3.1 TOPOLOGIA ESTUDADA DE CONVERSOR À CAPACITOR CHAVEADO BIDIRECIONAL

O conversor bidirecional baseado em capacitores chaveados apresentado é composto por uma fonte de tensão contínua V_L , três capacitores — C_1, C_2 e o capacitor de saída C_H — e cinco transistores MOSFET, representados pelos interruptores S_1, S_2, S_3, S_4 e S_5. Este conversor pode ser colocado em cascada para aumentar o ganho caso seja necessário, mas neste trabalho somente estudaremos uma célula. A Figura 3.1 ilustra o circuito equivalente do conversor em estudo, além de mostrar a disposição dos MOSFETs dentro do circuito.

Figura 3.1- Conversor à capacitor chaveado bidirecional estudado.

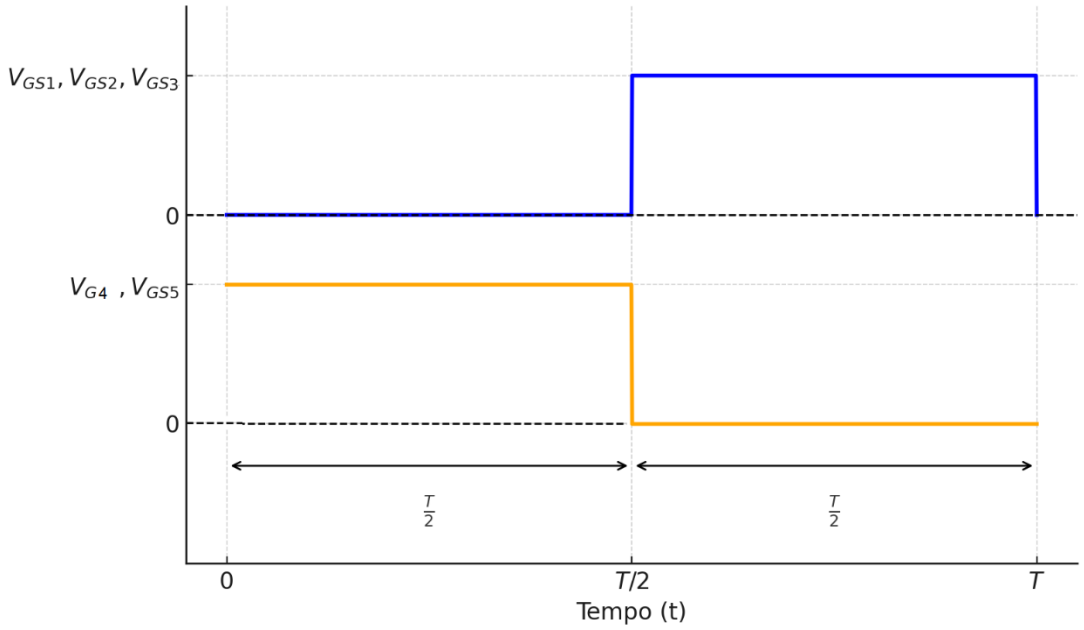


Referência: Adaptado de (NACHAU et al., 2024).

O conversor apresentado na Figura 3.1 opera em dois modos distintos: modo elevador e modo abaixador de tensão. Cada modo é constituído por duas etapas de comutação, nas quais os elementos do circuito assumem diferentes estados de

condução, possibilitando a conversão da tensão conforme o regime operacional requerido. Para isso, os interruptores MOSFET S_1, S_2 e S_3 são acionados ou desativados de forma síncrona, enquanto os MOSFETs S_4 e S_5 também são comutados simultaneamente. A Figura 3.2 apresenta a sequência de operação desses dispositivos semicondutores no contexto da topologia bidirecional de conversor capacitivo chaveado analisado.

Figura 3.2- Acionamento dos MOSFETS no circuito.



3.1.1 Modo elevador de tensão

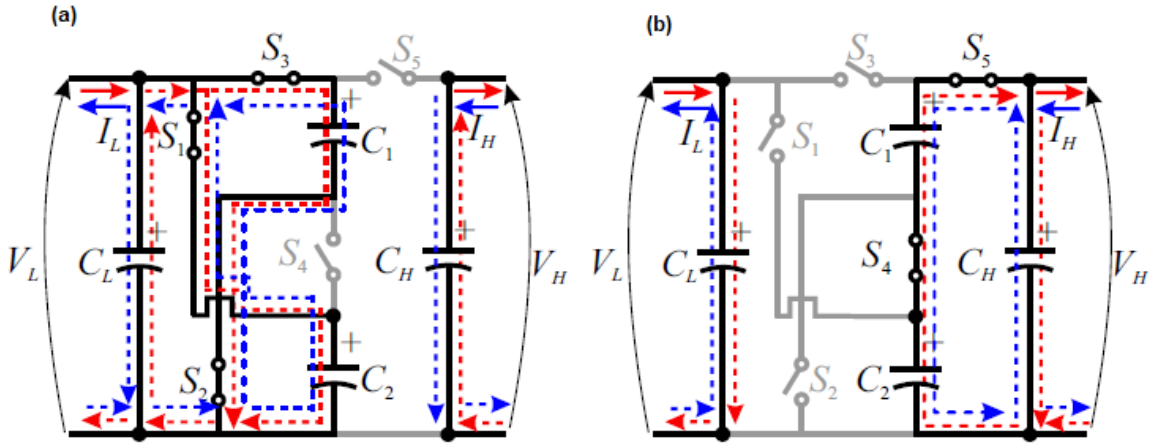
Para o modo elevador de tensão (V_L para V_H)(cor vermelha do fluxo de corrente) e abaixamento de tensão (V_H para V_L) (cor azul do fluxo de corrente), o conversor tem dois estágios de operação (Figura 3.3).

No modo elevador, para o primeiro estágio, os interruptores S_1, S_2 e S_3 estão ligados enquanto S_4 e S_5 estão desligados. Os capacitores C_1 e C_2 são carregados pelo V_L, onde $V_{C1} = V_{C2} = V_L$. O capacitor C_H está fornecendo energia para V_H. No segundo estágio(Figura 3.3-(b)), os interruptores S_4 e S_5 estão ligadas enquanto S_1, S_2 e S_3 estão desligados. Os capacitores C_1 e C_2 estão descarregando para V_H, onde $V_H = V_{C2} + V_{C1}$.

3.1.2 Modo abaixador de tensão

No modo abaixador de tensão, no primeiro estágio (Figura 3.3-(b)), os interruptores S_4 e S_5 estão ligadas enquanto S_1, S_2 e S_3 estão desligadas. Os capacitores C_1 e C_2 são carregados pelo V_H, onde $V_{C1} = V_{C2} = V_H/2$. O capacitor C_L está descarregando para V_H. No segundo estágio (Figura 3.3-(a)), os interruptores S_1, S_2, e S_3 estão ligados enquanto S_4 e S_5 estão desligados. Os capacitores C_1 e C_2 estão descarregando para V_L, onde $V_L = V_{C2} + V_{C1}$.

Figura 3.3- Estágios de Operação. (a) Primeiro Estágio (modo elevador de tensão), Segundo Estágio (modo abaixador de tensão). (b) Segundo Estágio (modo elevador de tensão), Primeiro Estágio (modo abaixador de tensão).



Referência:(NACHAU et al., 2024)

Para o conversor da Figura 3.3, o ganho estático de tensão é:

$$\begin{cases} \frac{V_H}{V_L} = 2, \ para\ o\ modo\ elevador\ de\ tensão; \\ \frac{V_L}{V_H} = \frac{1}{2}, \ para\ o\ modo\ abaixador \text{ de tensão.} \end{cases} \quad (3.1)$$

A referência (NACHAU et al., 2024) apresentou somente a operação da topologia, no entanto, o rendimento do conversor não foi avaliado. Dessa forma, há a necessidade de investigar o efeito de diferentes valores de capacitância, frequência de chaveamento dos interruptores e potência. Com isso, para preencher essa lacuna as próximas seções irão avaliar tais fatores.

4 Avaliação do rendimento via simulação e experimento

Neste capítulo o rendimento do conversor será investigado em função da potência de entrada (P_{in}) e frequência de chaveamento via simulação e experimento. Para este estudo, foi utilizado as frequências de chaveamento de 1k, 10 k, 50k e 100 kHz, com uma potência de entrada limitada até 50 W.

Antes de realizar a simulação, obteve-se a resistência parasita dos 5 capacitores através do equipamento LCR-600 (da *Global specialties*) utilizados em função da frequência de chaveamento dos MOSFETs conforme mostra a Tabela 1. Para os MOSFETs foi usado o de potência IPP045N10N3 de canal N da família OptiMOS 3 da Infineon, com v_{ds} de até 100V, resistência R_{dson} de 4.5mΩ , corrente de dreno de até 100 A.

Tabela 1 – Parâmetros elétricos dos capacitores e suas resistência parasitas.

Valor nominal(μF)	Frequência de chaveamento(Hz)	Resistência parasita(Ω)
4.7	1k	0.161
	10k	0.033
	50k	0.0075
	100k	0.004
47	1k	0.379
	10k	0.331
	50k	0.3097
	100k	0.301
33	1k	1.71
	10k	1.576
	50k	1.537
	100k	1.52
1.5	1k	0.37
	10k	0.1
	50k	0.0325
	100k	0.02
1	1k	0.06
	10k	0.01
	50k	0.062
	100k	0.02

O circuito da Figura 3.1 primeiramente foi caracterizado via simulação computacional para prever o comportamento e rendimento do conversor sob diferentes condições de carga e frequência. Após, realizou-se a montagem do respectivo protótipo e a medição de dados reais para comparar com a teoria e as simulações.

A seguir, realiza-se a comparação dos parâmetros obtidos para as diferentes condições de carga e frequência, a fim de analisar qual frequência e carga otimiza melhor o desempenho do conversor correspondente.

4.1 Fatores que afetam o rendimento do conversor proposto

Os conversores capacitivos chaveados são amplamente utilizados em aplicações de baixa e média potência devido à sua alta densidade de potência, ausência de indutores volumosos e topologia simples. Entretanto, sua eficiência é limitada por perdas associadas aos elementos resistivos, perdas de comutação e, em alguns casos, perdas de controle e de condução não ideais. O estudo detalhado dessas perdas permite compreender as limitações práticas de rendimento e orientar melhorias no projeto.

As perdas resistivas são as devidas à resistência série equivalente (*ESR*) dos capacitores (Tabela 1), à resistência de condução dos interruptores (MOSFETs) e à resistência dos condutores. A resistência equivalente total do circuito durante a transferência de carga pode ser representada como:

$$R_{eq} = R_{on} + R_{ESR} + R_{trilhas}, \tag{4.1}$$

onde R_{on} é a resistência de condução dos MOSFETs, R_{ESR} é a resistência série dos capacitores e $R_{trilhas}$ representa a resistência associada às interconexões do circuito impresso.

A potência dissipada por essas resistências é dada por:

$$P_{res} = I_{rms}^2 \cdot R_{eq}, \tag{4.2}$$

sendo I_{rms} a corrente eficaz que circula pelos componentes durante o ciclo de comutação. Essas perdas são geralmente dominantes em frequências mais baixas, quando o tempo de transferência de carga é longo e a corrente de pico elevada.

As perdas de comutação estão associadas ao processo de ligar e desligar os transistores MOSFET. Durante o chaveamento, há sobreposição de tensão e corrente, gerando uma energia dissipada a cada transição. A energia perdida por comutação pode ser expressa por:

$$E_{sw} = \frac{1}{6} V_{ds} I_d (t_{on} + t_{off}), \tag{4.3}$$

e a potência de comutação total por (DE SOUZA; TOFOLI; RIBEIRO, 2021):

$$P_{sw} = E_{sw} \cdot f_s = \frac{1}{6} V_{ds} I_d (t_{on} + t_{off}) f_s, \tag{4.4}$$

onde V_{ds}é a tensão drenador-fonte durante a comutação, I_d é a corrente de dreno, t_{on} e t_{off} são os tempos de transição e f_s é a frequência de comutação. Essas perdas aumentam linearmente com a frequência, tornando-se o principal limitante superior da faixa de operação eficiente do conversor.

Nos conversores capacitivos, a transferência de carga entre capacitores e a carga é realizada em intervalos discretos de tempo. Quando a constante de tempo do circuito ($\tau = R_{eq} C$) é comparável ao período de comutação, a transferência de energia torna-se incompleta.

A tensão final no capacitor após um período de carga parcial é dada por:

$$V_f = V_i (1 - e^{-\frac{t}{R_{eq} C}}). \tag{4.5}$$

Assim, a energia efetivamente transferida é menor que o ideal, causando perdas de eficiência que crescem conforme a frequência diminui.

Durante a condução, os MOSFETs apresentam uma resistência $R_{DS(on)}$que gera dissipação de potência proporcional ao quadrado da corrente. Essa perda é dada por:

(4.6)

$$P_{cond} = I_{rms}^2 \cdot R_{DS(on)}.$$

Essa componente é geralmente relevante em conversores de alta corrente e tende a diminuir com o uso de dispositivos MOSFET de baixa resistência e boa dissipação térmica.

Os capacitores utilizados no circuito também apresentam uma resistência série efetiva (*ESR*), que contribui para o aquecimento e perdas adicionais. A potência dissipada devido à *ESR* é dada por:

$$P_{ESR} = I_{rms}^2 \cdot R_{ESR}, \tag{4.7}$$

onde I_{rms} é a corrente alternada de ripple que circula pelos capacitores. Capacitores cerâmicos e de polímero tendem a apresentar *ESR* significativamente menor, reduzindo essas perdas.

Portanto, a eficiência global do conversor pode ser obtida pela relação entre a potência de saída e a soma das potências de saída e das perdas:

$$\eta = \frac{P_{out}}{P_{out}+P_{sw}+P_{cond}+P_{ESR}}. \tag{4.8}$$

Essa equação evidencia que a eficiência depende fortemente da frequência de operação e das características resistivas dos componentes. Em baixas frequências, predominam as perdas resistivas; já em altas frequências, as perdas de comutação tornam-se dominantes (Figura 4.1). Dessa forma, existe uma faixa ótima de frequência de operação na qual a eficiência do conversor é maximizada. Para o caso específico da frequência de chaveamento ser constante e variar somente a carga, temos que em baixas potências, as perdas fixas (como controle, gate drive e comutação) predominam, reduzindo a eficiência. Na faixa intermediária, ocorre a eficiência máxima, pois as perdas fixas tornam-se menos significativas em relação à potência útil. Em altas potências, as perdas resistivas (proporcionais a I^2R) aumentam e passam a dominar, reduzindo novamente o rendimento (Figura 4.2)(SEEMAN, 2009)(RODRIGUEZ, A.; HAROUN, R.; OLIVER, J. A.; PRIETO, R.; ALONSO, 2016)(ERICKSON, ROBERT W.; MAKSIMOVIC, 2001; KASSAKIAN, J. G.; SCHLECHT, M. F.; VERGHESE, 1991).

Figura 4.1 – Curva típica de rendimento em função da frequência de chaveamento.

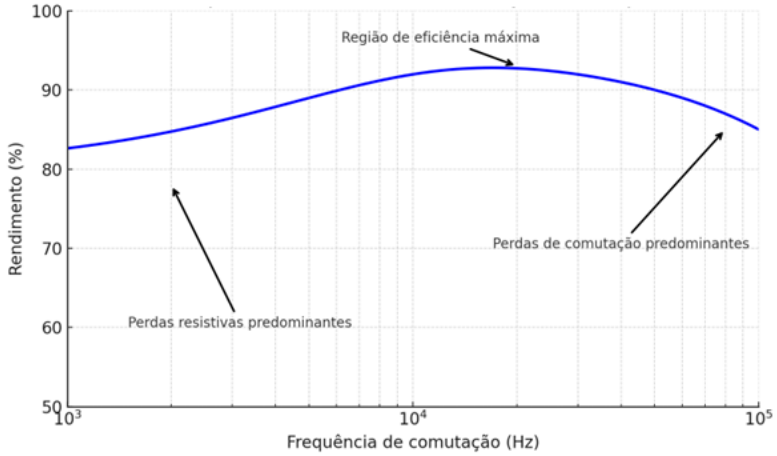
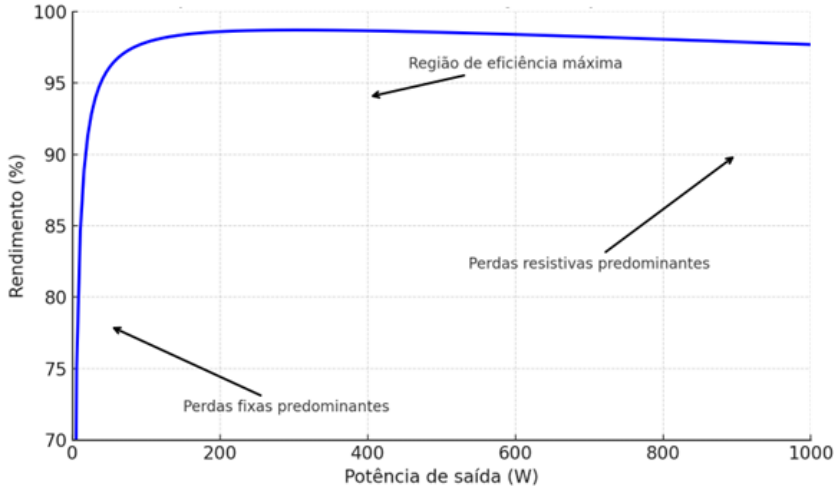


Figura 4.2 – Curva típica de rendimento em função da potência de saída.



4.2 Simulação Computacional no LTspice

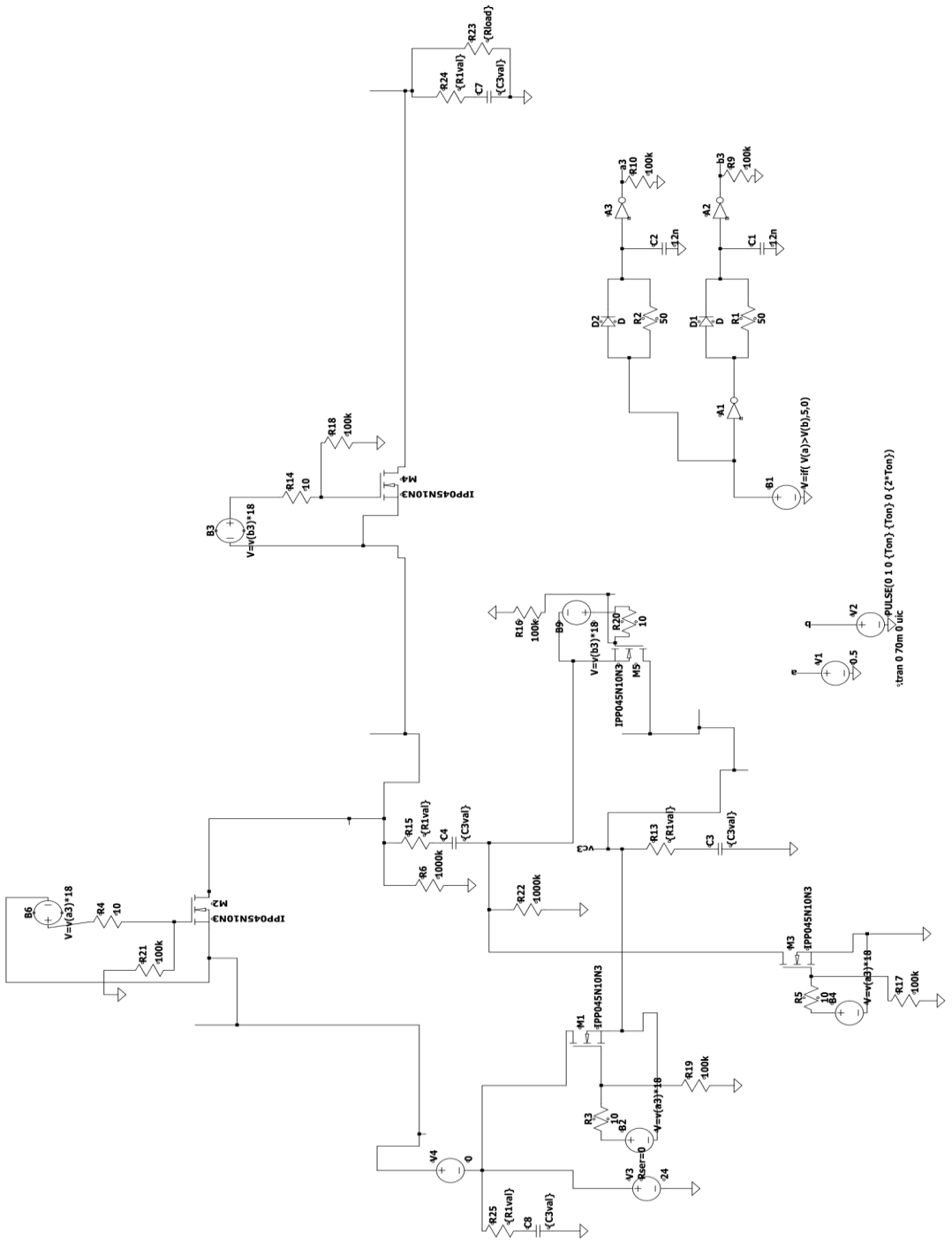
Para analisar o conversor da Figura 3.1, utilizou-se o simulador gratuito de circuitos elétricos chamado LTspice, baseado no SPICE, que permite analisar e otimizar projetos eletrônicos com precisão antes da implementação prática. Na Figura 4.3 é apresentado o circuito do conversor bidirecional criado no LTspice para ambos modos de operação. As respectivas tensões de saída e entrada para os modos de operação estão mostradas nas Figuras 4.4-(a) e (b), em concordância com o comportamento previsto teoricamente usando uma carga de 10kΩ em ambos casos. O software LTspice não calcula explicitamente o rendimento do conversor.

Em vez disso, ele determina o desempenho global a partir da modelagem física dos componentes eletrônicos utilizados no circuito. Dessa forma, as perdas surgem naturalmente a partir do comportamento realista de cada dispositivo, sendo influenciadas por parâmetros como resistências parasitas, capacitâncias internas, tempos de comutação e características não lineares dos semicondutores e capacitores. As perdas de condução o LTspice incorpora através dos parâmetros do modelo SPICE dos dispositivos, como $R_{DS(on)}$dos MOSFETs, perdas nos capacitores devido ao *ESR*, queda direta V_D dos diodos, dependência desses parâmetros com a temperatura e corrente instantânea. As perdas de comutação são obtidos utilizando os modelos de transistor no LTspice que incluem as capacitâncias parasitas (C_{gs}, C_{gd}, C_{ds}) e os tempos de chaveamento, resultando em perdas durante as transições de tensão e corrente.

O rendimento do conversor para cada frequência de chaveamento foi obtido calculando a razão entre a potência de saída e a de entrada, em que aquela foi variada alterando continuamento o resistor de saída até obter uma potência de entrada que não ultrapassasse 50 W. O respectivo código de ambos modos de operação está apresentado no apêndice A.

Figura 4.3- Circuito criado via LTspice para o conversor bidirecional em estudo.(a) Modo elevador de tensão e (b) modo abaixador de tensão.

(a)



(b)

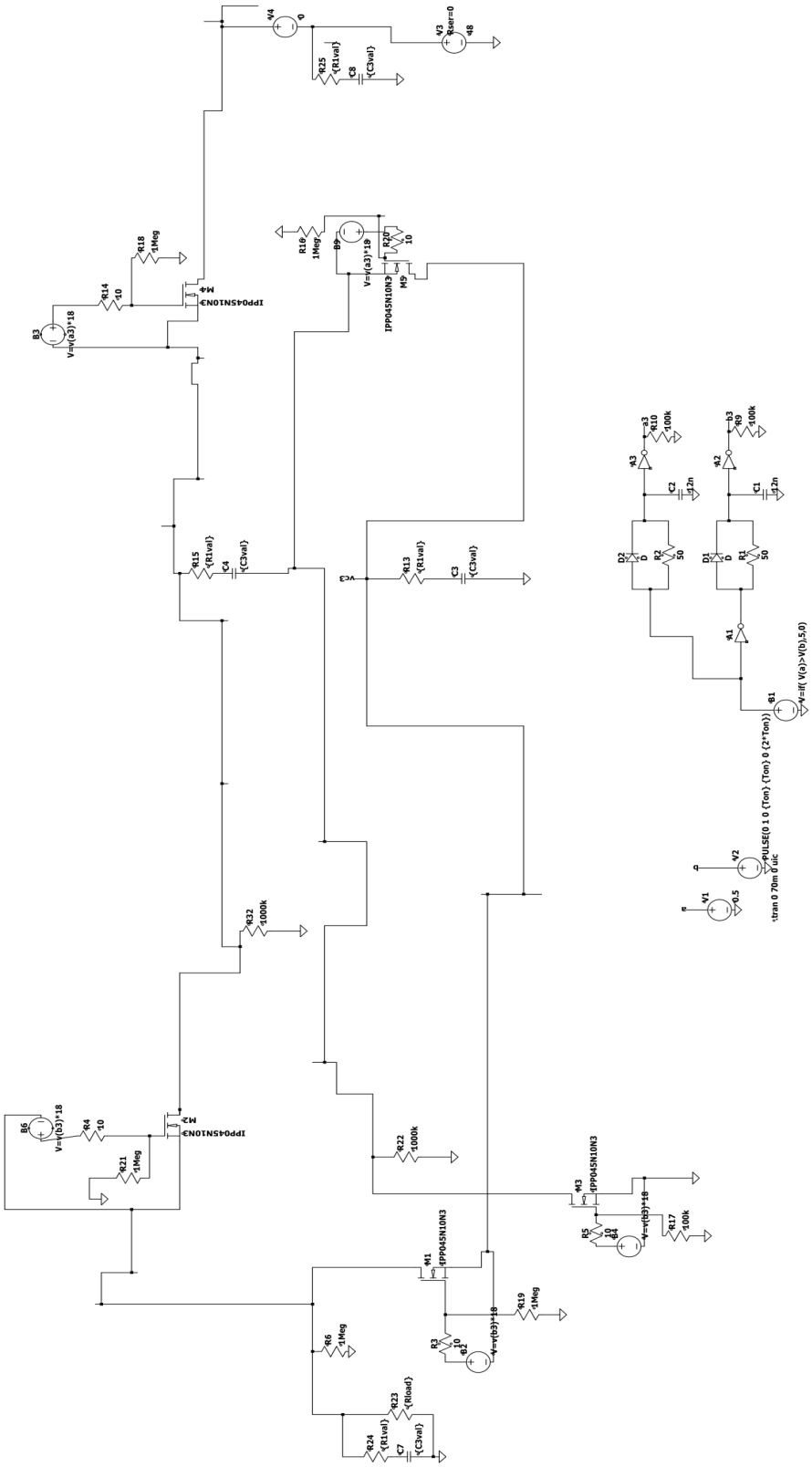
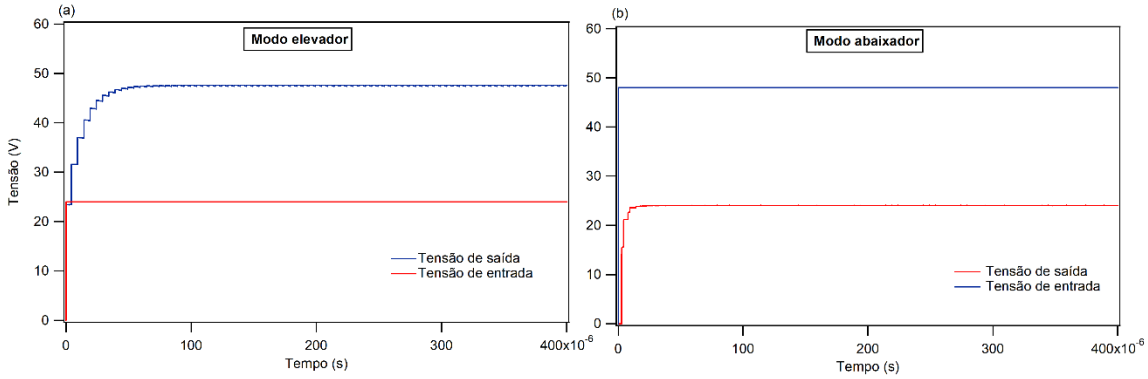
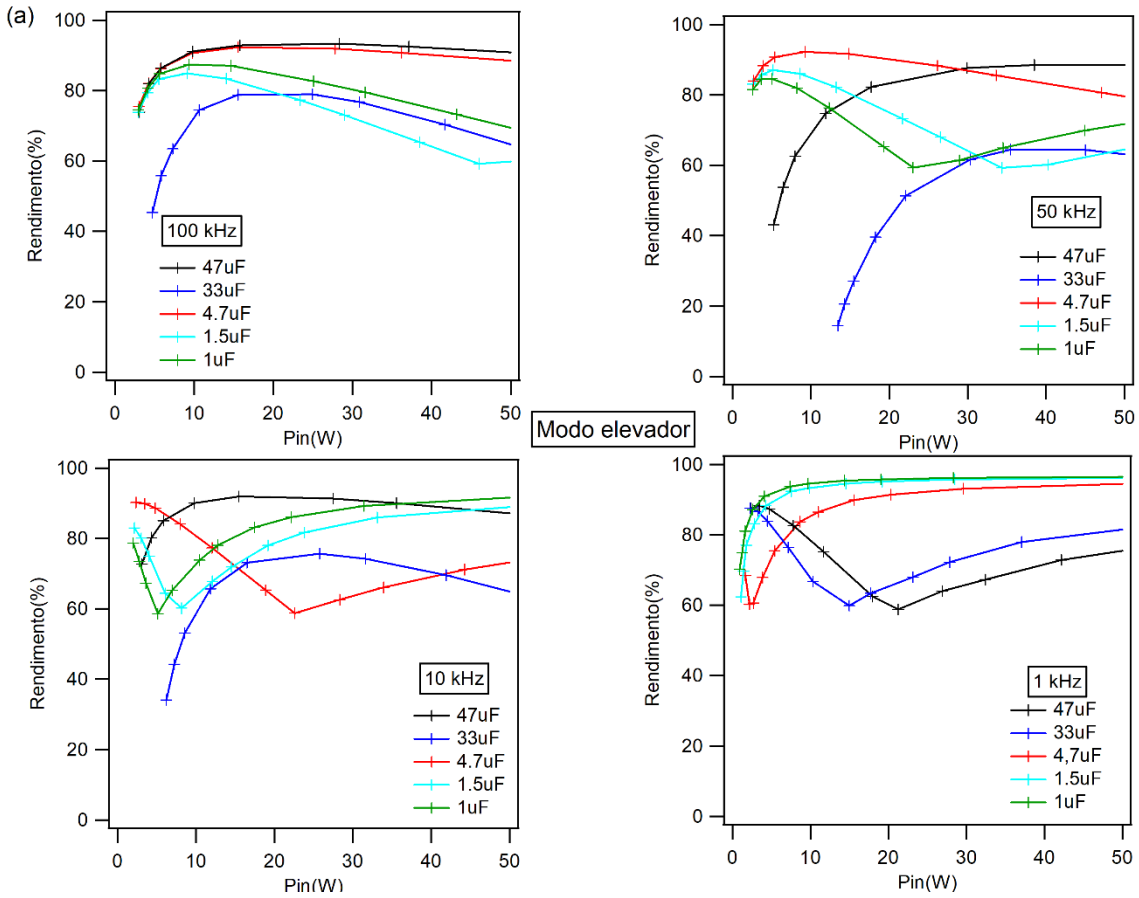

V4
0
V3
Rser=0
48
R25
{R1val}
C8
{C3val}
R16
1Meg
B9
V=v(a3)*18
R20
10
M9
IPP045N10N3
R18
1Meg
R14
10
M4
IPP045N10N3
B3
V=v(b3)*18
R15
{R1val}
C4
{C3val}
C3
R13
{R1val}
C3
{C3val}
a3
R10
100k
a2
R9
100k
a1
C2
12n
C1
12n
D2
D
R2
50
D1
D
R1
50
B1
V=if(V(a)>V(b),5,0)
V2
PULSE(0 1 0 {Ton} {Ton} 0 {2*Ton})
V1
0.5
.tran 0 70m 0 uic
R32
1000k
R22
1000k
B6
V=v(b3)*18
R4
10
M7
IPP045N10N3
R21
1Meg
M3
IPP045N10N3
R5
10
B4
V=v(b3)*18
R17
100k
M1
IPP045N10N3
R19
1Meg
R6
1Meg
R3
10
B2
V=v(b3)*18
R23
{Rload}
R24
{R1val}
C7
{C3val}

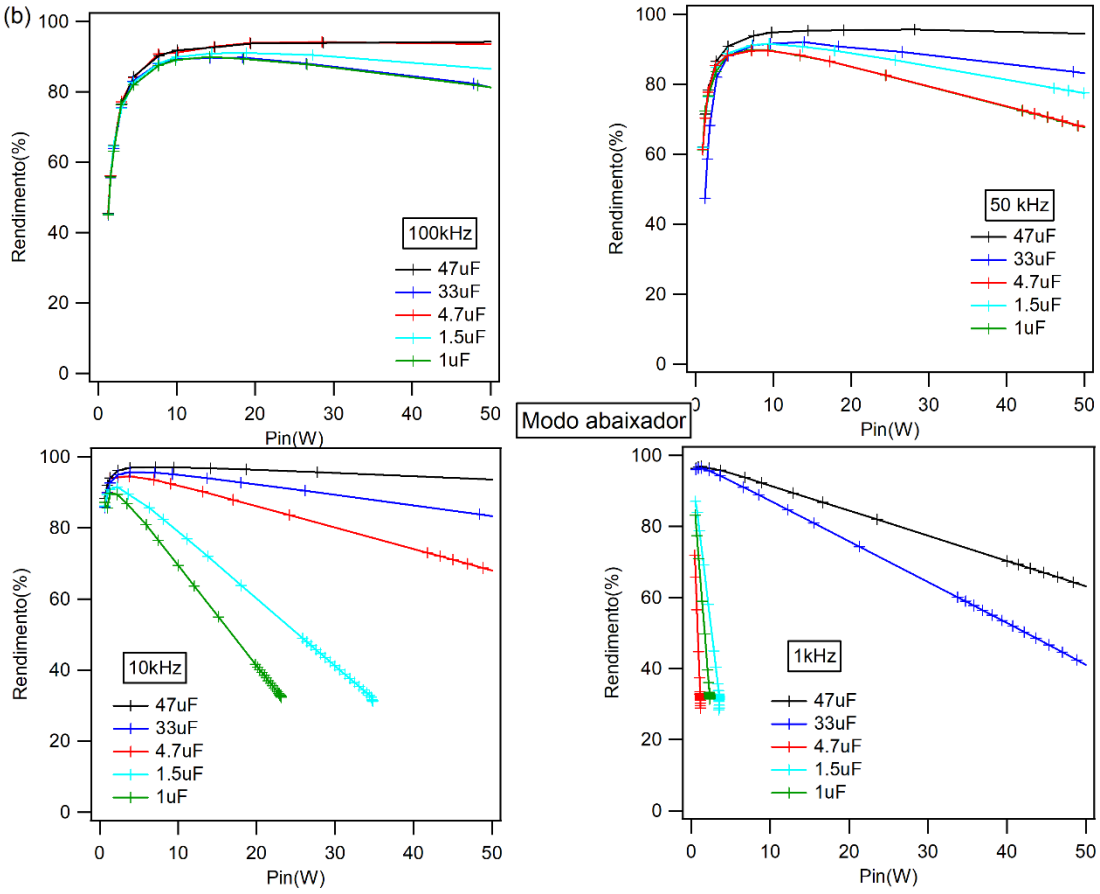
Figura 4.4- Resposta do circuito da Figura 4.3 no (a) modo elevador e (b) abaixador de tensão com carga de 10 k Ω.



De acordo com a Figura 4.5-(a), no modo elevador, a frequência de chaveamento em que o conversor apresentou a maior eficiência (~94%)(para P_{in} $\sim 28\,W$) e tensão de saída cerca de 2 vezes a da entrada, se mantendo aproximadamente constante, conforme a P_{in} aumenta foi para frequência de 100 kHz para os capacitores de 47 uF e 4.7 uF. No modo abaixador, o a otimização do rendimento foi adquirido para 10 kHz (~97% para P_{in} $\sim 7\,W$), para o capacitor de 47 uF enquanto o capacitor de 4.7 uF foi de ~94%(para P_{in} $\sim 7\,W$). Para o valor de 100 kHz, obteve-se um rendimento de (~93% para P_{in} $\sim 50\,W$) para o capacitor de 47 uF.

Figura 4.5- Comparação do rendimento do conversor estudado em função da potência de entrada (Pin) e frequência de chaveamento para o (a) modo elevador e (b) abaixador





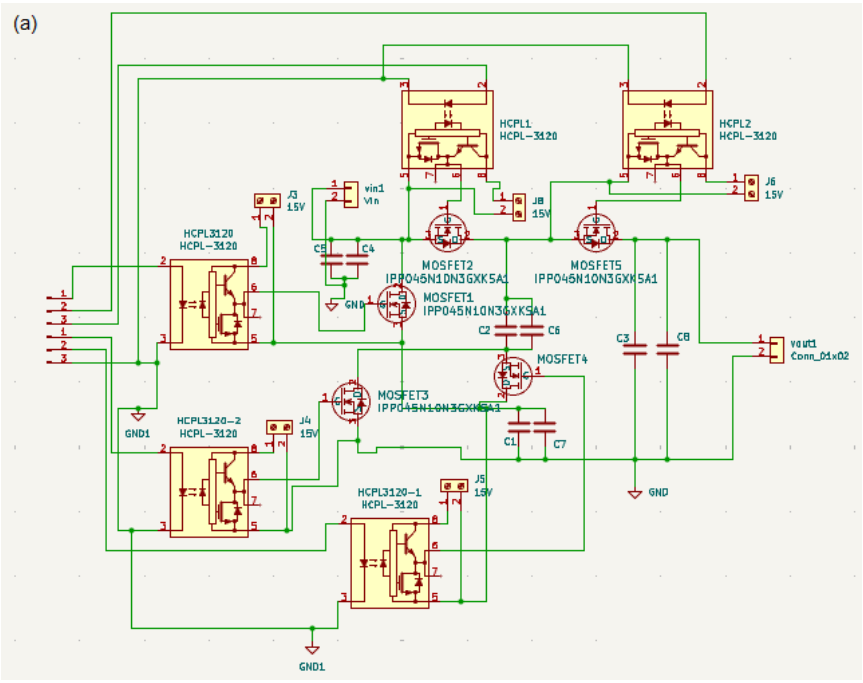
4.3 Desenvolvimento do Protótipo

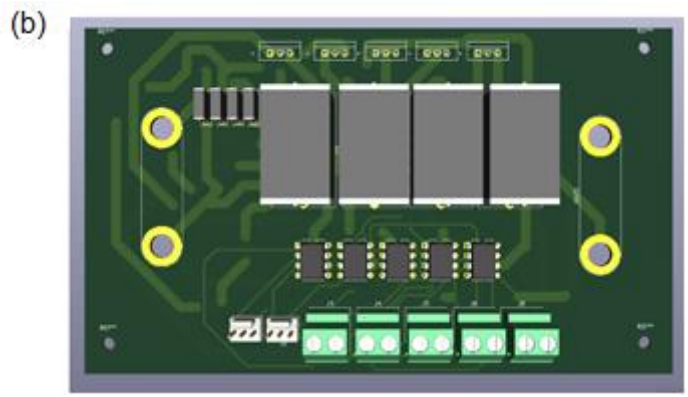
Nesta seção aborda a ferramenta que foi usada para a elaboração do conversor proposto.

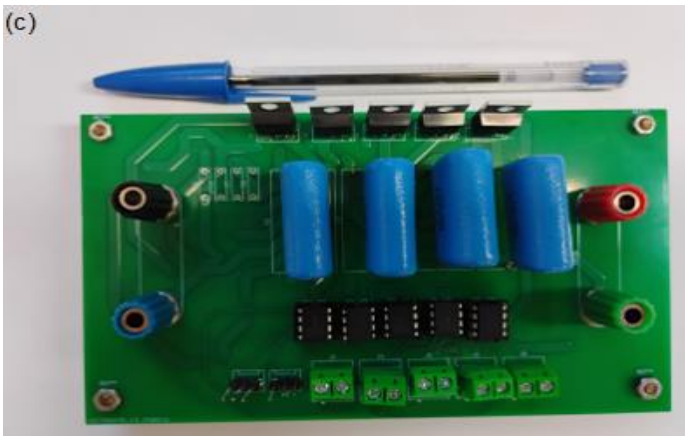
Para fazer a pcb do conversor estudado utilizou-se o KiCad. O KiCad é um software livre e de código aberto para o desenvolvimento de circuitos eletrônicos e placas de circuito impresso (PCI). Ele integra ferramentas para desenho esquemático, roteamento, verificação elétrica e geração de arquivos Gerber, permitindo o projeto completo de PCIs. Por ser gratuito, multiplataforma e amplamente suportado pela comunidade, o KiCad é muito utilizado em ambientes acadêmicos e profissionais como alternativa a softwares proprietários.

A Figura 4.6 mostra o circuito do protótipo montado e o desenho da correspondente placa assim como o protótipo real desenvolvido.

Figura 4.6- (a) Desenho do circuito no KiCad e a correspondente (b) placa via software e (c) real.

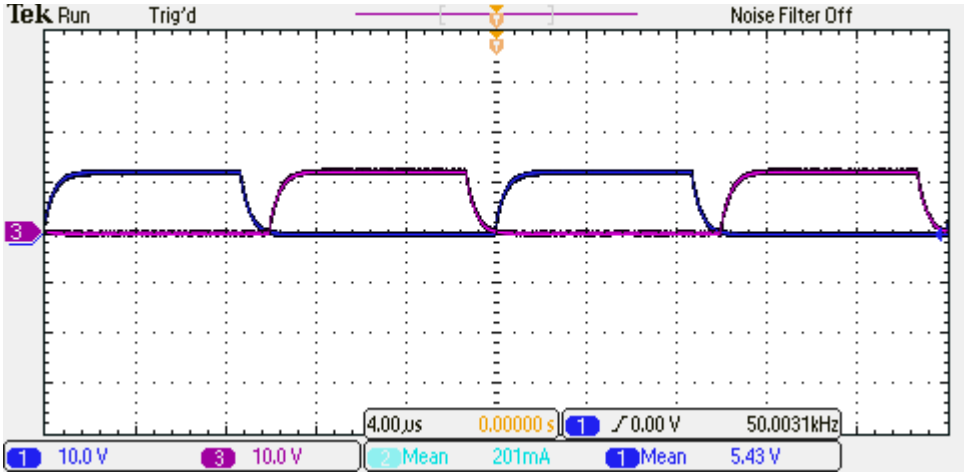






Após o desenvolvimento do protótipo foi analisado seu rendimento para o modo elevador e abaixador para os capacitores de 4.7 uF e 47 uF, visto que esses foram os que apresentaram melhor performance. Antes de realizar as medidas foi verificado se o PWM (e o PWM complementar), gerado utilizando o microcontrolador STM32F103C8T6, que vai acionar os MOSFETs não estavam sobrepostos (Figura 4.7).

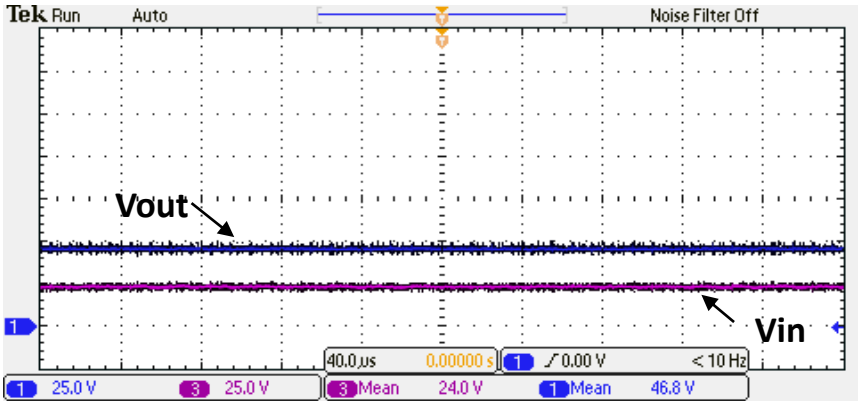
Figura 4.7- Medida do PWM e o PWM complementar no interruptor 1 e 4 (da Figura 3.1) que acionam de forma alternada.



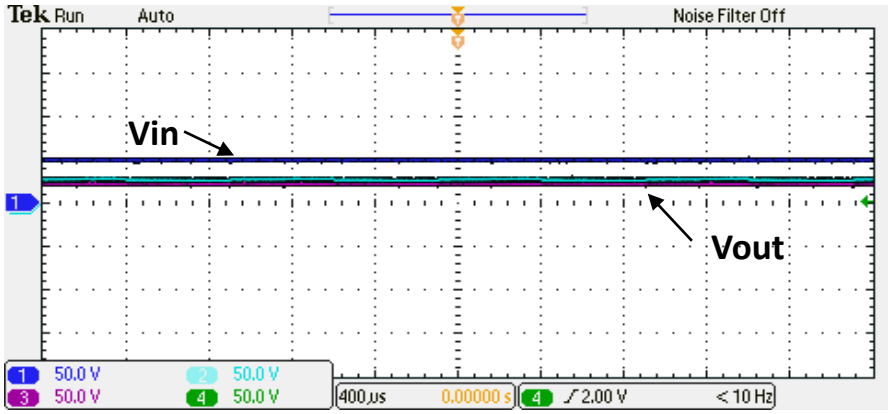
A partir dessa verificação, em ambos os modos de operação, mediu-se a tensão de entrada e saída do conversor (Figura 4.8). Dessa figura, temos que, no modo elevador, para uma entrada de 24 V, a saída resulta em 46.8 V frente há 48 V obtida teoricamente e via simulação, enquanto no modo abaixador, para uma tensão de entrada de 48 V, mediu-se uma tensão de saída de 23.9 V, ambos modos de operação foram medidos para uma carga de 968 Ω. As perdas no modo abaixador são menores em relação ao modo elevador de tensão, visto que nesse modo há sempre um capacitor sendo descarregado via diodo intrínseco do interruptor M1 da Figura 4.3-(b), o que não ocorre no modo elevador.

Figura 4.8- Tensão de entrada (linha lilás) x saída(linha azul) no (a) modo elevador e (b) modo abaixador para uma carga de 968 Ω. A tensão de saída do modo abaixador apresenta 3 linhas, pois está sendo mostrado também a tensão nos capacitores c_1 e c_2 da Figura 3.1.

(a)

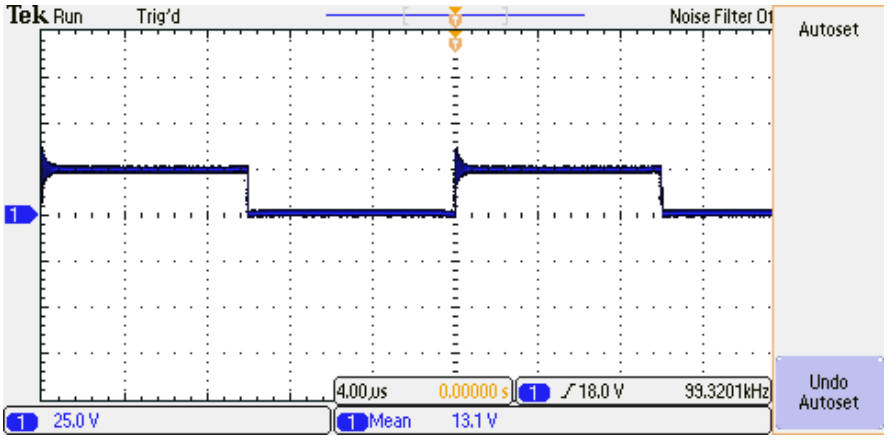


(b)



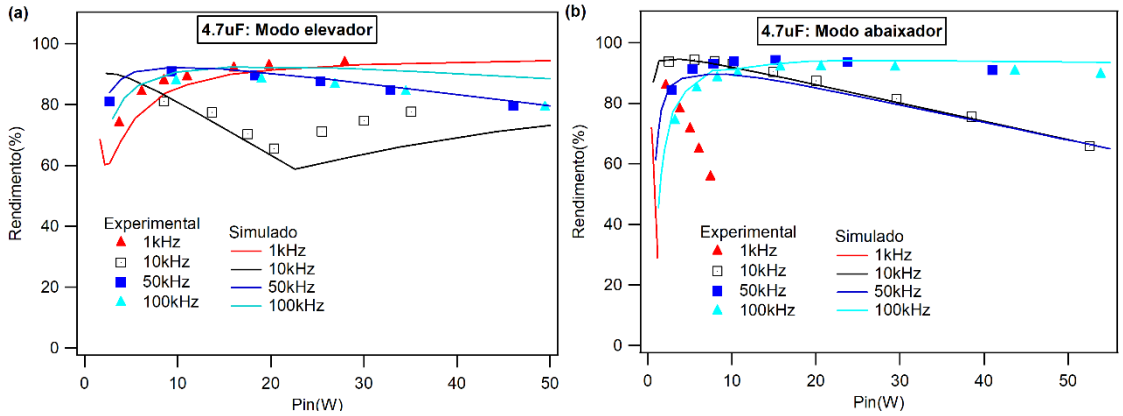
A Figura 4.9 mostra a tensão V_{ds} no interruptor 5 da Figura 3.1 para observar o funcionamento do MOSFET em função do tempo.

Figura 4.9- Tensão Vds em função do tempo em uma das chaves do conversor.



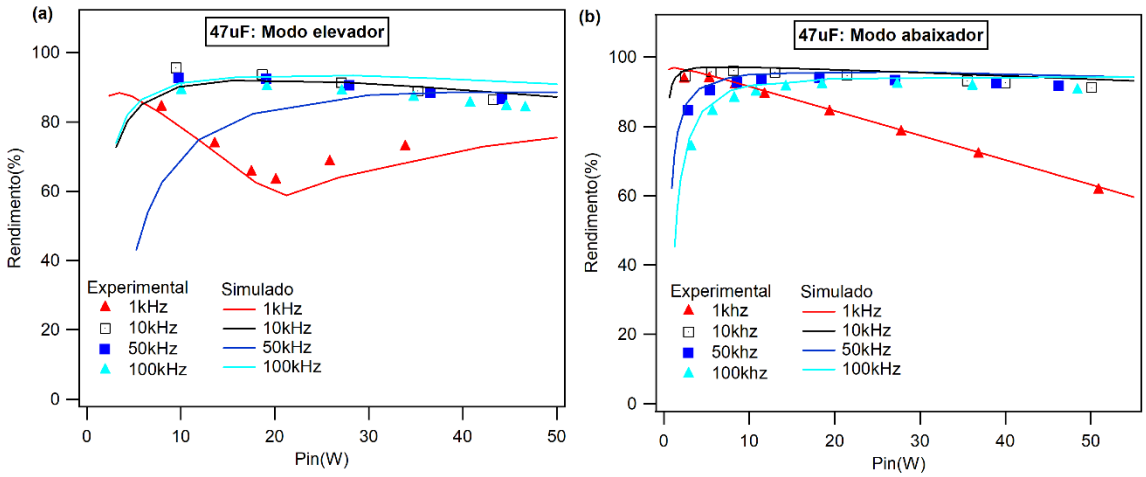
A Figura 4.10 mostra o rendimento para o capacitor de 4.7 uF no modo elevador e abaixador e a respectiva comparação com a simulação. Desta figura, observamos que a simulação e o experimento estão em concordância em termos de tendência, com a exceção da curva de rendimento de 50 kHz, a qual para ambos modos de operação do conversor apresentou um rendimento muito semelhante à frequência de 100 kHz. Para o modo de operação elevador e abaixador mediu-se um rendimento máximo de $\sim 91\%$ (em $\sim 9\,W$) e $\sim 94\%$(em $\sim 15\,W$), respectivamente. É importante mencionar que para frequência de 1kHz nessa figura aparenta ser a que apresenta o maior rendimento (no modo elevador), no entanto, isso ocorre devido a uma limitação do conversor desenvolvido. Este conversor vai ter uma tensão de saída de pelo menos 24 V, mesmo com uma carga muita alta, visto que que há condução direto da fonte para a saída devido aos diodos intrínsecos, portanto, aumentando o rendimento. Isso explica também a forma de “v” do rendimento para 10 kHz na mesma figura e na Figura 4.11 para o capacitor de 47 uF.

Figura 4.10- Rendimento medido para o capacitor de 4.7 uF no (a) modo elevador e (b) abaixador e a respectiva (b)(d) comparação com a simulação.



A Figura 4.11 mostra o rendimento para o capacitor de 47 uF no modo elevador e abaixador e a respectiva comparação com a simulação. Desta figura, temos que a simulação e o experimento estão em concordância de forma geral, com rendimento máximo de $\sim 95\%$ (em $\sim 9\,W$) e $\sim 96\%$ (em $\sim 8\,W$) para 10kHz, respectivamente, para o modo elevador e abaixador. Importante observar que, para ambos modos de operação, o rendimento apresenta diminuir mais rapidamente com a P_{in} para a frequência de 1kHz tanto para o capacitor de 4,7uF como para 47uF.

Figura 4.11- Rendimento medido para o capacitor de 47 uF no (a) modo elevador e (b) abaixador e a respectiva (b)(d) comparação com a simulação.



A energia dissipada em uma equalização de capacitâncias é dada, para o caso geral de dois capacitores C_1e C_2, por:

$$E_{\text{loss,cycle}} = \frac{1}{2}\frac{C_1 C_2}{C_1+C_2}(V_1 - V_2)^2. \tag{4.9}$$

Para um conversor capacitivo com capacitância efetiva Cque transfere carga $Q_{\text{cycle}} = I_{\text{out}}/f$ por ciclo, obtém-se a potência dissipada por redistribuição de carga (BEN-YAAKOV; EVZELMAN, 2009):

$$P_{\text{loss,redist}}\ \alpha\ \frac{1}{f}\ , \tag{4.10}$$

o que demonstra a dependência inversa com a frequência de chaveamento f. Além disso, correntes de equalização maiores aumentam as perdas no ESR dos capacitores ($P_{\text{ESR}} = I_{\text{c,rms}}^2 \cdot \text{ESR}$). Por consequência, em baixas frequências (ex.: 1 kHz) $P_{\text{loss,redist}}$ e P_{ESR} tornam-se dominantes, reduzindo fortemente o rendimento. Para frequências mais altas (ex.: 10–100 kHz) o termo $P_{\text{loss,redist}}$ diminui e o rendimento fica limitado por perdas de condução e perdas residuais de ESR, levando a curvas de rendimento semelhantes nessas faixas (SEEMAN, 2009) (EVZELMAN; BEN-YAAKOV, 2013).

A Tabela 2 resumo os pontos de máximo rendimento do conversor proposto medido e os respectivos valores obtidos por simulação para a mesma P_{in}.

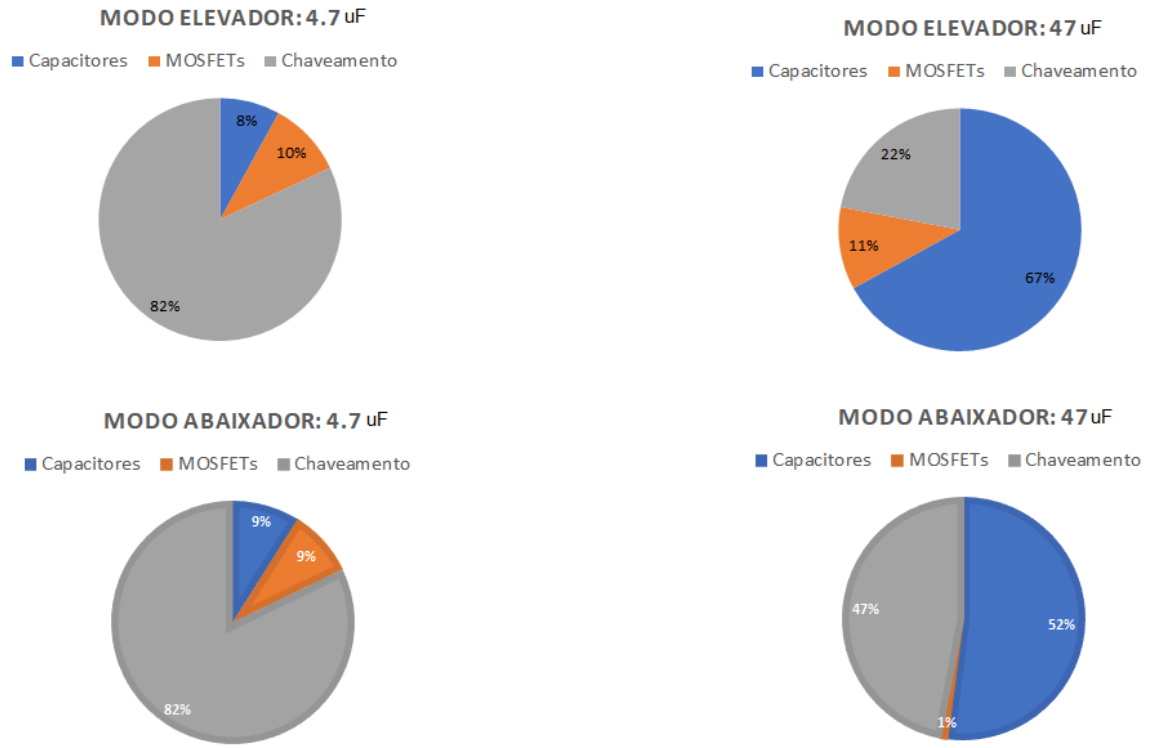
A Figura 4.12 mostra as contribuições das perdas por condução, chaveamento e redistribuição de carga para os valores apresentados na Tabela 2.

Tabela 2 – Comparação entre os pontos de máximo rendimento do conversor proposto medidos e o simulado.

Rendimento(%)							
4.7 uF				47 uF			
Modo elevador (100 kHz)		Modo abaixador (100 kHz)		Modo elevador (10 kHz)		Modo abaixador (10 kHz)	
Sim*	Ep*(~9 W)	Sim	Ep(~15 W)	Sim	Ep(~9 W)	Sim	Ep(~8 W)
~91	~91	~94	~94	~90	~95	~97	~96

Sim* = Simulado, Ep* = Experimental.

Figura 4.12- Contribuições das perdas por condução (capacitores e MOSFETs) e chaveamento (MOSFETs) para os valores apresentados na Tabela 2.



5 Conclusões

Este trabalho apresentou o estudo, desenvolvimento e validação experimental de um conversor CC-CC bidirecional baseado em capacitores chaveados, visando aplicações onde elevada densidade de potência, simplicidade construtiva e ausência de elementos magnéticos são desejáveis. O fluxo completo do projeto — desde a simulação no LTspice até a construção do protótipo e medições em bancada — foi conduzido conforme representado na figura apresentada no trabalho, garantindo uma abordagem sistemática e comparativa entre modelo teórico, simulado e real.

Os testes experimentais foram realizados variando a frequência de comutação entre 1 kHz, 10 kHz, 50 kHz e 100 kHz, com potência de entrada até 50 W. Os resultados demonstraram que a eficiência do conversor está fortemente associada ao equilíbrio entre três fatores principais:
(i) perdas resistivas nos MOSFETs e capacitores, dominantes em baixas frequências;
(ii) perdas de comutação, significativas em altas frequências;
(iii) perdas por redistribuição de carga durante a equalização de tensão entre capacitores.

Foram observados rendimentos máximos experimentalmente de $\sim 95\%$ (em $\sim 9\,W$) e $\sim 96\%$ (em $\sim 8\,W$) para frequência de chaveamento de 10kHz (para o capacitor de 47 uF), respectivamente, para o modo elevador e abaixador, demonstrando forte concordância entre simulação e resultados experimentais. Esse comportamento confirma a existência de um ponto ótimo de operação, no qual as perdas de condução e comutação se equilibram, maximizando o rendimento.

Além disso, foi validado experimentalmente o ganho estático da topologia, aproximadamente 2:1 para o modo abaixador e 1:2 para o modo elevador, evidenciando o funcionamento bidirecional do conversor e sua capacidade de transferência eficiente de energia para ambas as direções. A implementação de controle via microcontrolador STM32F103C8T6 comprovou a viabilidade da solução

em aplicações práticas, permitindo acionamento complementar adequado e controle das etapas do ciclo de carga e descarga dos capacitores.

Os resultados obtidos destacam o potencial desta topologia para aplicações em sistemas de armazenamento de energia, veículos elétricos, microrredes DC e dispositivos embarcados onde simplicidade estrutural e alta densidade de potência são essenciais. Como trabalhos futuros, recomenda-se:

- investigar técnicas avançadas de controle e modulação para reduzir ripple;
- incluir análise térmica e otimização dos componentes visando operação acima de 50 W;
- implementar técnicas de balanceamento ativo e pórticos de MOSFET otimizados;
- avaliar a integração da topologia com sistemas de baterias e supercapacitores;
- explorar operação multinível para aumentar o ganho estático e reduzir estresse elétrico.

Os resultados obtidos demonstram que conversores capacitivos chaveados podem oferecer uma alternativa viável, eficiente e compacta para aplicações que tradicionalmente fazem uso de conversores indutivos, reforçando sua relevância tecnológica e potencial de aplicação em sistemas modernos de conversão de energia.

6 REFERÊNCIAS

ALMALAQ, Y.; MATIN, M. Three topologies of a non-isolated high gain switched-inductor switched-capacitor step-up cuk converter for renewable energy applications. **Electronics (Switzerland)**, v. 7, n. 6, 2018.

BARBI, I. Conversores a capacitor chaveado. p. 498, 2019.

BARROZO, F. E. O.; BASCOPÉ, R. P. T.; PONTES, R. S. T. **Conversor CC-CC bidirecional em corrente para aplicação em veículos elétricos**, 2010.

BATISTA, D. DA S. et al. Veículos elétricos e híbridos: Estudo da eficiência energética-perspectiva no cenário nacional. **Revista Científica Multidisciplinar Núcleo do Conhecimento**, p. 91–120, 2020.

BEN-YAAKOV, S. On the Influence of Switch Resistances on Switched-Capacitor Converter Losses. **IEEE Transactions on Industrial Electronics**, v. 59, n. 1, p. 638–640, 2012.

BEN-YAAKOV, S.; EVZELMAN, M. Generic and unified model of Switched Capacitor Converters. **2009 IEEE Energy Conversion Congress and Exposition, ECCE 2009**, n. 2, p. 3501–3508, 2009.

CHANG, Y.-H. Design and analysis of power-CMOS-gate-based switched-capacitor boost DC-AC inverter. **IEEE Transactions on Circuits and Systems I: Regular Papers**, v. 51, n. 10, p. 1998–2016, 2004.

CHEUNG, C. K. et al. On energy efficiency of switched-capacitor converters. **IEEE Transactions on Power Electronics**, v. 28, n. 2, p. 862–876, 2013.

DE SOUZA, A. F.; TOFOLI, F. L.; RIBEIRO, E. R. Switched capacitor dc-dc converters: A survey on the main topologies, design characteristics, and applications. **Energies**, v. 14, n. 8, 2021.

ERICKSON, ROBERT W.; MAKSIMOVIC, D. **Fundamentals of Power Electronics**. [s.l: s.n.].

EVZELMAN, M.; BEN-YAAKOV, S. Average-current-based conduction losses model of switched capacitor converters. **IEEE Transactions on Power Electronics**, v. 28, n. 7, p. 3341–3352, 2013.

FAVRAT, P.; DEVAL, P.; DECLERCQ, M. J. A high-efficiency CMOS voltage doubler. **IEEE Journal of Solid-State Circuits**, v. 33, n. 3, p. 410–416, 1998.

GOMES, A. M. et al. **BEN relatório síntese de 2024**, 2023.

HENRY, J. M.; KIMBALL, J. W. Practical Performance Analysis of Complex Switched-Capacitor Converters. **IEEE Transactions on Power Electronics**, v. 26, n. 1, p. 127–136, 2011.

https://drvitorazzini.com.br/aquecimentoglobal/ acessado em 25/06/25.

IOINOVICI, A. Switched-capacitor power electronics circuits. **Circuits and Systems Magazine, IEEE**, v. 1, p. 37–42, 2002.

KASSAKIAN, J. G.; SCHLECHT, M. F.; VERGHESE, G. C. **Principles of Power Electronics**, 2023.

KIMBALL, J. W.; KREIN, P. T.; CAHILL, K. R. Modeling of capacitor impedance in switching converters. **IEEE Power Electronics Letters**, v. 3, n. 4, p. 136–140, 2005.

LAZZARIN, T. B.; ANDERSEN, R. L.; BARBI, I. A Switched-Capacitor Three-Phase AC–AC Converter. **IEEE Transactions on Industrial Electronics**, v. 62, n. 2, p. 735–745, 2015.

LITHESH, G.; KRISHNA, B.; KARTHIKEYAN, V. Review and Comparative Study of Bi-Directional DC-DC Converters. **2021 IEEE International Power and Renewable Energy Conference, IPRECON 2021**, p. 1–6, 2021.

MARCELLO COSTA MACCARINI. **Retificador monofásico com fator de potência unitário, de alto ganho, baseado em um conversor boost híbrido**, 2013.

METAS, P. A. S. **GASES**, 2024.

NACHAU, W. A. L. et al. Bidirectional Switched Capacitor DC-DC Converter Based on Three Level Connection. **Eletrônica de Potência**, v. 29, p. e202421, 2024.

NIMITTI, F.; ANDRADE, ANT. **Estudo de um Conversor Bidirecional Baseado no Conversor Boost com Baixos Esforços de Tensão nos Interruptores**. 2021

RODRIGUEZ, A.; HAROUN, R.; OLIVER, J. A.; PRIETO, R.; ALONSO, J. M. A Simple and General Approach for Modeling and Characterizing Switched-Capacitor DC–DC Converters. IEEE Transactions on Power Electronics. **IEEE Transactions on Power Electronics**, v. 31, n. 12, p. 8384–8398, 2016.

SEEMAN, M. D. **A Design Methodology for Switched-Capacitor DC–DC Converters**. University of California, Berkeley, 2009.

Statistical Review of World Energy. **BP Energy Outlook 2023**, 2023.

WU, W. C.; BASS, R. M. Analysis of charge pumps using charge balance. **PESC Record - IEEE Annual Power Electronics Specialists Conference**, v. 3, n. c, p. 1491–1496, 2000.

YEUNG, Y. P. B. et al. Unified analysis of switched-capacitor resonant converters. **IEEE Transactions on Industrial Electronics**, v. 51, n. 4, p. 864–873, 2004.

7 APÊNDICE A – CÓDIGO NO LTSPICE

A seguir é apresentado o código desenvolvido no Ltspice para obtenção do rendimento do conversor proposto no modo elevador e abaixador de tensão.

Código do modo elevador de tensão:

```
* Define a o valor de Ton. Este valor corresponde a uma frequência específica (1khz, 10khz, 50khz,100khz)

.param Ton=0.01m

*Define o tempo máximo de simulação para cada frequência escolhida

.param Tstop = if(Ton==5m,80m, if(Ton==0.5m,15m, if(Ton==0.05m,1.7m,if(Ton==0.01m,0.7m, if(Ton==0.005m,0.6m, if(Ton==0.0033m,0.4m, if(Ton==0.0025m,0.4m,10m)))))))

* Simulação

.tran {Tstop} uic;

* Step de variação da carga de saída

.step param Rload list  0.8 1 1.3 2 2.5 3 3.5 4 4.5 5 5.5 6 6.5 7 7.5 8 8.5 9.01 9.5 10 20 30 40 60 80 150 250 450 650 1k

* --- Parâmetros condicionais (só ativos se c==1) ---

*.param R1val = if(c==1, if(abs(Ton-5m)<1n, 0.29, if(abs(Ton-0.5m)<1n, 0.161,if(abs(Ton-0.01m)<1n, 0.0075, if(abs(Ton-0.05m)<1n, 0.033, if(abs(Ton-0.005m)<1n, 0.004,if(abs(Ton-0.0033m)<1n, 0.004,if(abs(Ton-0.0025m)<1n, 0.0037, 1)))))), 1)

*.param C3val = if(c==1, if(abs(Ton-5m)<1n, 4.865u, if(abs(Ton-0.5m)<1n, 4.841u,if(abs(Ton-0.1m)<1n, 4.4387u, if(abs(Ton-0.05m)<1n, 4.804u, if(abs(Ton-0.005m)<1n, 4.29u,if(abs(Ton-0.0033m)<1n, 3.98u,if(abs(Ton-0.0025m)<1n, 3.652u, 1u)))))), 1u)

* Cálculo do intervalo inicial e final em que ocorrerá a média da tensão*corrente

*.param t_ini = if(c==1,if(abs(Ton-0.0025m)<1n, 279.17u,if(abs(Ton-0.0033m)<1n, 262.76u, if(abs(Ton-0.005m)<1n, 548u, if(abs(Ton-0.05m)<1n, 1.47m,if(abs(Ton-0.01m)<1n, 0.415m, if(abs(Ton-0.5m)<1n, 12.25m, if(abs(Ton-5m)<1n, 67.5m, 548u)))))), 548u)
```

*.param t_fim = if(c==1,if(abs(Ton-0.0025m)<1n, 284.17u,if(abs(Ton-0.0033m)<1n, 269.36u, if(abs(Ton-0.005m)<1n, 558u, if(abs(Ton-0.05m)<1n, 1.57m, if(abs(Ton-0.5m)<1n, 13.25m,if(abs(Ton-0.01m)<1n, 0.435m, if(abs(Ton-5m)<1n, 77.5m, 558u)))))), 558u)

* --- Parâmetros condicionais (só ativos se c==2) ---

*.param R1val = if(c==2, if(abs(Ton-5m)<1n, 0.96, if(abs(Ton-0.5m)<1n, 0.379,if(abs(Ton-0.01m)<1n, 0.3097, if(abs(Ton-0.05m)<1n, 0.331, if(abs(Ton-0.005m)<1n, 0.301, if(abs(Ton-0.0033m)<1n, 0.238,if(abs(Ton-0.0025m)<1n, 0.228, 1)))))), 1)

*.param C3val = if(c==2, if(abs(Ton-5m)<1n, 43.28u, if(abs(Ton-0.5m)<1n, 42.32u,if(abs(Ton-0.01m)<1n, 20.11u, if(abs(Ton-0.05m)<1n, 40.4u, if(abs(Ton-0.005m)<1n, 14.89u,if(abs(Ton-0.0033m)<1n, 0.26u,if(abs(Ton-0.0025m)<1n, 0.23u, 1u)))))), 1u)

*.param t_ini = if(c==2,if(abs(Ton-0.0025m)<1n, 279.17u,if(abs(Ton-0.0033m)<1n, 262.76u, if(abs(Ton-0.005m)<1n, 548u, if(abs(Ton-0.05m)<1n, 1.47m,if(abs(Ton-0.01m)<1n, 0.415m, if(abs(Ton-0.5m)<1n, 12.25m, if(abs(Ton-5m)<1n, 67.5m, 548u)))))), 548u)

*.param t_fim = if(c==2,if(abs(Ton-0.0025m)<1n, 284.17u,if(abs(Ton-0.0033m)<1n, 269.36u, if(abs(Ton-0.005m)<1n, 558u, if(abs(Ton-0.05m)<1n, 1.57m, if(abs(Ton-0.5m)<1n, 13.25m,if(abs(Ton-0.01m)<1n, 0.435m, if(abs(Ton-5m)<1n, 77.5m, 558u)))))), 558u)

* --- Parâmetros condicionais (só ativos se c==3) ---

*.param R1val = if(c==3, if(abs(Ton-5m)<1n, 2.57, if(abs(Ton-0.5m)<1n, 1.71, if(abs(Ton-0.05m)<1n, 1.576,if(abs(Ton-0.01m)<1n,1.537 , if(abs(Ton-0.005m)<1n, 1.52,if(abs(Ton-0.0033m)<1n, 1.36,if(abs(Ton-0.0025m)<1n, 1.34, 1)))))), 1)

*.param C3val = if(c==3, if(abs(Ton-5m)<1n, 28.81u, if(abs(Ton-0.5m)<1n, 27.89u, if(abs(Ton-0.05m)<1n, 25.2u,if(abs(Ton-0.01m)<1n,10.529u, if(abs(Ton-0.005m)<1n, 7.23u,if(abs(Ton-0.0033m)<1n, 7.06u,if(abs(Ton-0.0025m)<1n, 6.9u, 1u)))))), 1u)

*.param t_ini = if(c==3,if(abs(Ton-0.0025m)<1n, 279.17u,if(abs(Ton-0.0033m)<1n, 262.76u, if(abs(Ton-0.005m)<1n, 548u, if(abs(Ton-0.05m)<1n, 1.47m,if(abs(Ton-0.01m)<1n, 0.415m, if(abs(Ton-0.5m)<1n, 12.25m, if(abs(Ton-5m)<1n, 67.5m, 548u)))))), 548u)

*.param t_fim = if(c==3,if(abs(Ton-0.0025m)<1n, 284.17u,if(abs(Ton-0.0033m)<1n, 269.36u, if(abs(Ton-0.005m)<1n, 558u, if(abs(Ton-0.05m)<1n, 1.57m, if(abs(Ton-0.5m)<1n, 13.25m,if(abs(Ton-0.01m)<1n, 0.435m, if(abs(Ton-5m)<1n, 77.5m, 558u)))))), 558u)

* --- Parâmetros condicionais (só ativos se c==4) ---

*.param R1val = if(c==4, if(abs(Ton-5m)<1n, 2.1, if(abs(Ton-0.5m)<1n, 0.37, if(abs(Ton-0.05m)<1n, 0.1,if(abs(Ton-0.01m)<1n, 0.0325, if(abs(Ton-0.005m)<1n, 0.02,if(abs(Ton-0.0033m)<1n, 0.015,if(abs(Ton-0.0025m)<1n, 0.013, 1)))))), 1)

*.param C3val = if(c==4, if(abs(Ton-5m)<1n, 1537.1n, if(abs(Ton-0.5m)<1n, 1533.7n, if(abs(Ton-0.05m)<1n, 1520.2n,if(abs(Ton-0.01m)<1n, 1484.93n, if(abs(Ton-0.005m)<1n, 1470n,if(abs(Ton-0.0033m)<1n, 1430n,if(abs(Ton-0.0025m)<1n, 1410n, 1u)))))), 1u)

*.param t_ini = if(c==4,if(abs(Ton-0.0025m)<1n, 279.17u,if(abs(Ton-0.0033m)<1n, 262.76u, if(abs(Ton-0.005m)<1n, 548u, if(abs(Ton-0.05m)<1n, 1.47m,if(abs(Ton-0.01m)<1n, 0.415m, if(abs(Ton-0.5m)<1n, 12.25m, if(abs(Ton-5m)<1n, 67.5m, 548u)))))), 548u)

*.param t_fim = if(c==4,if(abs(Ton-0.0025m)<1n, 284.17u,if(abs(Ton-0.0033m)<1n, 269.36u, if(abs(Ton-0.005m)<1n, 558u, if(abs(Ton-0.05m)<1n, 1.57m, if(abs(Ton-0.5m)<1n, 13.25m,if(abs(Ton-0.01m)<1n, 0.435m, if(abs(Ton-5m)<1n, 77.5m, 558u)))))), 558u)

* --- Parâmetros condicionais (só ativos se c==5) ---

.param R1val = if(c==5, if(abs(Ton-5m)<1n, 1.31, if(abs(Ton-0.5m)<1n, 0.06, if(abs(Ton-0.05m)<1n, 0.01,if(abs(Ton-0.01m)<1n, 0.062, if(abs(Ton-0.005m)<1n, 0.02,if(abs(Ton-0.0033m)<1n, 5.69m,if(abs(Ton-0.0025m)<1n, 4.759m, 1)))))), 1)

.param C3val = if(c==5, if(abs(Ton-5m)<1n, 1007.3n, if(abs(Ton-0.5m)<1n, 1009.3n, if(abs(Ton-0.05m)<1n, 1009.4n,if(abs(Ton-0.01m)<1n, 999.24n, if(abs(Ton-0.005m)<1n, 994.9n,if(abs(Ton-0.0033m)<1n, 996.1n,if(abs(Ton-0.0025m)<1n, 922.51n, 1u)))))), 1u)

.param t_ini = if(c==5,if(abs(Ton-0.0025m)<1n, 279.17u,if(abs(Ton-0.0033m)<1n, 262.76u, if(abs(Ton-0.005m)<1n, 548u, if(abs(Ton-0.05m)<1n, 1.47m,if(abs(Ton-0.01m)<1n, 0.415m, if(abs(Ton-0.5m)<1n, 12.25m, if(abs(Ton-5m)<1n, 67.5m, 548u)))))), 548u)

.param t_fim = if(c==5,if(abs(Ton-0.0025m)<1n, 284.17u,if(abs(Ton-0.0033m)<1n, 269.36u, if(abs(Ton-0.005m)<1n, 558u, if(abs(Ton-0.05m)<1n, 1.57m, if(abs(Ton-0.5m)<1n, 13.25m,if(abs(Ton-0.01m)<1n, 0.435m, if(abs(Ton-5m)<1n, 77.5m, 558u)))))), 558u)

; Medições usando tempos condicionais

.meas Iavg AVG I(R23) FROM {t_ini} TO {t_fim}

.meas Vavg AVG V(n007) FROM {t_ini} TO {t_fim}

.meas Pout AVG V(n007)*I(R23) FROM {t_ini} TO {t_fim}

.meas IavgIn AVG I(V3) FROM {t_ini} TO {t_fim}

.meas Pin AVG (-1)*V(n012)*I(V3) FROM {t_ini} TO {t_fim}

* Medições perdas no mosfets

```
.meas Irms_M1 RMS Is(M1) FROM {t_ini} TO {t_fim}
.meas Pcond_M1 PARAM {Irms_M1*Irms_M1*0.0045}

.meas Irms_M2 RMS Is(M2) FROM {t_ini} TO {t_fim}
.meas Pcond_M2 PARAM {Irms_M2*Irms_M2*0.0045}

.meas Irms_M3 RMS Is(M3) FROM {t_ini} TO {t_fim}
.meas Pcond_M3 PARAM {Irms_M3*Irms_M3*0.0045}

.meas Irms_M4 RMS Is(M4) FROM {t_ini} TO {t_fim}
.meas Pcond_M4 PARAM {Irms_M4*Irms_M4*0.0045}

.meas Irms_M5 RMS Is(M5) FROM {t_ini} TO {t_fim}
.meas Pcond_M5 PARAM {Irms_M5*Irms_M5*0.0045}

; === MÓDULO DAS POTÊNCIAS TOTAIS DOS MOSFETs ===

.meas Ptot_M1 AVG V(vc3,n012)*Is(M1) FROM {t_ini} TO {t_fim}
.meas Ptot_M1_abs PARAM abs(Ptot_M1)
.meas Psw_M1 PARAM {Ptot_M1_abs - Pcond_M1}

.meas Ptot_M2 AVG V(n001,n004)*Is(M2) FROM {t_ini} TO {t_fim}
.meas Ptot_M2_abs PARAM abs(Ptot_M2)
.meas Psw_M2 PARAM {Ptot_M2_abs - Pcond_M2}

.meas Ptot_M3 AVG V(n013)*Is(M3) FROM {t_ini} TO {t_fim}
.meas Ptot_M3_abs PARAM abs(Ptot_M3)
.meas Psw_M3 PARAM {Ptot_M3_abs - Pcond_M3}

.meas Ptot_M4 AVG V(n007,n004)*Is(M4) FROM {t_ini} TO {t_fim}
.meas Ptot_M4_abs PARAM abs(Ptot_M4)
.meas Psw_M4 PARAM {Ptot_M4_abs - Pcond_M4}
```

```
.meas Ptot_M5 AVG V(n013,vc3)*Is(M5) FROM {t_ini} TO {t_fim}
.meas Ptot_M5_abs PARAM abs(Ptot_M5)
.meas Psw_M5 PARAM {Ptot_M5_abs - Pcond_M5}
 ******************************************************
*       SOMA TOTAL DAS PERDAS DE CONDUÇÃO
******************************************************
.meas Pcond_total PARAM { Pcond_M1 + Pcond_M2 + Pcond_M3 + Pcond_M4 + Pcond_M5 }
******************************************************
*       SOMA TOTAL DAS PERDAS DE COMUTAÇÃO
******************************************************
.meas Psw_total PARAM { Psw_M1 + Psw_M2 + Psw_M3 + Psw_M4 + Psw_M5 }
**************
*      Perdas nos capacitores via ESR
.meas Irms_R13 RMS I(R13) FROM {t_ini} TO {t_fim}
.meas Irms_R15 RMS I(R15) FROM {t_ini} TO {t_fim}
.meas Irms_R24 RMS I(R24) FROM {t_ini} TO {t_fim}
.meas Irms_R25 RMS I(R25) FROM {t_ini} TO {t_fim}
.meas Pesr_R13 PARAM {Irms_R13*Irms_R13 *{R1val} }
.meas Pesr_R15 PARAM {Irms_R15*Irms_R15 *{R1val}}
.meas Pesr_R24 PARAM {Irms_R24*Irms_R24 * {R1val}}
.meas Pesr_R25 PARAM {Irms_R25*Irms_R25 * {R1val}}
******************************************************
*       SOMA TOTAL DAS PERDAS NOS CAPACITORES
******************************************************
.meas Pesr_total PARAM {Pesr_R13+Pesr_R15+Pesr_R24+Pesr_R13}
.meas rendimento PARAM 100*Pout/Pin
```

Código do modo abaixador de tensão:

* Define a o valor de Ton. Este valor corresponde a uma frequência específica (1khz, 10khz, 50khz,100khz)

```
.param Ton=0.01m
```

```
.param Tstop = if(Ton==5m,80m, if(Ton==0.5m,15m, if(Ton==0.05m,1.7m,if(Ton==0.01m,0.7m, if(Ton==0.005m,0.6m, if(Ton==0.0033m,0.4m, if(Ton==0.0025m,0.4m,10m)))))))

* Simulação

.tran {Tstop} uic;

* Step de variação da carga de saída

.step param Rload list   0.8 1 1.3 2 2.5 3 3.5 4 4.5 5 5.5 6 6.5 7 7.5 8 8.5 9.01 9.5 10 20 30 40 60 80 150 250 450 650 1k

* --- Parâmetros condicionais (só ativos se c==1) ---

.param R1val = if(c==1, if(abs(Ton-5m)<1n, 0.29, if(abs(Ton-0.5m)<1n, 0.161,if(abs(Ton-0.01m)<1n, 0.0075, if(abs(Ton-0.05m)<1n, 0.033, if(abs(Ton-0.005m)<1n, 0.004,if(abs(Ton-0.0033m)<1n, 0.004,if(abs(Ton-0.0025m)<1n, 0.0037, 1)))))), 1)

.param C3val = if(c==1, if(abs(Ton-5m)<1n, 4.865u, if(abs(Ton-0.5m)<1n, 4.841u,if(abs(Ton-0.1m)<1n, 4.4387u, if(abs(Ton-0.05m)<1n, 4.804u, if(abs(Ton-0.005m)<1n, 4.29u,if(abs(Ton-0.0033m)<1n, 3.98u,if(abs(Ton-0.0025m)<1n, 3.652u, 1u)))))), 1u)

.param t_ini = if(c==1,if(abs(Ton-0.0025m)<1n, 279.17u,if(abs(Ton-0.0033m)<1n, 262.76u, if(abs(Ton-0.005m)<1n, 548u, if(abs(Ton-0.05m)<1n, 1.47m,if(abs(Ton-0.01m)<1n, 0.415m, if(abs(Ton-0.5m)<1n, 12.25m, if(abs(Ton-5m)<1n, 67.5m, 548u)))))), 548u)

.param t_fim = if(c==1,if(abs(Ton-0.0025m)<1n, 284.17u,if(abs(Ton-0.0033m)<1n, 269.36u, if(abs(Ton-0.005m)<1n, 558u, if(abs(Ton-0.05m)<1n, 1.57m, if(abs(Ton-0.5m)<1n, 13.25m,if(abs(Ton-0.01m)<1n, 0.435m, if(abs(Ton-5m)<1n, 77.5m, 558u)))))), 558u)

* --- Parâmetros condicionais (só ativos se c==2) ---

*.param R1val = if(c==2, if(abs(Ton-5m)<1n, 0.96, if(abs(Ton-0.5m)<1n, 0.379,if(abs(Ton-0.01m)<1n, 0.3097, if(abs(Ton-0.05m)<1n, 0.331, if(abs(Ton-0.005m)<1n, 0.301, if(abs(Ton-0.0033m)<1n, 0.238,if(abs(Ton-0.0025m)<1n, 0.228, 1)))))), 1)

*.param C3val = if(c==2, if(abs(Ton-5m)<1n, 43.28u, if(abs(Ton-0.5m)<1n, 42.32u,if(abs(Ton-0.01m)<1n, 20.11u, if(abs(Ton-0.05m)<1n, 40.4u, if(abs(Ton-0.005m)<1n, 14.89u,if(abs(Ton-0.0033m)<1n, 0.26u,if(abs(Ton-0.0025m)<1n, 0.23u, 1u)))))), 1u)

*.param t_ini = if(c==2,if(abs(Ton-0.0025m)<1n, 279.17u,if(abs(Ton-0.0033m)<1n, 262.76u, if(abs(Ton-0.005m)<1n, 548u, if(abs(Ton-0.05m)<1n, 1.47m,if(abs(Ton-0.01m)<1n, 0.415m, if(abs(Ton-0.5m)<1n, 12.25m, if(abs(Ton-5m)<1n, 67.5m, 548u)))))), 548u)

*.param t_fim = if(c==2,if(abs(Ton-0.0025m)<1n, 284.17u,if(abs(Ton-0.0033m)<1n, 269.36u, if(abs(Ton-0.005m)<1n, 558u, if(abs(Ton-0.05m)<1n, 1.57m, if(abs(Ton-0.5m)<1n, 13.25m,if(abs(Ton-0.01m)<1n, 0.435m, if(abs(Ton-5m)<1n, 77.5m, 558u)))))), 558u)

* --- Parâmetros condicionais (só ativos se c==3) ---

*.param R1val = if(c==3, if(abs(Ton-5m)<1n, 2.57, if(abs(Ton-0.5m)<1n, 1.71, if(abs(Ton-0.05m)<1n, 1.576,if(abs(Ton-0.01m)<1n,1.537 , if(abs(Ton-0.005m)<1n, 1.52,if(abs(Ton-0.0033m)<1n, 1.36,if(abs(Ton-0.0025m)<1n, 1.34, 1)))))), 1)

*.param C3val = if(c==3, if(abs(Ton-5m)<1n, 28.81u, if(abs(Ton-0.5m)<1n, 27.89u, if(abs(Ton-0.05m)<1n, 25.2u,if(abs(Ton-0.01m)<1n,10.529u, if(abs(Ton-0.005m)<1n, 7.23u,if(abs(Ton-0.0033m)<1n, 7.06u,if(abs(Ton-0.0025m)<1n, 6.9u, 1u)))))), 1u)

*.param t_ini = if(c==3,if(abs(Ton-0.0025m)<1n, 279.17u,if(abs(Ton-0.0033m)<1n, 262.76u, if(abs(Ton-0.005m)<1n, 548u, if(abs(Ton-0.05m)<1n, 1.47m,if(abs(Ton-0.01m)<1n, 0.415m, if(abs(Ton-0.5m)<1n, 12.25m, if(abs(Ton-5m)<1n, 67.5m, 548u)))))), 548u)
```

*.param t_fim = if(c==3,if(abs(Ton-0.0025m)<1n, 284.17u,if(abs(Ton-0.0033m)<1n, 269.36u, if(abs(Ton-0.005m)<1n, 558u, if(abs(Ton-0.05m)<1n, 1.57m, if(abs(Ton-0.5m)<1n, 13.25m,if(abs(Ton-0.01m)<1n, 0.435m, if(abs(Ton-5m)<1n, 77.5m, 558u)))))), 558u)

* --- Parâmetros condicionais (só ativos se c==4) ---

*.param R1val = if(c==4, if(abs(Ton-5m)<1n, 2.1, if(abs(Ton-0.5m)<1n, 0.37, if(abs(Ton-0.05m)<1n, 0.1,if(abs(Ton-0.01m)<1n, 0.0325, if(abs(Ton-0.005m)<1n, 0.02,if(abs(Ton-0.0033m)<1n, 0.015,if(abs(Ton-0.0025m)<1n, 0.013, 1)))))), 1)

*.param C3val = if(c==4, if(abs(Ton-5m)<1n, 1537.1n, if(abs(Ton-0.5m)<1n, 1533.7n, if(abs(Ton-0.05m)<1n, 1520.2n,if(abs(Ton-0.01m)<1n, 1484.93n, if(abs(Ton-0.005m)<1n, 1470n,if(abs(Ton-0.0033m)<1n, 1430n,if(abs(Ton-0.0025m)<1n, 1410n, 1u)))))), 1u)

*.param t_ini = if(c==4,if(abs(Ton-0.0025m)<1n, 279.17u,if(abs(Ton-0.0033m)<1n, 262.76u, if(abs(Ton-0.005m)<1n, 548u, if(abs(Ton-0.05m)<1n, 1.47m,if(abs(Ton-0.01m)<1n, 0.415m, if(abs(Ton-0.5m)<1n, 12.25m, if(abs(Ton-5m)<1n, 67.5m, 548u)))))), 548u)

*.param t_fim = if(c==4,if(abs(Ton-0.0025m)<1n, 284.17u,if(abs(Ton-0.0033m)<1n, 269.36u, if(abs(Ton-0.005m)<1n, 558u, if(abs(Ton-0.05m)<1n, 1.57m, if(abs(Ton-0.5m)<1n, 13.25m,if(abs(Ton-0.01m)<1n, 0.435m, if(abs(Ton-5m)<1n, 77.5m, 558u)))))), 558u)

* --- Parâmetros condicionais (só ativos se c==5) ---

*.param R1val = if(c==5, if(abs(Ton-5m)<1n, 1.31, if(abs(Ton-0.5m)<1n, 0.06, if(abs(Ton-0.05m)<1n, 0.01,if(abs(Ton-0.01m)<1n, 0.062, if(abs(Ton-0.005m)<1n, 0.02,if(abs(Ton-0.0033m)<1n, 5.69m,if(abs(Ton-0.0025m)<1n, 4.759m, 1)))))), 1)

*.param C3val = if(c==5, if(abs(Ton-5m)<1n, 1007.3n, if(abs(Ton-0.5m)<1n, 1009.3n, if(abs(Ton-0.05m)<1n, 1009.4n,if(abs(Ton-0.01m)<1n, 999.24n, if(abs(Ton-0.005m)<1n, 994.9n,if(abs(Ton-0.0033m)<1n, 996.1n,if(abs(Ton-0.0025m)<1n, 922.51n, 1u)))))), 1u)

*.param t_ini = if(c==5,if(abs(Ton-0.0025m)<1n, 279.17u,if(abs(Ton-0.0033m)<1n, 262.76u, if(abs(Ton-0.005m)<1n, 548u, if(abs(Ton-0.05m)<1n, 1.47m,if(abs(Ton-0.01m)<1n, 0.415m, if(abs(Ton-0.5m)<1n, 12.25m, if(abs(Ton-5m)<1n, 67.5m, 548u)))))), 548u)

*.param t_fim = if(c==5,if(abs(Ton-0.0025m)<1n, 284.17u,if(abs(Ton-0.0033m)<1n, 269.36u, if(abs(Ton-0.005m)<1n, 558u, if(abs(Ton-0.05m)<1n, 1.57m, if(abs(Ton-0.5m)<1n, 13.25m,if(abs(Ton-0.01m)<1n, 0.435m, if(abs(Ton-5m)<1n, 77.5m, 558u)))))), 558u)

; Medições usando tempos condicionais

.meas Iavg AVG I(R23) FROM {t_ini} TO {t_fim}

.meas Vavg AVG V(n001) FROM {t_ini} TO {t_fim}

.meas Pout AVG V(n001)*I(R23) FROM {t_ini} TO {t_fim}

.meas IavgIn AVG I(V3) FROM {t_ini} TO {t_fim}

.meas Pin AVG (-1)*V(n010)*I(V3) FROM {t_ini} TO {t_fim}

* Medições perdas no mosfets

.meas Irms_M1 RMS Is(M1) FROM {t_ini} TO {t_fim}

.meas Pcond_M1 PARAM {Irms_M1*Irms_M1*0.0045}

.meas Irms_M2 RMS Is(M2) FROM {t_ini} TO {t_fim}

.meas Pcond_M2 PARAM {Irms_M2*Irms_M2*0.0045}

```
.meas Irms_M3 RMS Is(M3) FROM {t_ini} TO {t_fim}
.meas Pcond_M3 PARAM {Irms_M3*Irms_M3*0.0045}

.meas Irms_M4 RMS Is(M4) FROM {t_ini} TO {t_fim}
.meas Pcond_M4 PARAM {Irms_M4*Irms_M4*0.0045}

.meas Irms_M5 RMS Is(M5) FROM {t_ini} TO {t_fim}
.meas Pcond_M5 PARAM {Irms_M5*Irms_M5*0.0045}

; === MÓDULO DAS POTÊNCIAS TOTAIS DOS MOSFETs ===

.meas Ptot_M1 AVG V(vc3,n001)*Is(M1) FROM {t_ini} TO {t_fim}
.meas Ptot_M1_abs PARAM abs(Ptot_M1)
.meas Psw_M1 PARAM {Ptot_M1_abs - Pcond_M1}

.meas Ptot_M2 AVG V(n001,n006)*Is(M2) FROM {t_ini} TO {t_fim}
.meas Ptot_M2_abs PARAM abs(Ptot_M2)
.meas Psw_M2 PARAM {Ptot_M2_abs - Pcond_M2}

.meas Ptot_M3 AVG V(n009)*Is(M3) FROM {t_ini} TO {t_fim}
.meas Ptot_M3_abs PARAM abs(Ptot_M3)
.meas Psw_M3 PARAM {Ptot_M3_abs - Pcond_M3}

.meas Ptot_M4 AVG V(n006,n007)*Is(M4) FROM {t_ini} TO {t_fim}
.meas Ptot_M4_abs PARAM abs(Ptot_M4)
.meas Psw_M4 PARAM {Ptot_M4_abs - Pcond_M4}

.meas Ptot_M5 AVG V(n009,vc3)*Is(M5) FROM {t_ini} TO {t_fim}
.meas Ptot_M5_abs PARAM abs(Ptot_M5)
.meas Psw_M5 PARAM {Ptot_M5_abs - Pcond_M5}
 ******************************************************
*       SOMA TOTAL DAS PERDAS DE CONDUÇÃO
```

```
*****************************************************
.meas Pcond_total PARAM { Pcond_M1 + Pcond_M2 + Pcond_M3 + Pcond_M4 + Pcond_M5 }
*****************************************************
*       SOMA TOTAL DAS PERDAS DE COMUTAÇÃO
*****************************************************
.meas Psw_total PARAM { Psw_M1 + Psw_M2 + Psw_M3 + Psw_M4 + Psw_M5 }
**************
*       Perdas nos capacitores via ESR
.meas Irms_R13 RMS I(R13) FROM {t_ini} TO {t_fim}
.meas Irms_R15 RMS I(R15) FROM {t_ini} TO {t_fim}
.meas Irms_R24 RMS I(R24) FROM {t_ini} TO {t_fim}
.meas Irms_R25 RMS I(R25) FROM {t_ini} TO {t_fim}
.meas Pesr_R13 PARAM {Irms_R13*Irms_R13 *{R1val} }
.meas Pesr_R15 PARAM {Irms_R15*Irms_R15 *{R1val}}
.meas Pesr_R24 PARAM {Irms_R24*Irms_R24 * {R1val}}
.meas Pesr_R25 PARAM {Irms_R25*Irms_R25 * {R1val}}
*****************************************************
*       SOMA TOTAL DAS PERDAS NOS CAPACITORES
*****************************************************
.meas Pesr_total PARAM {Pesr_R13+Pesr_R15+Pesr_R24+Pesr_R13}
.meas rendimento PARAM 100*Pout/Pin
```