

227

DESENVOLVIMENTO DE UM CONVERSOR PARA VIABILIZAR A SÍNTESE DE CIRCUITOS INTEGRADOS A PARTIR DE UMA DESCRIÇÃO VHDL. *André L. L. Serpa, Fernanda G. de Lima, Ricardo Reis.* (Grupo de Microeletrônica, Instituto de Informática, UFRGS)

A ferramenta Ágata, desenvolvida pelo grupo de Microeletrônica, realiza a síntese de circuitos integrados baseada em uma matriz gate array. A entrada desta ferramenta pode ser feita de duas formas: por um editor de esquemático ou por uma descrição textual. Os circuitos grandes e complexos são normalmente escritos na linguagem VHDL. A ferramenta MaxPlus II da Altera permite compilar essa descrição e gera uma nova descrição no formato EDIF. Foi desenvolvido um conversor que lê uma descrição em formato EDIF e gera um arquivo em uma descrição a nível de portas lógicas (EDIF⇒SIM). O conversor, em linguagem C, lê a saída do conversor EDIF⇒SIM analisando as funções incoerentes (ex: nor1, or1), eliminando-as (pois nor1=invensor e or1=fio) e gerando um arquivo de entrada para uma ferramenta que faz o mapeamento tecnológico (SIS). O Ágata é uma ferramenta de síntese de circuitos integrados baseada em uma biblioteca (inv, nand2, nand3, nand4, nor2, nor3, nor4, xor2, nxor2, mux2:1, mux4:1, latchsr, latchr). A descrição a ser lida pelo conversor poderá ter infinitos tipos de portas lógicas, sendo portanto necessário fazer um mapeamento tecnológico desta descrição para que contenha apenas funções relativas às portas lógicas existentes na biblioteca Ágata. Desta forma, a partir de uma descrição na linguagem VHDL será possível implementar circuitos integrados complexos utilizando a ferramenta Ágata. (CNPq).