

127

VALIDAÇÃO DE SOFTWARES DE SÍNTESE FÍSICA. *Flavio Eduardo Soares e Silva, Cristiano Lazzari, Ricardo Augusto da Luz Reis (orient.)* (Departamento de Informática Aplicada, Instituto de Informática, UFRGS).

O trabalho consiste na elaboração de um método prático para a validação de softwares de síntese física, amplamente utilizados na área de microeletrônica. Alguns trabalhos do Grupo de Microeletrônica (GME) do Instituto de Informática da UFRGS baseiam-se no desenvolvimento de ferramentas para síntese física (geração de layout de um circuito integrado a partir de uma descrição de hardware (Spice, VHDL)). O estudo baseia-se em encontrar uma compatibilidade para testarmos o circuito antes e depois de ser executado pelos softwares de síntese física. Procuramos ao máximo utilizar uma mesma ferramenta para tal teste e também foi utilizada uma ferramenta de Geração Automática de Vetores de Teste (ATPG), que pode ser alguma ferramenta da Mentor Graphics® ou uma ferramenta ATPG otimizada para tal aplicação, desenvolvida durante a implementação. O processo de simulação e comparação seria executado com o auxílio das ferramentas do grupo Cadence®. Também é estudado o desenvolvimento de uma ferramenta para comparação gráfica final do processo de validação. (FAPERGS/IC).