

342

APLICAÇÃO DE DECOMPOSIÇÃO FUNCIONAL EM PROJETOS DE CIRCUITOS INTEGRADOS. *Guilherme Simões Schlinker, Andre Inacio Reis (orient.) (UFRGS).*

A síntese de circuitos integrados compreende a minimização do número de componentes do circuito, devido à necessidade de se gerar um circuito otimizado e com menor custo. Para otimizar circuitos lógicos, surgiram nas décadas de 50 e 60 os métodos de decomposição funcional para reduzir funções de lógica booleana, que são implementadas em circuitos integrados. A ferramenta de decomposição funcional recebe como entrada uma função booleana e gera um conjunto composto por subfunções, como saída. O método de funcionamento consiste em quebrar a função de entrada em funções menores que possam ser reutilizadas, diminuindo assim o número de componentes na implementação física da função. Para encontrar uma decomposição que otimize o circuito, deve-se definir um custo para a função e procurar a decomposição funcional que produza uma função de saída com o menor custo possível. Vamos considerar como função de custo DFC (“Decomposed Function Cardinality”). O custo com DFC será comparado com custos reais de implementação dos circuitos, tais como número de transistores, área e velocidade. Esta função de custo é o somatório do custo de cada subfunção, onde o custo de cada subfunção com n entradas e uma saída é 2^n . Para exemplificar considere uma função de 10 entradas e 1 saída com custo $2^{10} = 1024$. Suponha que exista uma decomposição que quebre a função em uma subfunção de 4 variáveis e uma saída, restando 7 variáveis na função de saída. Então o custo da função decomposta seria $2^4 + 2^7 = 144$. O objetivo atual da pesquisa é identificar quais as melhores decomposições através da DFC e então construir a função de saída aplicando as decomposições. (Fapergs).