

329

TESTE DE PLATAFORMAS RECONFIGURÁVEIS. *Alexandre Felin Gindri, Conrado Pilotto, Fernanda Lima Kastensmidt, Érika Fernandes Cota (orient.)* (UFRGS).

No contexto atual de sistemas embarcados, vários parâmetros de projeto devem ser levados em consideração como tolerância a falhas, baixa potência, alto desempenho, entre outros. Além disso, o fator tempo de lançamento do produto ao mercado devido à concorrência é fundamental. Por esta razão, é importante conseguir minimizar o tempo de implementação e teste destes sistemas através do uso de plataformas reconfiguráveis. Este trabalho tem como objetivo definir métodos e estruturas de teste e confiabilidade para este tipo de plataforma. A primeira etapa do trabalho consiste em estudar o funcionamento de uma plataforma reconfigurável. Tomou-se como estudo de caso a plataforma Virtex II da Xilinx. Esta plataforma é composta de um FPGA e um PowerPC embarcado. O projeto do hardware é realizado usando linguagem VHDL, configurando o FPGA da placa para executar determinada função, tendo suas saídas mapeadas para dispositivos de Entrada/Saída. Da mesma forma, a memória do processador PowerPC é programada, usando linguagem C, para realizar uma aplicação e capturar a saída gerada. Finalmente, os dois módulos se comunicam através de uma aplicação em C executada pelo PowerPC chamando rotinas programadas no FPGA, constituindo uma aplicação de sistema embarcado. Essa é a parte mais complexa do estudo, pois é necessário entender quais são os protocolos de comunicação entre o PowerPC e a matriz programável do FPGA. Finalmente, tendo esses três caminhos de projeto mapeados e os seus requisitos de teste, trabalhos subsequentes seriam implementar estruturas de teste on-line e off-line para o PowerPC, para o FPGA e para o software embarcado. (Fapergs).