



# Mecanismo de Injeção de Falhas para Circuitos Aproximativos

Autor: Pedro Elias Zeltser da Silva

## Introdução

Em sistemas computacionais, a área de tolerância a falhas corresponde ao estudo da propriedade que permite a criação de um sistema confiável que continue operando de forma adequada mesmo que este apresente falhas em algum componente. O presente projeto de iniciação científica desenvolve o conceito de tolerância a falhas trabalhando em cima de circuitos aproximativos. Esses consistem em circuitos que trabalham com uma solução que se encontre dentro de uma certa margem do que seria uma solução exata.

## Objetivos

O objetivo desta etapa do projeto consiste no desenvolvimento de uma plataforma de injeção de falhas em um circuito aproximativo em um FPGA. Desta forma, poderemos adquirir as informações e dados necessários para que seja possível desenvolver aprimoramentos e soluções no intuito de que se aplique a ideia da tolerância de falhas neste circuito, fazendo com o que o mesmo não apresente erros e opere da forma esperada mesmo com a presença destas.



## Ferramentas

- LegUp: Ferramenta usada para gerar um arquivo .v a partir de um projeto em .c
- ISE Design Suite: Ambiente de desenvolvimento VHDL e Verilog, utilizado para a criação e manipulação dos arquivos que serão carregados no FPGA
- Xilinx Kintex 7 XC7K325T: Dispositivo de FPGA na qual se pretende inserir falhas através deste projeto

1

### Gerar Arquivo .v

Através do LegUp, geramos um arquivo em formato Verilog a partir de um projeto base em .c

2

### Arquivos Read/Write

Introdução de arquivos de manipulação da memória do FPGA Kintex 7 por meio do ambiente ISE Design Suite.

3

### Arquivo Injetor

Introdução de arquivo que habilite a manipulação da memória através do programa injetor de falhas

4

### Adaptação

Adaptação destes arquivos com base nas especificações do projeto base (número de entradas/saídas, leitura em 32/64 bits, entre outras)

5

### FPGA

Carregamento do projeto no FPGA através de conexão via cabo USB

6

### Conexão PCIe

Conexão do FPGA com o computador que possui o programa injetor de falhas através de cabo PCIe

7

### Execução

Execução do programa injetor de falhas

## Conclusões

Com esta etapa do projeto foi possível desenvolver uma base da implementação do mecanismo de injeção de falhas, desenvolvendo a comunicação entre o dispositivo FPGA e o computador. Foram encontradas dificuldades na integração dos circuitos gerados pelo LegUp com o programa injetor, além de problemas relacionados às mudanças da memória pelo injetor. Os trabalhos futuros deste projeto incluem a conclusão da implementação, a validação e a condução de experimentos.