



Evento	Salão UFRGS 2018: SIC - XXX SALÃO DE INICIAÇÃO CIENTÍFICA DA UFRGS
Ano	2018
Local	Campus do Vale - UFRGS
Título	Avaliação da Influência de Diferentes Compiladores na Execução de Aplicações em Presença de Falhas
Autor	VITOR VIANA BANDEIRA
Orientador	RICARDO AUGUSTO DA LUZ REIS

Avaliação da Influência de Diferentes Compiladores na Execução de Aplicações em Presença de Falhas

Vitor Bandeira e Ricardo Reis, UFRGS

A crescente capacidade de computação de componentes multicore como processadores e unidades de processamento gráfico oferece novas oportunidades para domínios de computação embutidos e de alto desempenho (do inglês, high-performance computing — HPC). A capacidade de computação progressivamente crescente dos sistemas baseados em multicores permite executar eficientemente as cargas de trabalho de aplicações complexas com menor consumo de energia em comparação com soluções tradicionais de núcleo único. Essa eficiência e a crescente complexidade das cargas de trabalho das aplicações incentivam a indústria a integrar mais e mais componentes de computação no mesmo sistema. O número de componentes de computação empregados em sistemas HPC de grande escala já ultrapassa um milhão de núcleos, enquanto as plataformas on-chip de 1.000 núcleos estão disponíveis comercialmente.

Além do enorme número de núcleos, a crescente capacidade de computação, bem como o número de células de memória interna (e.g., registradores, memória RAM) inerentes às arquiteturas de processadores emergentes, está tornando os sistemas em grande escala mais vulneráveis a erros transientes e permanentes. Além disso, para atender aos novos requisitos de desempenho e energia, os processadores geralmente executam em frequências de clock agressivas e múltiplos domínios de tensão, aumentando sua susceptibilidade a erros transientes, como os causados por efeitos de radiação. A ocorrência de erros transientes ou Efeitos de Evento Único (do inglês, Single Event Effects — SEE) pode causar falhas críticas no comportamento do sistema, o que pode levar a perdas de vidas financeiras ou humanas. Embora tenha sido observada uma taxa de 280 erros transientes por dia durante o voo de uma nave espacial, os sistemas de computação eletrônica que trabalham no nível do solo devem experimentar pelo menos um erro transientes por dia em um futuro próximo. A susceptibilidade aumentada de sistemas multicore à SEEs necessariamente exige novas ferramentas econômicas para avaliar a resiliência de erro transientes de componentes multicor subjacentes com pilhas complexas de software (sistema operacional, drivers) no início da fase de projeto.

O principal objetivo deste trabalho é analisar o comportamento de sistemas complexos (i.e., multiprocessados) sob a presença de falhas, bem como a influência de diferentes ferramentas (e.g., compiladores), e suas configurações (e.g., tamanho), arquiteturas e organizações de processadores comerciais (e.g., Arm M0 e M3).