

AVALIAÇÃO DA INFLUÊNCIA DE DIFERENTES COMPILADORES NA EXECUÇÃO DE APLICAÇÕES EM PRESENÇA DE FALHAS

Vitor Bandeira e Ricardo Reis

Instituto de Informática — Universidade Federal do Rio Grande do Sul

Introdução

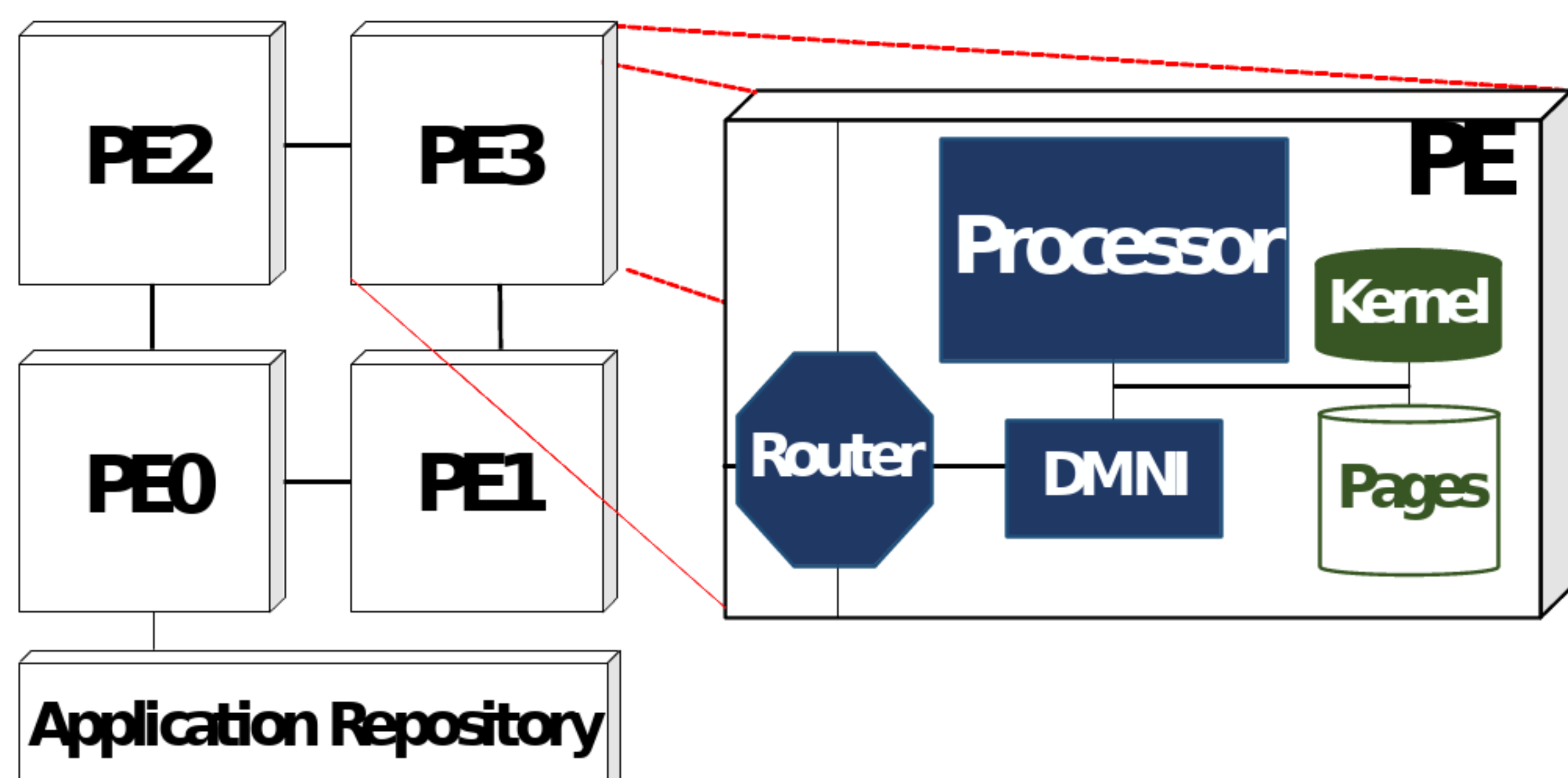
O principal objetivo deste trabalho é analisar o comportamento de sistemas complexos (i.e., multiprocessados) sob a presença de falhas, bem como a influência de diferentes ferramentas (e.g., compiladores), e as configurações de tais ferramentas (e.g., esforço de otimização), arquiteturas e organizações de processadores comerciais (e.g., Arm M0 e M3).

Motivação

Requerimentos mais exigentes e a crescente complexidade das cargas de trabalho de aplicações incentivam a indústria a integrar mais e mais componentes de computação no mesmo sistema. Esses componentes incluem o número de núcleos, bem como o de células de memória interna (e.g., registradores) que são inerentes às arquiteturas de processadores emergentes. Com esse aumento, os sistemas ficam mais vulneráveis a erros transientes e permanentes.

A ocorrência de erros transientes ou Efeitos de Evento Único (do inglês, Single Event Effects — SEE) pode causar falhas críticas no comportamento do sistema, o que pode levar a perdas de vidas financeiras ou humanas [1]. A susceptibilidade aumentada de sistemas multiprocessados à SEEs exige novas ferramentas para avaliar a resiliência de erro transientes de componentes subjacentes com pilhas complexas de software (sistema operacional, drivers) no início da fase de projeto.

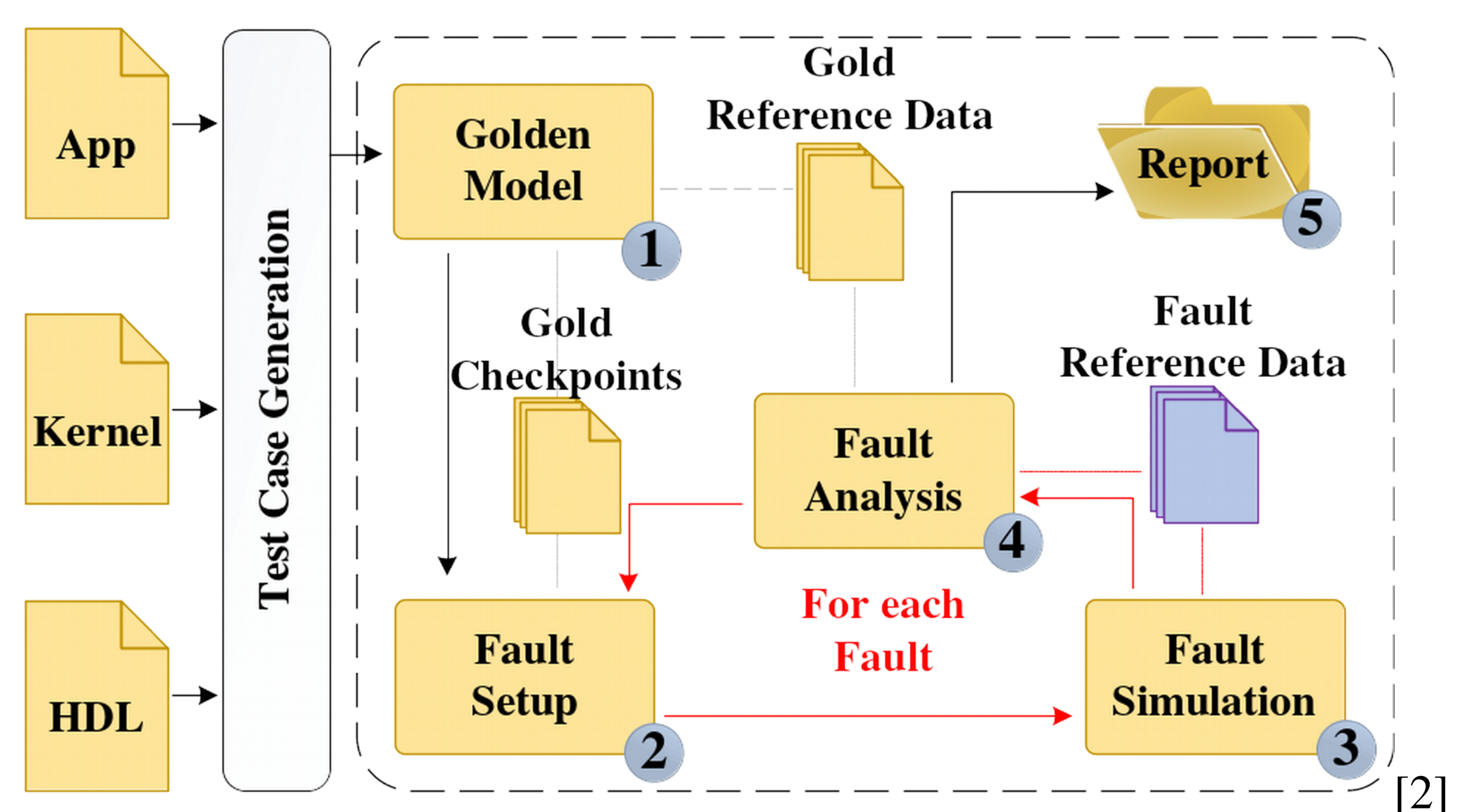
Arquitetura da Plataforma de Testes



[2]

Nossa plataforma é composta por uma memória central onde ficam armazenadas as aplicações. Essa memória pode ser acessada somente pelo nó (PE) *master*. Cada nó é composto por um processador, sua memória local (ROM para o *kernel* e RAM para execução das aplicações) bem como um roteador.

Fluxo de Injeção de Falhas



Cada cenário é executado uma vez sem falhas para obtenção de uma base de comparação (1). Após, para cada falha, o local de inserção é definido (2), a simulação executada (3) e a avaliação desta é realizada (4). Quando todas as falhas terminam, um relatório completo é gerado.

Conclusões

Nós apresentamos uma ferramenta capaz de simular plataformas multiprocessadas, as quais utilizam processadores comerciais e possuem uma pilha de software complexa. Nossa ferramenta suporta a avaliação do comportamento de aplicações sob a presença de falhas considerando diferentes parâmetros, tais como diretrizes de otimização, programas que realizam a compilação das aplicações dentre outras.

Resultados iniciais mostram que todas essas características influenciam o comportamento das aplicações sob a presença de falhas.

Referências

- [1] J. Yoshida, *Toyota Case: Single Bit Flip That Killed* \ EE Times, 2013. [Online]. Available: http://www.eetimes.com/document.asp?doc_id=1319903 (visited on 02/18/2015).
- [2] F. T. Bortolon, G. Abich, S. Bampi, R. Reis, F. Moraes, and L. Ost, "Exploring the impact of soft errors on noc-based multiprocessor systems," in *2018 IEEE International Symposium on Circuits and Systems (ISCAS)*, 2018, pp. 1–5. DOI: 10.1109/ISCAS.2018.8351391.