

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL  
ESCOLA DE ENGENHARIA  
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

MATHEUS OLIVEIRA DA SILVA

**Modelagem de um Sistema Não Linear de  
Áudio Através de Wave Digital Filter**

Porto Alegre

2017

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL  
ESCOLA DE ENGENHARIA  
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

MATHEUS OLIVEIRA DA SILVA

**Modelagem de um Sistema Não Linear de Áudio Através  
de Wave Digital Filter**

Projeto de Diplomação apresentado ao Departamento de Engenharia Elétrica da Escola de Engenharia da Universidade Federal do Rio Grande do Sul, como requisito parcial para Graduação em Engenharia Elétrica

Orientador: Prof. Dr. Adalberto Schuck Jr.

Porto Alegre

2017

### CIP - Catalogação na Publicação

Silva, Matheus

Modelagem de um Sistema Não Linear de Áudio  
Através de Wave Digital Filter / Matheus Silva. --  
2018.

84 f.

Orientador: Adalberto Schuck Jr.

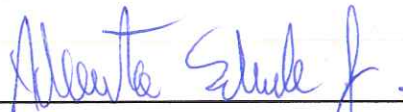
Trabalho de conclusão de curso (Graduação) --  
Universidade Federal do Rio Grande do Sul, Escola de  
Engenharia, Curso de Engenharia Elétrica, Porto  
Alegre, BR-RS, 2018.

1. Sistemas não lineares. 2. Wave Digita Filter.  
3. Pedais de distorção. 4. Função de Lambert. 5.  
Modelo de Schockley. I. Schuck Jr, Adalberto,  
orient. II. Título.

MATHEUS OLIVEIRA DA SILVA

## Modelagem de um Sistema Não Linear de Áudio Através de Wave Digital Filter

Projeto de Diplomação apresentado ao Departamento de Engenharia Elétrica da Escola de Engenharia da Universidade Federal do Rio Grande do Sul, como requisito parcial para Graduação em Engenharia Elétrica



---

**Prof. Dr. Adalberto Schuck Jr.**  
Orientador - UFRGS

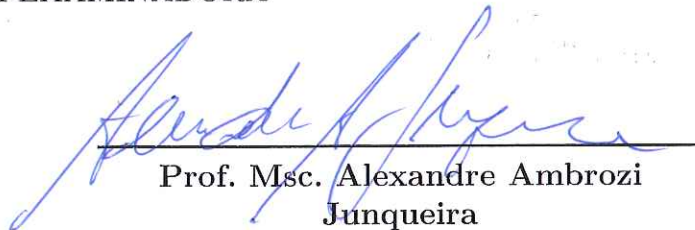


---

**Prof. Dr. Ály Ferreira Flores Filho**  
Chefe do Departamento de Engenharia  
Elétrica (DELET) - UFRGS

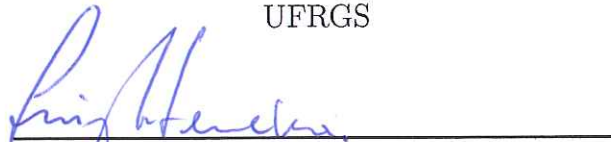
Aprovado em 17 de Janeiro de 2018.

BANCA EXAMINADORA



---

**Prof. Msc. Alexandre Ambrozi  
Junqueira**  
UFRGS



---

**Prof. Dr. Luiz Fernando Ferreira**  
UFRGS

*Dedico este trabalho à meu pai  
que nasceu em um sítio sem luz elétrica em Taquara  
que com muito trabalho venceu na vida  
e me deu condições para estar aqui hoje*

# Agradecimentos

Agradeço à família e amigos por me darem suporte emocional e técnico durante minha formação. Agradeço também aos professores que me inspiraram durante minha graduação, em especial ao meu orientador Adalberto Schuck Jr. que teve paciência e boa vontade durante a realização deste projeto.

*We live in a society exquisitely dependent on science and technology,  
in which hardly anyone knows anything about science and technology.*

Carl Sagan, *The Demon-Haunted World*

# Resumo

Distorções em sistemas de áudio causadas por não linearidades são responsáveis pela sonoridade característica de alguns estilos musicais, por isso é importante seu estudo e compreensão. Este defeitos desejáveis eram originalmente causados por sistemas valvulados analógicos, porém estes são de difícil mobilidade e grandes consumidores de energia. Com o poder computacional disponível atualmente é possível a reprodução destes sistemas analógicos digitalmente com uma saída de áudio não diferenciável para o ouvido humano do real. Assim é atraente a ideia de simular estes sistemas analógicos com o objetivo de obter sistemas mais portáteis e econômicos.

Afim de implementar um pedal de distorção digital, este projeto implementa o método de simulação de sistemas conhecido como Wave Digital Filter com o objetivo de analisar o tempo gasto em processamento (para verificar a possibilidade de aplicação em tempo real) e seu erro quando comparado ao sistema real e ao método de simulação SPICE. O modelo Wave Digital Filter foi implementado em Matlab e a simulação SPICE para comparação foi gerada utilizando-se o LTspice. Além das análises quantitativas já citadas (tempo de processamento e erro em relação a sinais de referência), também foi feita a análise qualitativa do sinal de áudio gerado ao ouvi-lo.

Os resultados obtidos são melhores quando comparados com a simulação SPICE do que quando comparados ao sistema real. Os erros obtidos tem origem nos modelos de diodo e amplificador operacional escolhidos, que descartam imperfeições existentes nos sistemas reais.

Um resultado positivo que deve ser destacado é quanto ao tempo de processamento, o que indica a viabilidade de utilização do modelo Wave Digital Filter para sistemas com resposta em tempo real.

**Palavras-chave:** Sistemas não lineares. Wave Digital Filter. Pedais de distorção. SPICE. Função de Lambert. Modelo de Schockley



# Abstract

Distortions in audio systems caused by non linearities are the cause of some musical styles characteristic sound, therefore it's important to understand them. These desired defects were originally caused by systems with analog valves, but these are hard to transport and consume a lot of energy. With the computational power available nowadays it's possible to reproduce these analog systems digitally with an audio output non differentiable for the human ear from the real one. So, the idea of simulating these analog circuits to obtain portable and power economic systems is attractive.

In order to implement a digital distortion pedal, this project implements the circuit simulation method known as Wave Digital Filter with the objective of analysing the time spent in processing (to evaluate the possibility of real time application) and it's error when compared with the real circuit and with the SPICE simulation. The Wave Digital Filter model was implemented in Matlab and the SPICE simulation for comparison was generated in LTspice. Besides the quantitative analyses already described (processing time and error in comparison with reference signals), a qualitative analysis is also performed by hearing the generated audio outputs.

The results were satisfactory when compared with the SPICE simulation, but not satisfactory when compared with the real system. The origin of errors can be traced to the diode and operational amplifier models, which are ideal and discard real system's imperfections.

A positive result that should be highlighted is the processing time, which shows the Wave Digital Filter model as viable for real time systems.

**Keywords:** Non linear systems. Wave Digital Filter. Distortion Pedal. SPICE. Lambert Function. Schockley Model

# Lista de Figuras

Figura 1 – Componente com suas características de acordo com Kirchhoff. . . . .	17
Figura 2 – Componente com suas características em WDF . . . . .	18
Figura 3 – A) Funcionamento interno de um resistor no domínio $W$ . B) Símbolo de um resistor no domínio $W$ . . . . .	20
Figura 4 – A) Funcionamento interno de um capacitor no domínio $W$ . B) Símbolo de um capacitor no domínio $W$ . . . . .	22
Figura 5 – A) Funcionamento interno de um indutor no domínio $W$ . B) Símbolo de um indutor no domínio $W$ . . . . .	23
Figura 6 – A) Funcionamento interno de uma chave aberta no domínio $W$ B) Símbolo de uma chave aberta no domínio $W$ . . . . .	24
Figura 7 – A) Funcionamento interno de uma chave fechada no domínio $W$ . B) Símbolo de uma chave fechada no domínio $W$ . . . . .	24
Figura 8 – Fonte de tensão com resistor em série a ser modelada . . . . .	25
Figura 9 – A) Funcionamento interno de uma fonte de tensão no domínio $W$ . B) Símbolo de uma fonte de tensão no domínio $W$ . . . . .	25
Figura 10 – Fonte de corrente com resistor em paralelo a ser modelada . . . . .	26
Figura 11 – A) Funcionamento interno de uma fonte de corrente no domínio $W$ . B) Símbolo de uma fonte de corrente no domínio $W$ . . . . .	27
Figura 12 – Conexão em série que serve como base para o modelo WDF . . . . .	28
Figura 13 – A) Símbolo para conector série no domínio $W$ sem RFP B) Símbolo para conector série no domínio $W$ com a porta à direita sendo RFP . . . . .	30
Figura 14 – Diagrama que descreve o comportamento de um conector série sem RFP	30
Figura 15 – Diagrama que descreve o comportamento de um conector série com RFP	31
Figura 16 – Conexão em paralelo que serve como base para o modelo WDF . . . . .	31
Figura 17 – A) Símbolo para conector paralelo no domínio $W$ sem RFP B) Símbolo para conector paralelo no domínio $W$ com a porta à direita sendo RFP	33
Figura 18 – Diagrama que descreve o comportamento de um conector paralelo sem RFP . . . . .	33
Figura 19 – Diagrama que descreve o comportamento de um conector paralelo com RFP . . . . .	34
Figura 20 – Par de diodos em antiparalelo . . . . .	35
Figura 21 – Circuito utilizando um amplificador operacional . . . . .	37
Figura 22 – Modelo para circuito de amplificador operacional . . . . .	38
Figura 23 – Modelo para circuito de amplificador operacional ideal . . . . .	38
Figura 24 – Modelo WDF para circuito de amplificador operacional ideal . . . . .	39

Figura 25 – A) Diagrama com loop livre de atraso B) Solução para loop livre de atraso . . . . .	40
Figura 26 – A) Diagrama com mais de uma conexão por porta B) Solução para mais de uma conexão por porta . . . . .	40
Figura 27 – A) Diagrama com descasamento de impedâncias de porta B) Solução para descasamento de impedâncias . . . . .	41
Figura 28 – Exemplo de árvore binária . . . . .	41
Figura 29 – Circuito original do pedal "MXR Distortion +" . . . . .	43
Figura 30 – Circuito simulado neste trabalho . . . . .	43
Figura 31 – A) Circuito não inversor B) Correspondente diagrama WDF . . . . .	45
Figura 32 – A) Circuito inversor B) Correspondente diagrama WDF . . . . .	46
Figura 33 – A) Circuito de realimentação B) Correspondente diagrama WDF . . . . .	46
Figura 34 – A) Circuito de distorção B) Correspondente diagrama WDF . . . . .	47
Figura 35 – Visão externa do circuito montado . . . . .	48
Figura 36 – Visão interna do circuito montado . . . . .	48
Figura 37 – Sinal e erro no domínio tempo entre modelo WDF e simulação SPICE para um sinal de $1000Hz$ e resistor de Drive $1M\Omega$ . . . . .	51
Figura 38 – Sinal e erro no domínio tempo entre modelo WDF e simulação SPICE para um sinal de $1000Hz$ e resistor de Drive $100k\Omega$ . . . . .	52
Figura 39 – Sinal e erro no domínio tempo entre modelo WDF e simulação SPICE para um sinal de $1000Hz$ e resistor de Drive $10k\Omega$ . . . . .	52
Figura 40 – Sinal e erro no domínio tempo entre modelo WDF e simulação SPICE para um sinal de $7040Hz$ e resistor de Drive $1M\Omega$ . . . . .	53
Figura 41 – Sinal e erro no domínio tempo entre modelo WDF e simulação SPICE para um sinal de $7040Hz$ e resistor de Drive $100k\Omega$ . . . . .	53
Figura 42 – Sinal e erro no domínio tempo entre modelo WDF e simulação SPICE para um sinal de $7040Hz$ e resistor de Drive $10k\Omega$ . . . . .	54
Figura 43 – Erro relativo percentual no tempo entre modelo WDF e simulação SPICE para diferentes frequências de entrada e resistor de drive Drive $1M\Omega$ . . . . .	55
Figura 44 – Erro relativo percentual no tempo entre modelo WDF e simulação SPICE para diferentes frequências de entrada e resistor de drive Drive $100k\Omega$ . . . . .	55
Figura 45 – Erro relativo percentual no tempo entre modelo WDF e simulação SPICE para diferentes frequências de entrada e resistor de drive Drive $10k\Omega$ . . . . .	56
Figura 46 – Erro relativo percentual em frequência entre modelo WDF e simulação SPICE para diferentes frequências de entrada e resistor de drive Drive $1M\Omega$ . . . . .	57

Figura 47 – Erro relativo percentual em frequência entre modelo WDF e simulação SPICE para diferentes frequências de entrada e resistor de drive Drive $100k\Omega$ . . . . .	57
Figura 48 – Erro relativo percentual em frequência entre modelo WDF e simulação SPICE para diferentes frequências de entrada e resistor de drive Drive $10k\Omega$ . . . . .	58
Figura 49 – Erro relativo percentual em frequência entre circuitos com amp op SPICE ideal e com modelo real para diferentes frequências de entrada e resistor de drive Drive $1M\Omega$ . . . . .	59
Figura 50 – Erro relativo percentual em frequência entre circuitos com amp op SPICE ideal e com modelo real para diferentes frequências de entrada e resistor de drive Drive $100k\Omega$ . . . . .	59
Figura 51 – Erro relativo percentual em frequência entre circuitos com amp op SPICE ideal e com modelo real para diferentes frequências de entrada e resistor de drive Drive $10k\Omega$ . . . . .	60
Figura 52 – Erro relativo percentual em frequência entre modelo WDF e circuito real para diferentes frequências de entrada e resistor de drive Drive $1M\Omega$	61
Figura 53 – Erro relativo percentual em frequência entre modelo WDF e circuito real para diferentes frequências de entrada e resistor de drive Drive $100k\Omega$	61
Figura 54 – Erro relativo percentual em frequência entre modelo WDF e circuito real para diferentes frequências de entrada e resistor de drive Drive $10k\Omega$	62
Figura 55 – Circuito RC série de exemplo . . . . .	68
Figura 56 – Diagrama WDF para circuito RC série . . . . .	68
Figura 57 – Comparação entre SPICE e WDF para circuito RC série . . . . .	69
Figura 58 – Circuito RL série de exemplo . . . . .	71
Figura 59 – Diagrama WDF para circuito RL série . . . . .	71
Figura 60 – Comparação entre SPICE e WDF para circuito RL série . . . . .	72
Figura 61 – Circuito RLC série de exemplo . . . . .	74
Figura 62 – Diagrama WDF para circuito RLC série . . . . .	74
Figura 63 – Comparação entre SPICE e WDF para circuito RLC série . . . . .	75

# Lista de Tabelas

Tabela 1 – Resumo das características de componentes de 1 porta . . . . .	27
Tabela 2 – Resumo das características para conexões de 2 ou mais portas . . . . .	34
Tabela 3 – Parâmetros do diodo 1n34a no SPICE . . . . .	44

# Lista de Abreviaturas e Siglas

LIT	<i>Linear Invariante no Tempo</i>
SNL	<i>Sistema Não Linear</i>
WDF	<i>Wave Digital Filter</i>
RFP	<i>Reflection Free Port</i>
Amp Op	<i>Amplificador Operacional</i>

# Sumário

<b>1</b>	<b>INTRODUÇÃO</b>	<b>15</b>
<b>2</b>	<b>FUNDAMENTAÇÃO TEÓRICA</b>	<b>17</b>
<b>2.1</b>	<b>Wave Digital Filter</b>	<b>17</b>
2.1.1	Relação entre variáveis do domínio K e domínio W	17
2.1.2	Componentes de uma porta no domínio W	19
2.1.2.1	Resistores	19
2.1.2.2	Capacitores	20
2.1.2.3	Indutores	22
2.1.2.4	Chaves	23
2.1.2.5	Fonte de tensão com resistência em série	24
2.1.2.6	Fonte de corrente com resistência em paralelo	26
2.1.2.7	Resumo dos componentes de uma porta	27
2.1.3	Conexões no domínio W	27
2.1.3.1	Conexões em série	27
2.1.3.2	Conexões em paralelo	31
2.1.3.3	Resumo das conexões	34
2.1.4	Diodos no domínio W	34
2.1.5	Amplificadores operacionais no domínio W	37
2.1.6	Condições de realização	39
2.1.6.1	Condições para filtros digitais em geral	39
2.1.6.2	Condições específicas para WDF	40
2.1.7	Construção e cálculo de diagramas WDF	41
<b>3</b>	<b>MATERIAIS E MÉTODOS</b>	<b>43</b>
<b>3.1</b>	<b>Circuito a ser modelado</b>	<b>43</b>
<b>3.2</b>	<b>Simulação SPICE</b>	<b>44</b>
<b>3.3</b>	<b>Diagrama WDF construído</b>	<b>45</b>
<b>3.4</b>	<b>Circuito real construído</b>	<b>47</b>
<b>3.5</b>	<b>Análises feitas</b>	<b>49</b>
<b>4</b>	<b>RESULTADOS E DISCUSSÕES</b>	<b>51</b>
<b>4.1</b>	<b>Resultados</b>	<b>51</b>
4.1.1	Comparação com simulação SPICE	51
4.1.2	Comparação entre amplificador operacional idealizado e modelo real	58
4.1.3	Comparação com circuito real	60

4.1.4	Análise dos áudios gerados . . . . .	62
4.2	<b>Discussões . . . . .</b>	<b>62</b>
5	<b>CONCLUSÕES . . . . .</b>	<b>64</b>
	<b>REFERÊNCIAS BIBLIOGRÁFICAS . . . . .</b>	<b>65</b>
	 <b>ANEXOS</b>	 <b>67</b>
	<b>ANEXO A – EXEMPLOS DE CIRCUITOS SIMPLES EM WDF . .</b>	<b>68</b>
A.0.1	Circuito RC série . . . . .	68
A.0.2	Circuito RL série . . . . .	70
A.0.3	Circuito RLC série . . . . .	73
	 <b>ANEXO B – FUNÇÃO EM MATLAB PARA O MODELO WAVE DIGITAL FILTER . . . . .</b>	 <b>77</b>



# 1 Introdução

Sistemas lineares invariantes no tempo (LIT) já foram amplamente estudados por autores conhecidos como Haykin e Veen (2003) e Oppenheim, Willsky e Nawab (1997), ao ponto que esses autores já fazem parte da bibliografia básica de disciplinas de graduação. O grande atrativo para o estudo de sistemas LIT é a simplicidade com que se pode obter a saída esperada para uma entrada tendo a resposta impulsiva do mesmo, já que as únicas alterações causadas por sistemas LIT são na fase e amplitude do sinal de entrada.

Sistemas não lineares (SNL), por outro lado, apresentam saídas mais complexas pois adicionam à saída do sinal componentes com frequências múltiplas às do sinal de entrada, que são conhecidas como harmônicas. De acordo com Zölzer e Amatriain (2002), efeitos não lineares são usados por músicos em diversos dispositivos como microfones, amplificadores e sintetizadores.

O princípio do uso de SNLs para áudio foi com a construção de amplificadores baseados em válvulas termiônicas a partir da década de 1950, como indicado por Ferreira (2016). O problema destes componentes é seu peso e consumo de energia, assim foi natural sua substituição por componentes semicondutores mais leves, com menor custo econômico e mais confiáveis, porém até hoje as distorções geradas por válvulas são vistas como de melhor qualidade quando comparadas às geradas por semicondutores, de acordo com audiófilos. Um estudo sobre estas diferenças foi feito por Hamm (1973).

Para tentar emular o som gerado por estas válvulas termiônicas em sistemas semicondutores passou a ser comum a construção de pedais de efeitos que são ligados em série com o sistema de áudio, tendo esses a vantagem de serem mais baratos e de mais fácil transporte. O próximo passo nessa evolução é o uso de sistemas digitais para a modelagem dessas não linearidades com o objetivo de facilitar ainda mais o uso dessa tecnologia, o que será a proposta deste trabalho.

Para o modelamento de SNLs são comuns 3 diferentes abordagens: modelamento de caixa branca, onde se tem total conhecimento do sistema a ser modelado; caixa cinza, onde se usa algum conhecimento do sistema; e caixa preta, onde não é utilizado nenhuma característica do sistema para a modelagem. Um método promissor de modelamento caixa branca é o uso de Wave Digital Filter (WDF) onde cada componente em um circuito é modelado como uma guia de onda e os sinais de entrada e saída são entendidos como ondas que interagem com esses componentes.

A primeira descrição de WDF aconteceu em uma patente alemã em 1970 e o trabalho mais conhecido sobre o assunto é o de Fettweis (1986), o trabalho de Meerkotter e Scholz (1989) introduz a ideia de simular circuitos contendo não linearidades pelo método

WDF, Yeh e Smith (2008) comparou formulações em WDF e espaço de estados para a simulação de distorção baseada em diodos e Paiva et al. (2012) definiu modelos em WDF para amplificadores operacionais e diodos ideais e os utilizou para simular um circuito de distorção com diodos.

Este trabalho se baseia na teoria básica sobre WDF definida por Fettweis (1986) e nos modelos para amplificadores operacionais e diodos ideais definidos por Paiva et al. (2012) para simular um circuito baseado no pedal de distorção "MXR Distortion +". Os objetivos deste trabalho podem ser resumidos nos seguintes itens:

- Realizar uma prova de conceito da simulação de circuitos de distorção a partir de WDF.
- Comparar este modelo contra a simulação SPICE por seus resultados e tempo de simulação
- Comparar este modelo contra o circuito real construído por seus resultados.

A seguir neste trabalho, no Capítulo 2 são obtidas as equações que descrevem componentes e conexões em WDF e apresentados os modelos para diodos e amplificadores operacionais ideais utilizados neste trabalho. No Capítulo 3 são descritos o circuito base utilizado, as implementações realizadas a partir deste e as os testes realizados para validação. No Capítulo 4 são apresentados e discutidos os resultados obtidos e no Capítulo 5 um sumário destes resultados é dado de maneira a concluir o trabalho.

## 2 Fundamentação Teórica

### 2.1 Wave Digital Filter

Wave Digital Filter (WDF) é um método de simulação de circuitos eletrônicos alternativo ao uso das equações de Kirchhoff por espaço de estados. Neste método, os componentes eletrônicos e suas conexões são modelados como guias de onda, e os sinais são tratados como ondas que interagem com essas guias através de transmissão e reflexão.

Sua grande vantagem em relação à alternativa de cálculo por espaço de estados, de acordo com Yeh e Smith (2008), é que o número de operações necessárias para a computação da simulação tem uma relação linear com o número de componentes do sistema, enquanto para o método espaço de estados essa relação é quadrática.

Nas seções seguintes será demonstrada a relação entre as variáveis de onda utilizadas no método WDF e as grandezas de Kirchhoff, as equações básicas que regem alguns componentes e suas conexões, um modelo definido na bibliografia sobre diodos, um modelo definido na bibliografia para amplificadores operacionais, condições que devem ser seguidas para se construir um modelo realizável e um passo a passo de como construir um modelo WDF partindo de um circuito existente. Além destas descrições, estão presentes no Anexo A exemplos de circuitos simples modelados em WDF.

#### 2.1.1 Relação entre variáveis do domínio K e domínio W

Usando as equações de Kirchhoff, componentes são descritos de acordo com sua impedância, a tensão entre seus terminais e a corrente que atravessa o mesmo. A relação entre essas grandezas é dada pela lei de Ohm, conforme indicado na Equação 2.1, e a descrição de um componente qualquer é mostrada na Figura 1. Neste trabalho, essas grandezas serão definidas como parte do domínio K (de acordo com as leis de Kirchhoff).

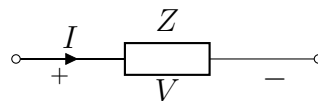


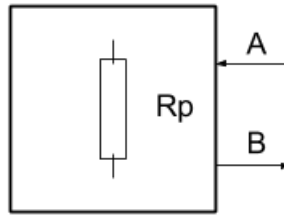
Figura 1 – Componente com suas características de acordo com Kirchhoff.

$$V = ZI \quad (2.1)$$

No trabalho de Fettweis (1986), é definido um novo domínio denominado W (do inglês Wave), para descrições em WDF, onde componentes e suas conexões são definidos de

acordo com ondas incidentes e refletidas de suas portas e pela resistência dessas portas. As variáveis de corrente e tensão do domínio K são mapeadas como onda incidente  $A$  e onda refletida  $B$  no domínio W (assumindo uma resistência de porta  $R_p$ ) conforme indicado pelas transformações lineares nas Equações 2.2 e 2.3, e a descrição de um componente qualquer no domínio W é indicada na Figura 2. Sendo  $R_p$  a resistência da porta no domínio W que, como será descrito na Seção 2.1.2, é normalmente escolhida de maneira a evitar reflexões instantâneas.

Figura 2 – Componente com suas características em WDF



$$A = V + IR_p \quad (2.2)$$

$$B = V - IR_p \quad (2.3)$$

Levando em consideração as variáveis de onda definidas nas Equações 2.2 e 2.3, é possível obter novamente os valores de tensão e corrente do domínio K a partir dos valores do domínio W de acordo com as Equações 2.4 e 2.5.

$$V = \frac{A + B}{2} \quad (2.4)$$

$$I = \frac{A - B}{2R_p} \quad (2.5)$$

A escolha da relação entre as ondas  $A$  e  $B$  e o domínio K é justificada ao aplicar as definições das Equações 2.4 e 2.5 na definição da Lei de Ohm e resolve-la para  $\frac{B}{A}$ , esse resultado é indicado na Equação 2.7.

$$\frac{A + B}{2} = Z \frac{A - B}{2R_p} \quad (2.6)$$

$$\frac{B}{A} = \frac{Z - R_p}{Z + R_p} \quad (2.7)$$

Nota-se que a Equação 2.7 é semelhante à refletância de uma onda que troca de meio com incidência perpendicular, que é um exemplo comum no estudo de linhas de transmissão Ida (1992).

As variáveis de onda definidas nas Equações 2.2 e 2.3 definem como termo independente a tensão. Também é possível definir as variáveis onda tendo como termo independente a corrente ou potência, porém aqui não serão feitas essas definições já que a bibliografia encontrada costuma considerar apenas ondas definidas pela tensão. Caso o leitor deseje uma referência às definições de outros tipos de onda no domínio W é indicado o trabalho de Kubin (1985).

## 2.1.2 Componentes de uma porta no domínio W

Neste capítulo serão definidas as descrições no domínio W para resistores, capacitores, indutores, fontes de tensão com resistência em série e fontes de corrente com resistência em paralelo. Essas formulações são definidas em Yeh e Smith (2008) e Yeh (2008) e um guia bastante didático para a obtenção destes valores é dado em Bogason (2017).

### 2.1.2.1 Resistores

A impedância de resistores no domínio K é definida conforme a Equação 2.8

$$Z_r = \frac{V}{I} \quad (2.8)$$

Utilizando-se das relações entre tensão, corrente e as variáveis de onda do domínio W definidas nas Equações 2.4 e 2.5, pode-se obter os valores para  $A$  e  $B$  conforme indicado nas Equações 2.9 e 2.10.

$$Z_r = \frac{\frac{A+B}{2}}{\frac{A-B}{2R_p}} \quad (2.9)$$

$$B = \frac{Z_r - R_p}{Z_r + R_p} A \quad (2.10)$$

A Equação 2.10 pode ser escrita no domínio do tempo conforme a Equação 2.11

$$b[n] = \frac{Z_r - R_p}{Z_r + R_p} a[n] \quad (2.11)$$

De acordo com a Equação 2.11, a onda refletida  $B$  de um resistor no domínio W é relacionada instantaneamente à onda incidente  $A$  por um fator  $\frac{Z_r - R_p}{Z_r + R_p}$ . É desejável que essa relação direta não exista de maneira a facilitar que a condição 1 de realização de filtros digitais, indicada na Seção 2.1.6, seja satisfeita. Para isso se define a resistência de entrada  $R_p$  no domínio W como sendo igual a impedância  $Z_r$  do domínio K.

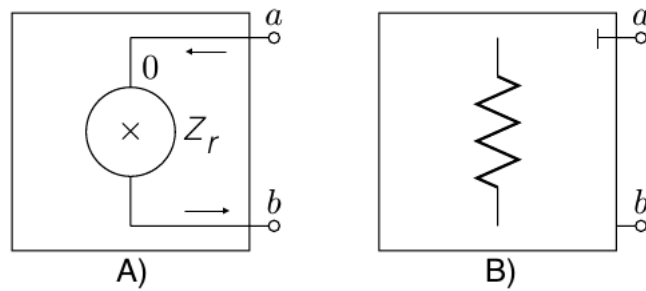
Desta maneira, um resistor é completamente definido no domínio W pelas Equações 2.12 e 2.13. A Figura 3 mostra o funcionamento interno deste componente e seu símbolo em diagramas WDF.

Vale chamar atenção, na Figura 3 B), ao T rotacionado 90 graus no símbolo do resistor em WDF. Essa marcação será usada deste ponto em diante para indicar que a porta do componente (ou conexão) não apresenta reflexão instantânea.

$$B = 0 \quad (2.12)$$

$$R_p = Z_r \quad (2.13)$$

Figura 3 – A) Funcionamento interno de um resistor no domínio W. B) Símbolo de um resistor no domínio W



Fonte: Modificado de (BOGASON, 2017)

É importante ressaltar que, mesmo tendo reflexão sempre nula ( $B = 0$ ), os resistores ainda afetam o comportamento dos circuitos ao alterar o coeficiente de reflexão de conexões série e paralelo com a resistência de sua porta de entrada conforme é mostrado na Seção 2.1.3.

### 2.1.2.2 Capacitores

Capacitores tem sua impedância definida no domínio K em frequência conforme indicado na Equação 2.14.

$$Z_c = \frac{1}{sC} = \frac{V}{I} \quad (2.14)$$

Novamente utilizando-se das relações indicadas nas Equações 2.4 e 2.5 obtêm-se as relações para o domínio W conforme indicado nas Equações 2.15 e 2.16.

$$\frac{1}{sC} = \frac{\frac{A+B}{2}}{\frac{A-B}{2R_p}} \quad (2.15)$$

$$B = \frac{1 - sCR_p A}{1 + sCR_p A} \quad (2.16)$$

É preciso então converter a Equação 2.16 do domínio contínuo (s) para o domínio discreto (z). Para isso será utilizada a transformada bilinear (também conhecida como método de Tustin de acordo com Oppenheim, Willsky e Nawab (1997)) que é descrita na Equação 2.17.

$$s = 2f_s \frac{(z - 1)}{(z + 1)} \quad (2.17)$$

Segundo Bogason (2017) outras transformações entre o domínio contínuo e discreto poderiam ser utilizadas na definição de componentes no domínio W, mas a transformada bilinear é recomendada por ser simples e trazer resultados satisfatórios.

Utilizando a transformação dada na Equação 2.17 para digitalizar a Equação 2.16 tem-se as Equações 2.18 e 2.19

$$B = \frac{1 - 2f_s \frac{z-1}{z+1} CR_p}{1 + 2f_s \frac{z-1}{z+1} CR_p} A \quad (2.18)$$

$$B = \frac{(1 - 2f_s CR_p) + (1 + 2f_s CR_p)z^{-1}}{(1 + 2f_s CR_p) + (1 - 2f_s CR_p)z^{-1}} A \quad (2.19)$$

E finalmente, essa relação entre as ondas  $A$  e  $B$  pode ser descrita no domínio tempo conforme a Equação 2.20

$$b[n] = \frac{((1 - 2f_s CR_p)a[n] + (1 + 2f_s CR_p)a[n - 1] - (1 - 2f_s CR_p)b[n - 1])}{1 + 2f_s CR_p} \quad (2.20)$$

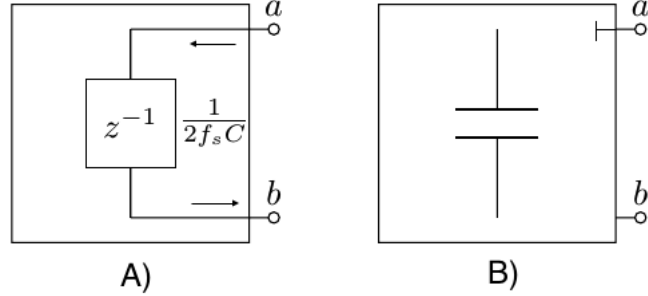
Percebe-se pela Equação 2.20, que a onda  $B$  refletida em um capacitor é relacionada instantaneamente à onda  $A$  incidente por um fator  $\frac{1-2f_s CR_p}{1+2f_s CR_p}$ . Com o objetivo de anular essa reflexão instantânea se define a resistência  $R_p$  como sendo  $\frac{1}{2f_s C}$ .

Assim um capacitor pode ser definido no domínio W pela onda refletida e impedância de porta conforme indicado nas Equações 2.21 e 2.22. A Figura 4 mostra o funcionamento interno e o símbolo utilizado para capacitores em diagramas WDF.

$$B = z^{-1}A \quad (2.21)$$

$$R_p = \frac{1}{2f_s C} \quad (2.22)$$

Figura 4 – A) Funcionamento interno de um capacitor no domínio W. B) Símbolo de um capacitor no domínio W



Fonte: Modificado de (BOGASON, 2017)

### 2.1.2.3 Indutores

No domínio de Kirchhoff, indutores tem sua impedância variante de acordo com a frequência conforme o indicado na Equação 2.23.

$$Z_l = sL = \frac{V}{I} \quad (2.23)$$

Utilizando as relação das Equações 2.4 e 2.5 tem-se as relações no domínio Wave indicados nas Equações 2.24 e 2.25.

$$sL = \frac{\frac{A+B}{2}}{\frac{A-B}{2R_p}} \quad (2.24)$$

$$B = \frac{sL - R_p}{sL + R_p} A \quad (2.25)$$

Então, com o uso da transformada bilinear conforme definida na seção 2.1.2.2 para digitalizar a Equação 2.25, tem-se as Equações 2.26 e 2.27.

$$B = \frac{\frac{z-1}{2f_s(z+1)}L - R_p}{\frac{z-1}{2f_s(z+1)}L + R_p} \quad (2.26)$$

$$B = \frac{(2f_s L - R_p) - (2f_s L + R_p)z^{-1}}{(2f_s L + R_p) + (2f_s L - R_p)z^{-1}} A \quad (2.27)$$

Convertendo então a Equação 2.27 para o domínio tempo tem-se a Equação 2.28

$$b[n] = \frac{(2f_s L - R_p)a[n] - (2f_s L + R_p)a[n - 1] - (2f_s L - R_p)b[n - 1]}{2f_s L + R_p} \quad (2.28)$$

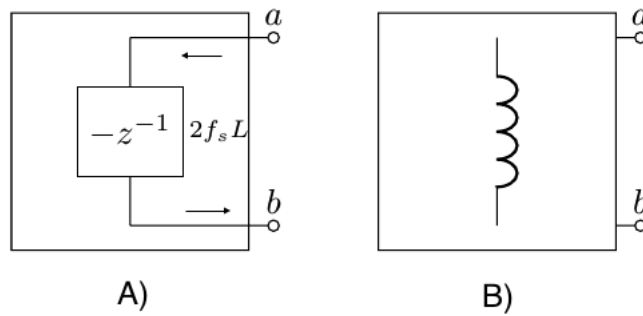


Analisando-se a Equação 2.28 percebe-se que a onda B é relacionada instantaneamente à onda A por um fator  $\frac{-2f_s L + R_p}{2f_s L + R_p}$ . Para anular essa reflexão instantânea se define a resistência  $R_p$  como sendo  $2f_s L$ . Com essas considerações, um indutor pode ser definido no domínio W pela sua onda refletida e impedância de porta conforme o indicado nas Equações 2.29 e 2.30. A Figura 5 mostra o funcionamento interno e o símbolo utilizado para indutores em diagramas WDF.

$$B = -z^{-1}A \quad (2.29)$$

$$R_p = 2f_s L \quad (2.30)$$

Figura 5 – A) Funcionamento interno de um indutor no domínio W. B) Símbolo de um indutor no domínio W



Fonte: Modificado de (BOGASON, 2017)

#### 2.1.2.4 Chaves

Para modelar chaves abertas e fechadas, Bogason (2017) considera primeiramente o modelo de um resistor conforme o indicado na Equação 2.31.

$$b[n] = \frac{Z_r - R_p}{Z_r + R_p} a[n] \quad (2.31)$$

Então para modelar uma chave aberta (circuito aberto) se define a impedância do resistor como  $Z_r \rightarrow \infty$ , assim sua definição de onda refletida é dada de acordo com a Equação 2.32.

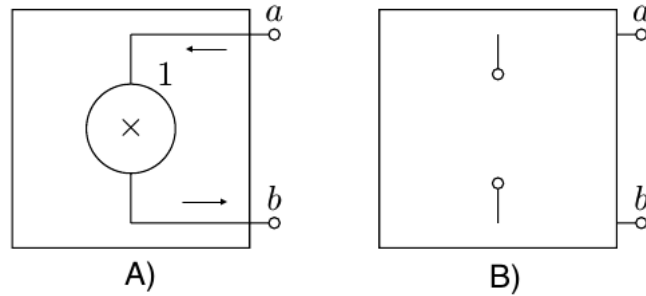
$$B = A \quad (2.32)$$

Para modelar uma chave fechada (curto circuito) se define a impedância do resistor como  $Z_r = 0$ , assim sua definição de onda refletida é dada de acordo com a Equação 2.33.

$$B = -A \quad (2.33)$$

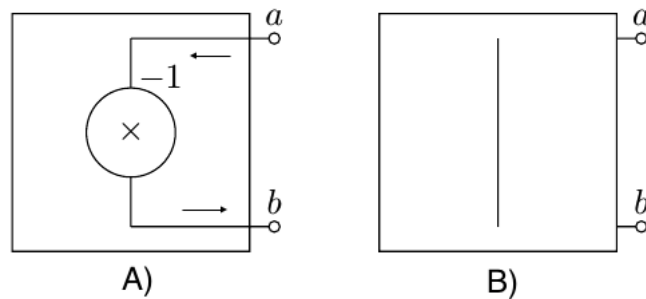
Nota-se que essas duas definições apresentam uma relação direta entre as ondas  $B$  e  $A$  e suas resistências de porta  $R_p$  podem ser escolhidas livremente, pois não afetam o componente. As Figuras 6 e 7 mostram o funcionamento interno e o símbolo utilizado para chaves abertas e fechadas respectivamente em diagramas WDF.

Figura 6 – A) Funcionamento interno de uma chave aberta no domínio W B) Símbolo de uma chave aberta no domínio W



Fonte: Modificado de (BOGASON, 2017)

Figura 7 – A) Funcionamento interno de uma chave fechada no domínio W. B) Símbolo de uma chave fechada no domínio W



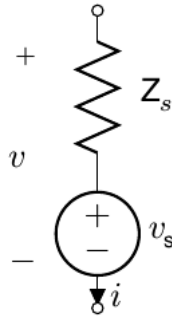
Fonte: Modificado de (BOGASON, 2017)

### 2.1.2.5 Fonte de tensão com resistência em série

De acordo com Yeh e Smith (2008), fontes de tensão isolada tem, invariavelmente, uma relação instantânea entre onda incidente e onda refletida. Para evitar esse efeito indesejado, é comum na literatura agrupar fontes de tensão com resistores em série conforme o circuito da Figura 8. Esse circuito pode ser modelado no domínio K conforme o indicado na Equação 2.34.

$$V = V_s + Z_s I \tag{2.34}$$

Figura 8 – Fonte de tensão com resistor em série a ser modelada



Fonte: Modificado de (BOGASON, 2017)

Utilizando-se das transformações lineares indicadas nas Equações 2.4 e 2.5 e resolvendo as equações de maneira similar à feita anteriormente para resistores e capacitores tem-se que a onda refletida para esse circuito é dada pela Equação 2.35

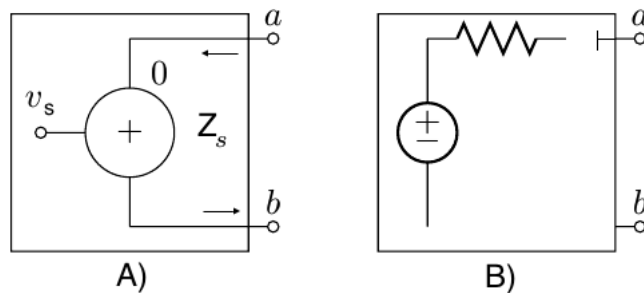
$$B = 2 \frac{R_p V_s}{R_p + Z_s} - A \frac{R_p - Z_s}{R_p + Z_s} \quad (2.35)$$

Pode-se então definir  $R_p = Z_s$  de maneira a simplificar a equação e evitar a relação instantânea entre onda incidente  $A$  e onda refletida  $B$ . Assim, uma fonte de tensão em série com um resistor pode ser descrita no domínio W conforme as Equações 2.36 e 2.37. A Figura 9 mostra seu funcionamento e o símbolo utilizado para esse componente em diagramas WDF.

$$B = V_s \quad (2.36)$$

$$R_p = Z_s \quad (2.37)$$

Figura 9 – A) Funcionamento interno de uma fonte de tensão no domínio W. B) Símbolo de uma fonte de tensão no domínio W



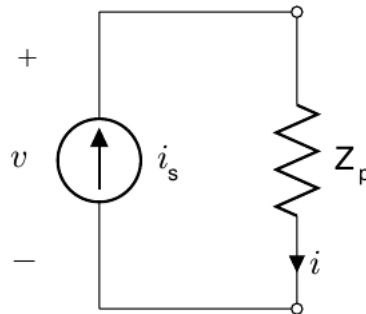
Fonte: Modificado de (BOGASON, 2017)

### 2.1.2.6 Fonte de corrente com resistência em paralelo

Assim como acontece para fontes de tensão, fontes de corrente independentes tem uma relação instantânea entre onda incidente e onda refletida. Para resolver esse problema em fontes de corrente são utilizados resistores em paralelo conforme o circuito da Figura 10. As relações entre as grandezas no domínio K para esse circuito são dadas na Equação 2.38.

$$V = (I + I_s)Z_p \quad (2.38)$$

Figura 10 – Fonte de corrente com resistor em paralelo a ser modelada



Fonte: Modificado de (BOGASON, 2017)

Uma vez mais, se utilizando das relações nas Equações 2.4 e 2.5 tem-se a relação entre onda incidente e onda refletida indicada na Equação 2.39 :

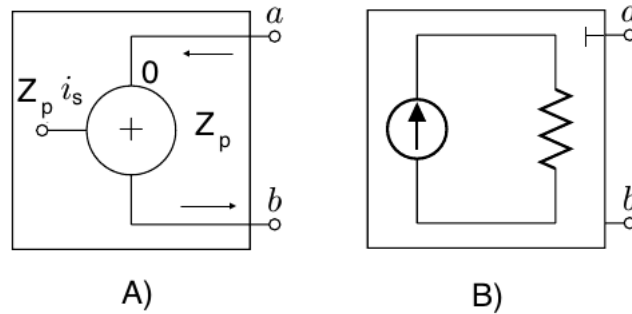
$$B = 2I_s \frac{R_p Z_p}{R_p + Z_p} - A \frac{R_p - Z_p}{R_p + Z_p} \quad (2.39)$$

Então, para evitar uma relação instantânea entre onda incidente e onda refletida se define  $R_p = Z_p$  de maneira que essa fonte de corrente pode ser descrita no domínio W conforme as Equações 2.40 e 2.41. A Figura 11 mostra o funcionamento deste componente e o símbolo que será usado em diagramas WDF.

$$B = I_s Z_p \quad (2.40)$$

$$R_p = Z_p \quad (2.41)$$

Figura 11 – A) Funcionamento interno de uma fonte de corrente no domínio W. B) Símbolo de uma fonte de corrente no domínio W



Fonte: Modificado de (BOGASON, 2017)

### 2.1.2.7 Resumo dos componentes de uma porta

A Tabela 1 apresenta um resumo das características no domínio W para os componentes de 1 porta descritos neste trabalho.

Tabela 1 – Resumo das características de componentes de 1 porta

Componente	$B$	$R_p$
Resistor	0	$Z_r$
Capacitor	$z^{-1}A$	$\frac{1}{2f_s C}$
Indutor	$-z^{-1}A$	$2f_s L$
Chave Aberta (circuito aberto)	$A$	Livre
Chave Fechada (curto circuito)	$-A$	Livre
Fonte de Tensão com Resistor em série	$V_s$	$Z_s$
Fonte de Corrente com Resistor em série	$I_s Z_p$	$Z_p$

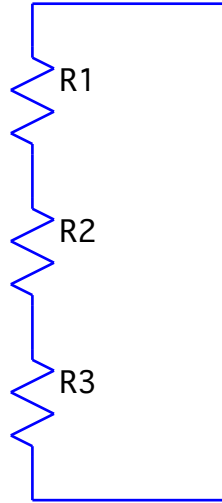
## 2.1.3 Conexões no domínio W

Nesta seção serão demonstradas as conversões de conexões série e paralelo do domínio K para o domínio W considerando conectores de  $n$  portas. Novamente como referência são indicados os trabalhos de Bogason (2017), Yeh e Smith (2008) e Yeh (2008).

### 2.1.3.1 Conexões em série

Para uma conexão em série conforme indicado na Figura 14 se sabe que as correntes e tensões se comportam conforme o indicado nas Equações 2.42 e 2.43.

Figura 12 – Conexão em série que serve como base para o modelo WDF



$$I_1 = I_2 = \dots = I_n \quad (2.42)$$

$$\sum_{i=1}^n V_i = 0 \quad (2.43)$$

Utilizando-se a definição da Equação 2.4 na Equação 2.43 e depois utilizando a igualdade dada na Equação 2.42, tem-se as Equações 2.44 e 2.45

$$\sum_{i=1}^n (A_i - Z_i I_i) = 0 \quad (2.44)$$

$$\sum_{i=1}^n A_i - I \sum_{i=1}^n Z_i = 0 \quad (2.45)$$

Sabendo que todas as correntes são iguais, pode-se então obter a onda refletida para uma porta  $\nu$  qualquer aplicando a Equação 2.5 na Equação 2.45 tendo como resultado a Equação 2.47.

$$I_\nu = \frac{A_\nu - B_\nu}{2Z_\nu} = \frac{\sum_{i=1}^n A_i}{\sum_{i=1}^n Z_i} \quad (2.46)$$

$$B_\nu = A_\nu - \frac{2Z_\nu}{\sum_{i=1}^n Z_i} \sum_{i=1}^n A_i \quad (2.47)$$

Com o objetivo de facilitar a computação das reflexões é comum definir um parâmetro de reflexão que é calculado para cada porta conforme a Equação 2.48 e então, utilizando essa definição, a onda refletida nesta porta é dada pela Equação 2.49:

$$\gamma_\nu = \frac{2Z_\nu}{\sum_{i=1}^n Z_i} \quad (2.48)$$

$$B_\nu = A_\nu - \gamma_\nu \left( \sum_{i=1}^n A_i \right) \quad (2.49)$$

Segundo a Equação 2.49 há uma relação instantânea entre onda incidente  $A_\nu$  e onda refletida  $B_\nu$ , por isso, quando é feita a conexão de dois conectores série há a criação de loops sem atraso, o que torna o filtro digital não realizável, como é indicado na Seção 2.1.6.

Para evitar esse problema é possível adaptar uma porta no conector para que esta não tenha relação instantânea entre onda incidente e refletida, essa porta é denominada Reflection Free Port (RFP).

Para que uma porta do conector série seja RFP é necessário fazer com que sua impedância seja igual à soma das impedâncias das demais portas, isso é exemplificado nas Equações 2.51, 2.52 e 2.53 onde a  $n$ -ésima porta é definida como RFP.

$$Z_n = \sum_{i=1}^{n-1} Z_i \quad (2.50)$$

$$B_n = A_n - \frac{\sum_{i=1}^n A_i}{\sum_{i=1}^{n-1} Z_i + Z_n} 2Z_n \quad (2.51)$$

$$B_n = A_n - \frac{\sum_{i=1}^n A_i}{2Z_n} 2Z_n \quad (2.52)$$

$$B_n = - \left( \sum_{i=1}^{n-1} A_i \right) \quad (2.53)$$

Também é necessário recalcular a reflexão para as demais portas, que não são RFP. Baseando-se na Equação 2.47, esse resultado é dado na Equação 2.55 onde a reflexão é calculada para uma porta  $\nu$  qualquer.

$$B_\nu = A_\nu - 2 \frac{Z_\nu}{\sum_{i=1}^{n-1} Z_i + Z_n} \sum_{i=1}^n A_i \quad (2.54)$$

$$B_\nu = A_\nu - \frac{Z_\nu}{Z_n} \sum_{i=1}^n A_i \quad (2.55)$$

Pode-se então definir um novo  $\gamma$  conforme a Equação 2.56 e tem-se a reflexão simplificadamente de acordo com a Equação 2.57.

$$\gamma_\nu = \frac{Z_\nu}{Z_n} \tag{2.56}$$

$$B_\nu = A_\nu - \gamma_\nu \sum_{i=1}^n A_i \tag{2.57}$$

A Figura 13 apresenta os símbolos utilizados para representar conexões em série em diagramas WDF. Já as Figuras 14 e 15 são diagramas que descrevem o comportamento de conectores série sem e com RFP respectivamente.

Figura 13 – A) Símbolo para conector série no domínio W sem RFP B) Símbolo para conector série no domínio W com a porta à direita sendo RFP

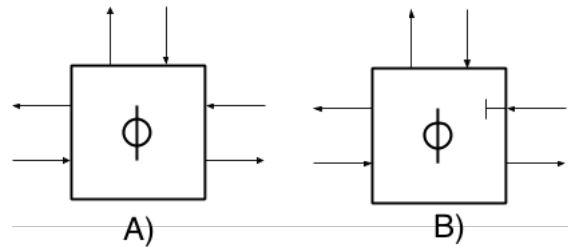


Figura 14 – Diagrama que descreve o comportamento de um conector série sem RFP

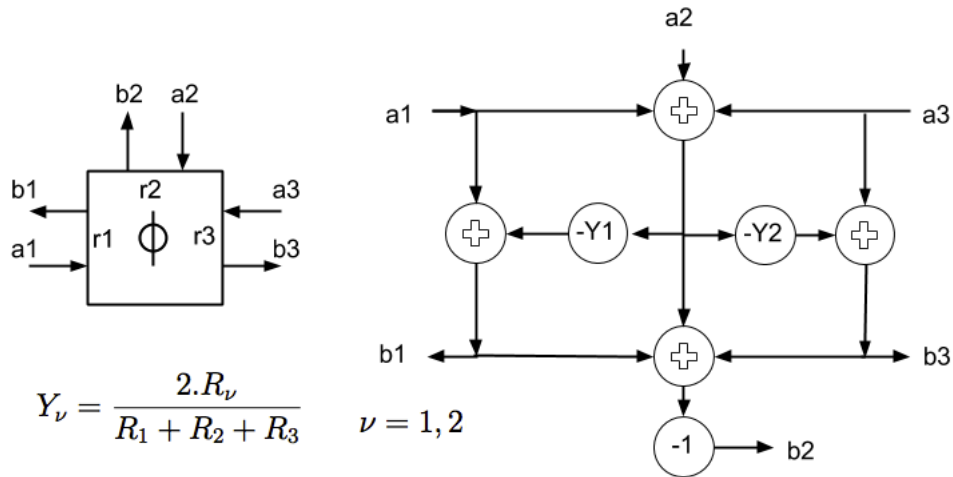
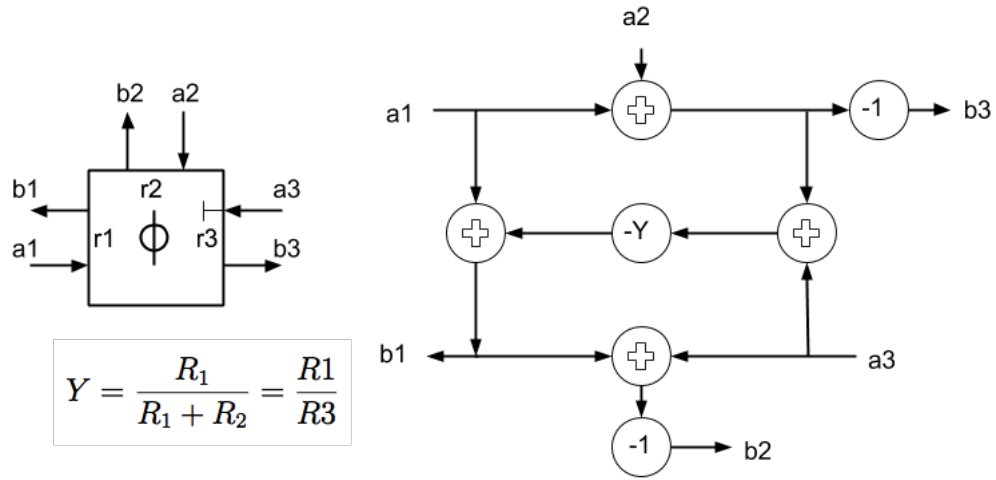




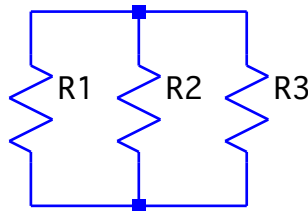
Figura 15 – Diagrama que descreve o comportamento de um conector série com RFP



2.1.3.2 Conexões em paralelo

Para uma conexão em paralelo de  $n$  elementos conforme indicado na Figura 18 as correntes e tensões podem ser calculadas conforme as Equações 2.58 e 2.59:

Figura 16 – Conexão em paralelo que serve como base para o modelo WDF



$$V_1 = V_2 = \dots = V_n \tag{2.58}$$

$$\sum_{i=1}^n I_i = 0 \tag{2.59}$$

Usando a Equação 2.2, resolvida para  $I$ , nas Equações 2.58 e 2.59 e considerando a admitância  $G_i = \frac{1}{Z_i}$  tem-se a Equação e 2.61

$$\sum_{i=1}^n (G_i(A_i - V_i)) = 0; \tag{2.60}$$

$$V = \frac{\sum_{i=1}^n (G_i A_i)}{\sum_{i=1}^n (G_i)} \tag{2.61}$$

Substituindo então a Equação 2.4 na Equação 2.61 tem-se finalmente a Equação 2.66 que define a relação entre onda incidente e refletida no conector paralelo para uma porta  $\nu$ .

$$\frac{A_\nu + B_\nu}{2} = \frac{\sum_{i=1}^n (G_i A_i)}{\sum_{i=1}^n (G_i)} \quad (2.62)$$

$$B_\nu = 2 \frac{\sum_{i=1}^n (G_i A_i)}{\sum_{i=1}^n (G_i)} - A_\nu \quad (2.63)$$

$$\gamma_i = \frac{2G_i}{\sum_{j=1}^n (G_j)} \quad (2.64)$$

$$A_0 = \sum_{i=1}^n (\gamma_i A_i) \quad (2.65)$$

$$B_\nu = A_0 - A_\nu \quad (2.66)$$

Na Equação 2.66 fica claro que existe uma relação instantânea entre onda incidente  $A_\nu$  e onda refletida  $B_\nu$ . Para evitar esse efeito pode-se definir uma porta do conector paralelo como RFP forçando sua admitância de entrada a ser igual à soma das admitâncias das demais portas.

Considerando então que  $n$ -ésima porta é RFP e baseando-se na Equação 2.61, tem-se então a Equação 2.72 que apresenta a onda refletida desta porta e a Equação 2.74 que apresenta a onda refletida para as demais portas (que não são RFP).

$$G_n = \sum_{i=1}^{n-1} (G_i) \quad (2.67)$$

$$V = \frac{\sum_{i=1}^{n-1} (G_i A_i) + \sum_{i=1}^{n-1} (G_i A_i) A_n}{2 \sum_{i=1}^{n-1} (G_i)} \quad (2.68)$$

$$\frac{A_n + B_n}{2} = \frac{\sum_{i=1}^{n-1} (G_i A_i) + \sum_{i=1}^{n-1} (G_i A_i) A_n}{2 \sum_{i=1}^{n-1} (G_i)} \quad (2.69)$$

$$B_n = \frac{\sum_{i=1}^{n-1} (G_i A_i)}{G_n} + A_n \frac{G_n}{G_n} - A_n \quad (2.70)$$

$$\gamma_i = \frac{G_i}{G_n} \quad (2.71)$$

$$B_n = \sum_{i=1}^{n-1} (\gamma_i A_i) \quad (2.72)$$

$$B_\nu = \frac{\sum_{i=1}^{n-1} (G_i A_i)}{G_n} + A_n \frac{G_n}{G_n} - A_\nu \tag{2.73}$$

$$B_\nu = B_n + A_n - A_\nu \tag{2.74}$$

A Figura 17 apresenta os símbolos utilizados para representar conexões em paralelo em diagramas WDF. Já as Figuras 18 e 19 são diagramas que descrevem o comportamento de conectores paralelo sem e com RFP respectivamente.

Figura 17 – A) Símbolo para conector paralelo no domínio W sem RFP B) Símbolo para conector paralelo no domínio W com a porta à direita sendo RFP

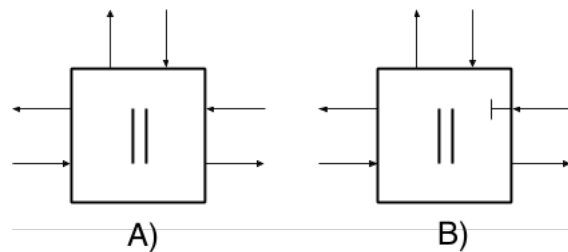


Figura 18 – Diagrama que descreve o comportamento de um conector paralelo sem RFP

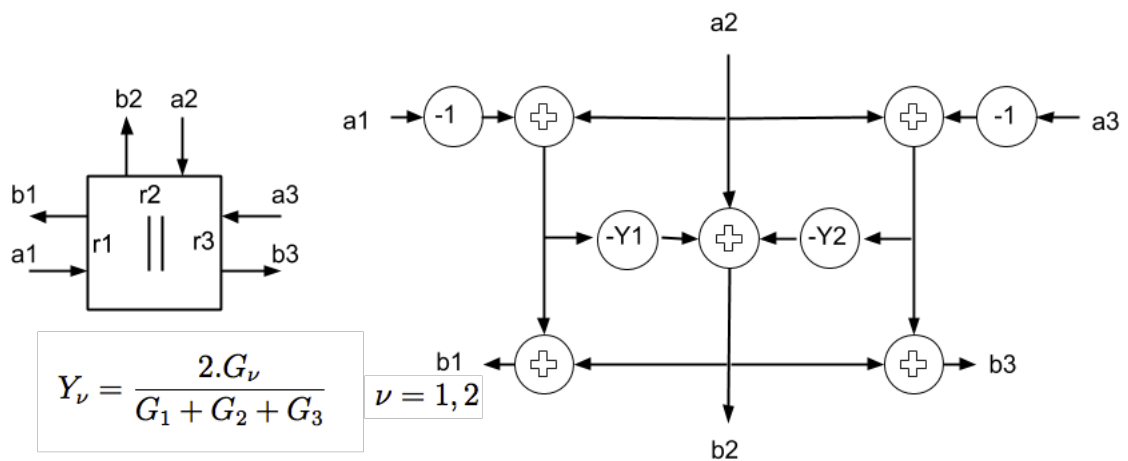
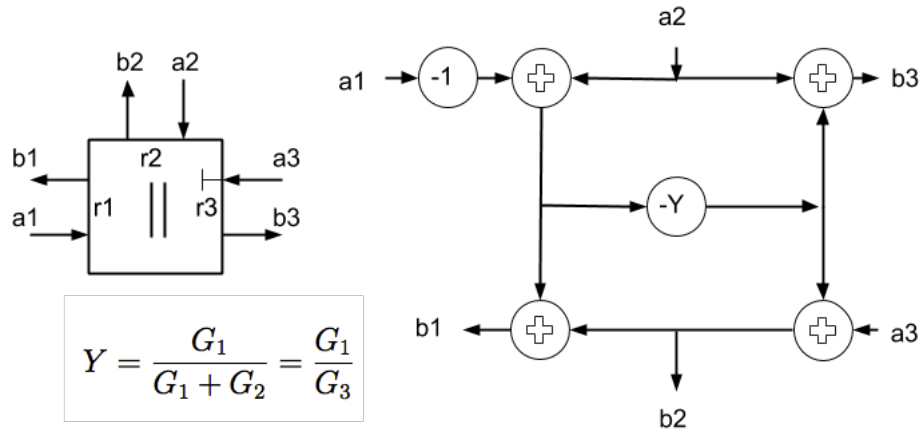


Figura 19 – Diagrama que descreve o comportamento de um conector paralelo com RFP



### 2.1.3.3 Resumo das conexões

A Tabela 2 apresenta em resumo as características no domínio W para as conexões de 2 ou mais portas que serão utilizados neste trabalho.

Tabela 2 – Resumo das características para conexões de 2 ou mais portas

Conector	$B_\nu$ - Comum	$B_n$ - RFP	$\gamma_\nu$
Conector série sem RFP	$A_\nu - \gamma_\nu(\sum_{i=1}^n A_i)$	N/A	$\frac{2Z_\nu}{\sum_{i=1}^n Z_i}$
Conector série com RFP	$A_\nu - \gamma_\nu \sum_{i=1}^n A_i$	$-(\sum_{i=1}^{n-1} A_i)$	$\frac{Z_\nu}{Z_n}$
Conector paralelo sem RFP	$A_\nu - \sum_{i=1}^n (\gamma_i A_i)$	N/A	$\frac{2G_i}{\sum_{j=1}^n (G_j)}$
Conector paralelo com RFP	$B_n + A_n - A_\nu$	$\sum_{i=1}^{n-1} (\gamma_i A_i)$	$\frac{G_i}{G_n}$

### 2.1.4 Diodos no domínio W

Nesta seção é descrito um método de simulação de diodos no domínio W baseando-se nos trabalhos de Paiva et al. (2012) e Werner et al. (2015).

Diodos apresentam uma relação não linear entre tensão de entrada e corrente, o que faz necessário a criação de modelos matemáticos para a representação dessa relação. Uma das representações algébricas criadas para essa curva é o modelo de Shockley descrito em Sedra e Smith (2004).

O modelo de Shockley é descrito na Equação 2.75, onde  $I_s$  é a corrente de saturação reversa do diodo,  $V_d$  é a tensão sobre os terminais do diodo,  $V_t$  é a tensão térmica,  $n$  é o fator de idealidade e  $I_d$  é a corrente que circula pelo diodo.

$$I_d = I_s(e^{V_d/nV_t} - 1) \quad (2.75)$$

O termo  $V_t$  é proporcional à temperatura sobre a junção pn do diodo e é calculado conforme a Equação 2.76, onde  $k$  é a constante de Boltzmann (igual a  $1,38 \times 10^{-23}[J/K]$ ),  $q$  é a carga fundamental do elétron (igual a  $1,60 \times 10^{-19}[C]$ ) e  $T$  é a temperatura absoluta da junção pn (tipicamente considerada como  $300[K]$ ). Em temperatura ambiente, o termo  $V_t$  é aproximadamente igual a  $25,85[mV]$ .

$$V_t = \frac{kT}{q} \quad (2.76)$$

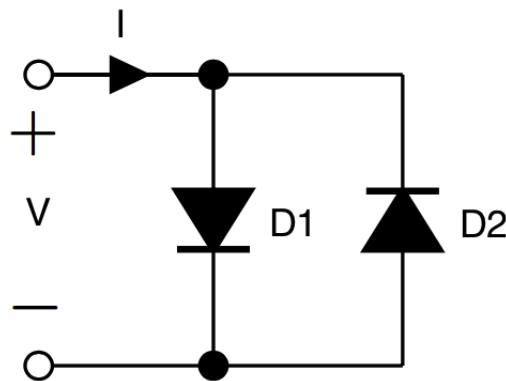
O termo  $n$  da Equação 2.75 é relativo ao processo de produção do diodo e assume o valor 1 caso o processo seja perfeito. Neste trabalho, assim como é feito por Werner et al. (2015), o termo  $n$  é incluído no valor de  $V_t$ , alterando a definição deste segundo para  $V_t = \frac{nKT}{q}$  e tendo por fim a Equação 2.77 como o modelo de Shockley utilizado.

$$I_d = I_s(e^{V_d/V_t} - 1) \quad (2.77)$$

Há meios mais fiéis de se simular a curva real de diodos, como a função analítica criada no trabalho de Popadic, Lorito e Nanver (2009), mas o modelo de Shockley se mantém popular devido a seus resultados satisfatórios e sua simplicidade.

Partindo do modelo para um diodo definido na Equação 2.77, pode-se então calcular a corrente considerando dois diodos em antiparalelo conforme a Figura 20. A corrente que atravessa esses componentes pode ser calculada conforme a Equação 2.78, sendo o termo positivo relativo ao diodo diretamente polarizado  $D1$  e o termo negativo relativo ao diodo inversamente polarizado  $D2$ .

Figura 20 – Par de diodos em antiparalelo



Fonte: Modificado de Werner et al. (2015)

$$I = I_s(e^{v/V_t} - 1) - I_s(e^{-v/V_t} - 1) \quad (2.78)$$

Com o objetivo de simplificar essa relação, Paiva et al. (2012) usa o fato de que a corrente que atravessa o diodo diretamente polarizado é muito maior do que a corrente que atravessa o diodo inversamente polarizado (pois  $(e^{v/V_t} - 1) \gg (e^{-v/V_t} - 1)$ ) para reescrever a Equação 2.78 de acordo com a Equação 2.79, sendo  $sign(v) = 1$  se  $v > 0$ ,  $sign(v) = 0$  se  $v = 0$  e  $sign(v) = -1$  se  $v < 0$

$$I = sign(v)I_s(e^{sign(v)\frac{v}{V_t}} - 1) \quad (2.79)$$

Aplicando-se então as relações entre variáveis de onda, corrente e tensão definidas nas Equações 2.4 e 2.5 em 2.79 tem-se a Equação 2.80. A equivalência entre  $sign(v)$  e  $sign(a)$  é provada no trabalho de Werner et al. (2015).

$$\frac{a - b}{2R_p} = sign(a)I_s(e^{sign(a)\frac{a+b}{2V_t}} - 1) \quad (2.80)$$

Para resolver a Equação 2.80 para  $B$ , no trabalho de Werner e Smith (2015) é proposto o uso da função  $W$  de Lambert  $W(x)$ . De acordo com Corless et al. (1996) a função de Lambert é definida como a função que dá a solução ao problema da Equação 2.81.

$$ye^y = x \quad (2.81)$$

Os métodos para o cálculo da função de Lambert fogem ao escopo deste trabalho, que usará a implementação do Matlab. Caso o leitor se interesse por essa dedução o artigo de Veberic (2010) é indicado.

A função de Lambert pode ser utilizada para resolver problemas na forma da Equação 2.82 usando a definição da Equação 2.83, onde  $A$ ,  $B$ ,  $C$  e  $D$  são constantes,  $W$  é a função de Lambert e  $x$  o valor que se deseja resolver.

$$(A + BX)e^{Cx} = D \quad (2.82)$$

$$x = \frac{1}{C}W\left(\frac{CD}{B}e^{\frac{AC}{B}}\right) - \frac{A}{B} \quad (2.83)$$

Com essa definição, pode-se reescrever a Equação 2.80 de maneira a ter a forma indicada na Equação 2.82 obtendo a Equação 2.84. Que relacionada às constantes da Equação 2.82 tem-se  $A = a + 2RI_s$ ,  $B = -1$ ,  $C = -\frac{1}{2V_t}$  e  $D = 2RI_s e^{\frac{a}{2V_t}}$ .

$$(a + 2R_p I_s - b)e^{-\frac{1}{2V_t}b} = 2R_p I_s e^{\frac{a}{2V_t}} \quad (2.84)$$

Finalmente, utilizando a solução indicada na Equação 2.83 tem-se que a onda refletida em um par de diodos em antiparalelo no domínio W é dada pela Equação 2.85

$$b = a + 2R_p I_s - 2V_t W \left( \frac{R_p I_s}{V_t} e^{\frac{a+R_p I_s}{V_t}} \right) \quad (2.85)$$

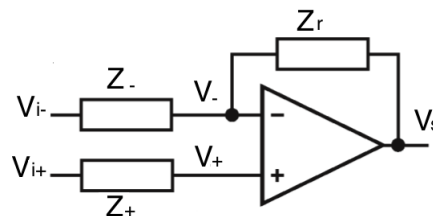
Percebe-se que há uma relação direta entre a onda incidente  $a$  e refletida  $b$  que não pode ser evitada com nenhum valor de  $R_p$  como foi feito para outros componentes.

### 2.1.5 Amplificadores operacionais no domínio W

Nesta seção será descrito como simular amplificadores operacionais ideais no domínio W com base no trabalho de Paiva et al. (2012). Há métodos de simulação de amplificadores operacionais capazes de lidar com não idealidades como nos trabalhos de Werner et al. (2015) e Werner et al. (2016), mas estes fogem do escopo deste trabalho.

Amplificadores operacionais (amp op) são componentes amplamente utilizados em eletrônica analógica e especificamente na criação de efeitos de distorção, o que é o foco deste trabalho. A Figura 21 apresenta um circuito geral utilizando este componente.

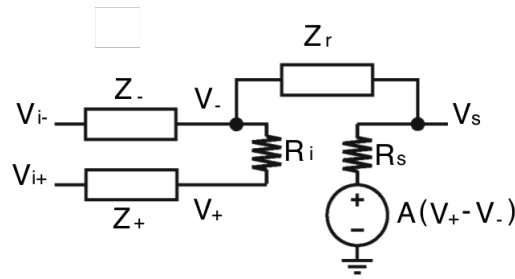
Figura 21 – Circuito utilizando um amplificador operacional



Fonte: Modificado de Paiva et al. (2012)

Para resolver este circuito, um modelo tradicional indicado por Boylestad, Nashelsky e Li (2002) está presente na Figura 22. Uma dificuldade na solução deste modelo é que a fonte de tensão variável afeta as tensões de entrada  $V_-$  e  $V_+$  o que faz necessário o uso de equações implícitas na solução do circuito aumentando o custo computacional desta solução.

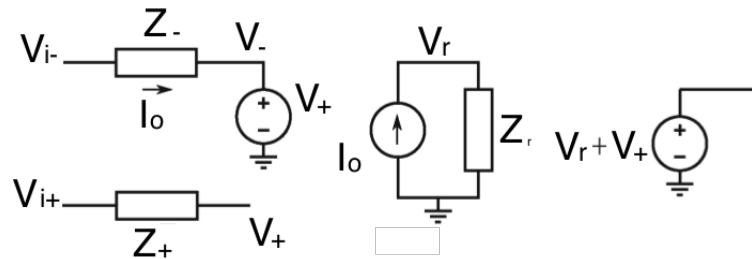
Figura 22 – Modelo para circuito de amplificador operacional



Fonte: Modificado de Paiva et al. (2012)

Considerando as características presentes em um amplificador operacional ideal de ganho infinito (que faz com que as tensões  $V_+$  e  $V_-$  tendam a se igualar) e impedância de saída nula (que faz com que a tensão de saída não varie com a carga alimentada pelo circuito), pode-se simplificar o modelo para solução deste circuito conforme o apresentado na Figura 23.

Figura 23 – Modelo para circuito de amplificador operacional ideal



Fonte: Modificado de Paiva et al. (2012)

Com base neste modelo de amplificador ideal, é proposto por Paiva et al. (2012) a criação de um modelo WDF individual para cada subcircuito. O processo para a simulação de um amplificador ideal em WDF pode então ser resumido nos seguintes passos:

1. Criar um modelo para o circuito conectado à entrada não inversora do amp op, com o objetivo de calcular a tensão  $V_+$  na porta do amplificador.
2. Criar um modelo para o circuito conectado à entrada inversora do amp op considerando que esta entrada está conectada a uma fonte de tensão com voltagem igual à  $V_+$  calculado no modelo não inversor. Neste modelo se deve calcular a corrente  $I_o$  conforme o indicado na Figura 23.
3. Criar um modelo para o circuito conectado à realimentação do amp op considerando que este está conectado a uma fonte de corrente com amperagem igual à  $I_o$  calculado

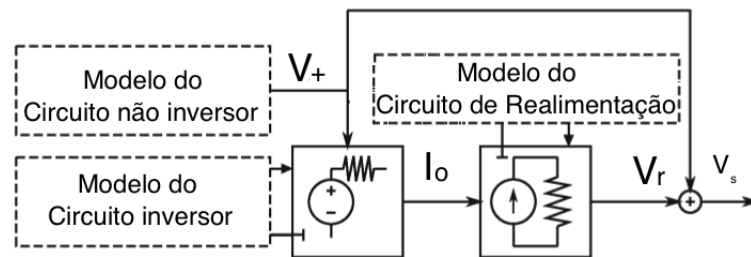


no modelo inversor. A saída calculada neste modelo deve ser a tensão  $V_r$  nos terminais da fonte de corrente.

- Finalmente, a tensão de saída do amplificador operacional é calculada como a soma das tensões  $V_+$  e  $V_r$  calculadas no modelo do circuito não inversor e da realimentação respectivamente.

A conexão entre esses modelos WDF é mostrada na Figura 24

Figura 24 – Modelo WDF para circuito de amplificador operacional ideal



Fonte: Modificado de Paiva et al. (2012)

## 2.1.6 Condições de realização

Para que seja possível a computação de WDF, algumas condições de realização precisam ser respeitadas, estas são descritas nas seções a seguir.

Uma descrição mais detalhada sobre esse assunto pode ser encontrada em Fettweis (1986). A seguir será feita uma descrição geral dessas limitações e como elas afetam a construção dos modelos WDF.

### 2.1.6.1 Condições para filtros digitais em geral

Wave Digital Filter são filtros digitais e por isso devem respeitar algumas limitações existentes para esse grupo de sistemas:

- Todos os atrasos devem ser múltiplos inteiros do período fundamental, pois estes filtros operam em períodos discretos, o que impede a existência de múltiplos intermediários. Essa condição é garantida pela transformação bilinear utilizada, então não é necessário se preocupar com ela nos modelos descritos aqui.
- Não devem existir loops livres de atraso, pois estes fazem com que seja impossível a determinação de qual a ordem a ser seguida em um conjunto de operações. Para satisfazer essa condição deve-se atentar para o uso de componentes de uma porta que não possuam reflexão instantânea (como os descritos na Seção 2.1.2) e quando

duas conexões precisam ser interligadas deve-se forçar a porta de uma delas a ser RFP.

### 2.1.6.2 Condições específicas para WDF

Além das limitações gerais para filtros digitais, algumas outras condições específicas devem ser consideradas ao projetar diagramas WDF:

- Toda porta deve estar conectada a uma, e somente uma, outra porta. Isso significa que não é possível ligar mais de 2 componentes de 1 porta entre si. Para resolver esse problema é necessário o uso de conexões de n portas (já apresentadas na Seção 2.1.3).
- Duas portas conectadas devem possuir a mesma impedância, com essa condição se torna impossível a conexão de dois componentes de 1 porta caso suas impedâncias não sejam iguais. Novamente a solução está no uso de conexões de n portas, pois as impedâncias de entrada destas podem assumir os valores dos componentes a se conectar agindo assim como um casamento de impedâncias.

Nas Figuras 25, 26 e 27 são mostrados à esquerda diagramas não implementáveis de acordo com as condições acima descritas e à direita uma solução para o problema apresentado.

Figura 25 – A) Diagrama com loop livre de atraso B) Solução para loop livre de atraso

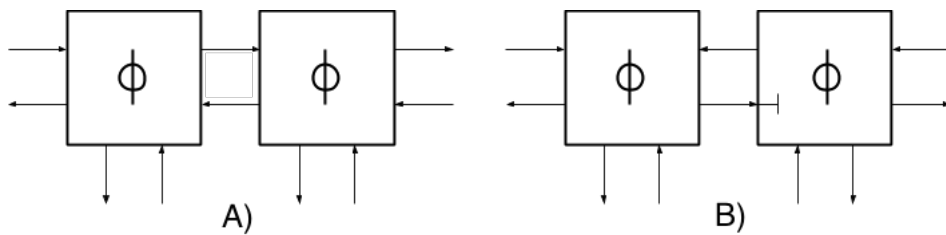


Figura 26 – A) Diagrama com mais de uma conexão por porta B) Solução para mais de uma conexão por porta

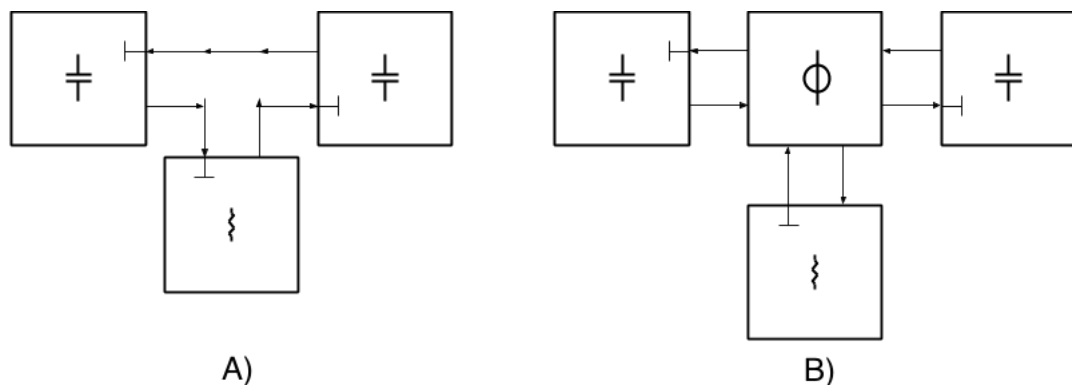
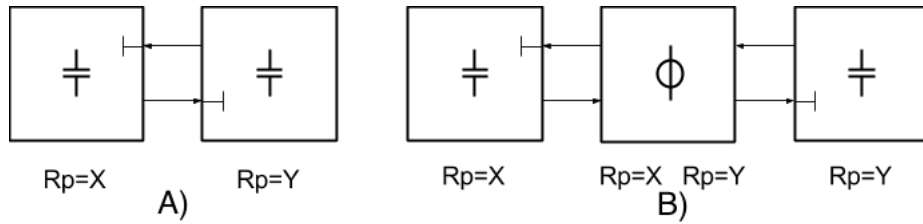


Figura 27 – A) Diagrama com descasamento de impedâncias de porta B) Solução para descasamento de impedâncias

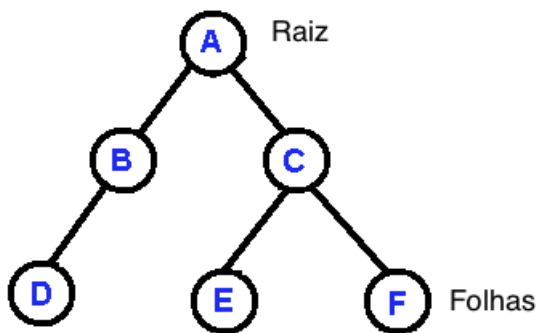


### 2.1.7 Construção e cálculo de diagramas WDF

Teoricamente, ao construir um diagrama WDF, qualquer topologia que respeite as condições definidas na Seção 2.1.6 pode ser utilizada, mas algumas práticas são recomendadas para evitar o surgimento de loops livres de atraso e agilizar o cálculo da resposta do circuito. Primeiramente, é comum a criação de uma árvore binária, com o uso de conectores de 3 portas, para evitar um número excessivo de ondas afetando um mesmo conector.

De acordo com Adanchik (2009), árvore binária é um método de organizar dados onde cada item é conectado a no máximo outros dois. Items que estão abaixo de outro são denominados filhos deste, um item que não tem filhos é dito como uma folha da árvore (podem existir múltiplos) e um item que não é filho de nenhum outro é chamado de raiz da árvore (deve ser apenas um por árvore). A Figura 28 apresenta um exemplo de árvore binária com os items raiz (A) e folhas (D, E e F) indicados.

Figura 28 – Exemplo de árvore binária



Fonte: Modificado de Adanchik (2009)

Para a criação desse diagrama WDF em árvore binária é interessante levar em consideração os seguintes pontos:

- Elementos que possuem atraso na resposta (como capacitores), elementos utilizados para o cálculo da variável de saída ou elementos com sinais de entrada devem ser colocados nas folhas da árvore binária.
- Na raiz da árvore binária deve ser colocado o elemento que possui reflexão instantânea (para evitar o surgimento de loops sem atraso) ou, caso não exista um, o componente variável (para diminuir o número de recálculos em caso de mudança deste).
- Quando um conector possui uma RFP esta deve ser apontada para a raiz da árvore binária para evitar o surgimento de loops sem atraso.

Com o diagrama WDF montado, para se obter a saída do circuito basta realizar os seguintes cálculos para cada amostra de tempo:

- Considere como entrada do circuito as ondas refletidas dos componentes ligados às folhas da árvore binária (estes não devem ter relação instantânea com a onda incidente).
- Propague estes sinais através dos conectores até a raiz da árvore binária.
- Calcule a onda refletida na raiz da árvore binária.
- Propague esta onda refletida pelos conectores até as folhas da árvore binária.
- Atualize os componentes que possuem algum atraso na resposta com sua onda incidente.
- Calcule a saída do circuito utilizando onda incidente e refletida sobre um componente.

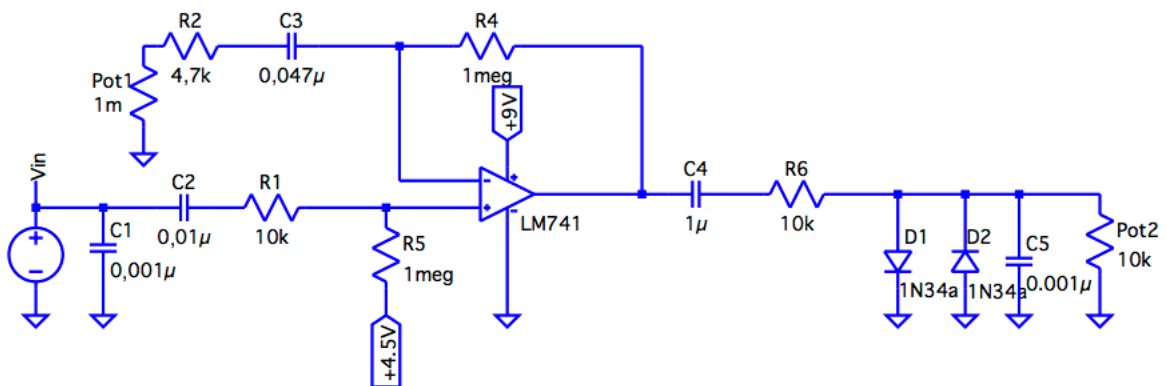
## 3 Materiais e Métodos

Nas próximas seções serão descritos o circuito considerado neste trabalho, as diferentes maneiras em que ele foi montado para comparação, alguns materiais que foram utilizados para a execução de testes e por fim os diferentes testes que foram realizados com os sistemas criados.

### 3.1 Circuito a ser modelado

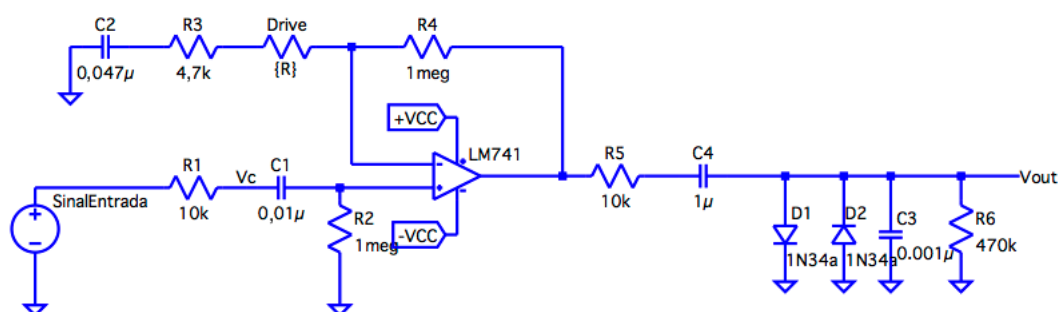
Neste trabalho o circuito considerado é o popular pedal de distorção "MXR Distortion +" que é mostrado na Figura 31 de acordo com Wampler (2008).

Figura 29 – Circuito original do pedal "MXR Distortion +"



Neste circuito, foram feitas alterações para facilitar a análise por WDF, como uma alteração para deixar sua alimentação simétrica e a substituição o potenciômetro de saída por uma resistência fixa. Este adaptado, que é usado nas análises deste ponto em diante, é mostrado na Figura 30.

Figura 30 – Circuito simulado neste trabalho



As diferenças para o circuito original incluem alteração para que o circuito seja alimentado por uma fonte simétrica (o original é alimentado assimetricamente por +9V 0V) e a eliminação de um potenciômetro de controle de volume.

Neste circuito o resistor de Drive assumirá os valores de  $1M\Omega$ ,  $100k\Omega$  e  $10k\Omega$  o que faz o ganho do amplificador não inversor assumir os valores 2, 11 e 101 respectivamente (o efeito dos resistores  $R1$  e  $R3$  foi ignorado neste cálculo). Esse ganho afeta a amplitude do sinal que chega aos diodos de distorção e quanto maior essa amplitude de tensão sobre os diodos mais distorcido será o sinal de saída.

## 3.2 Simulação SPICE

Utilizando o software LTspice o circuito indicado na Figura 30 foi simulado considerando um amplificador operacional ideal ao invés do LM317 com o objetivo de aproximar a exatidão dessa simulação ao modelo Wave Digital Filter e identificar se os erros obtidos são causados pelo uso de um modelo simples demais ou se eles são inerentes ao método utilizado.

A única não idealidade do amp op utilizado na simulação SPICE é seu GBW de 100MHz, o que é 100 vezes maior que o ganho do LM741 de acordo com TexasInstruments (2018). Para analisar os efeitos das demais não idealidades do amplificador LM741 na resposta do sistema, o circuito SPICE foi também simulado com um modelo de amplificador que inclui essas não idealidades.

Para simular o diodo 1n34a (um diodo de germânio), foram utilizados os parâmetros conforme o indicado na Tabela 3.

Tabela 3 – Parâmetros do diodo 1n34a no SPICE

Parâmetro	Valor
bv	60
cjo	4,82e-9
eg	0,67
ibv	15e-6
is	200e-12
rs	84e-3
n	2,19
vj	0,75
m	0,33

### 3.3 Diagrama WDF construído

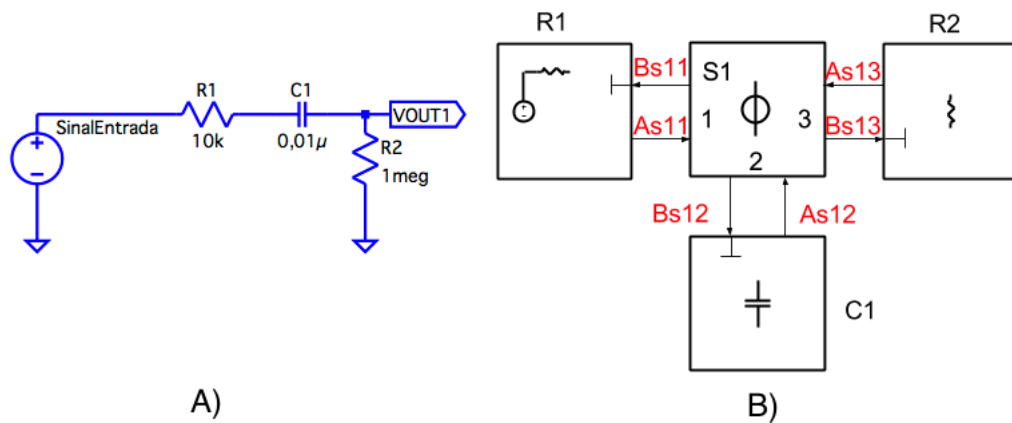
Baseando-se na ideia de Seção 2.1.5 de separar um circuito em diferentes sub-circuitos, 4 diferentes diagramas WDF foram criados para a simulação completa do circuito da Figura 30.

Nos diagramas WDF os dados em vermelho são as ondas que trafegam entre os blocos, essas ondas foram nomeadas neste trabalho de acordo com as conexões e portas em que elas são refletidas ou incidentes (Ex.:  $As_{21}$  é a onda incidente na porta 1 do conector série 2,  $Bp_{12}$  é a onda refletida da porta 2 do conector paralelo 1)

Na Figura 31 é mostrado o circuito conectado à entrada não inversora do amplificador operacional e seu diagrama WDF correspondente. Este diagrama é excitado pelo sinal de entrada do sistema e o resultado que se deseja obter é a tensão sobre o resistor  $R_2$ , que é a mesma tensão de entrada da porta não inversora do amplificador operacional. Para obter a tensão sobre o resistor  $R_2$  no domínio K partindo do domínio W se utiliza a definição da Equação 2.4 obtendo-se a Equação 3.1

$$V_{OUT1} = V_{R2} = \frac{Bs_{13} + As_{13}}{2} \quad (3.1)$$

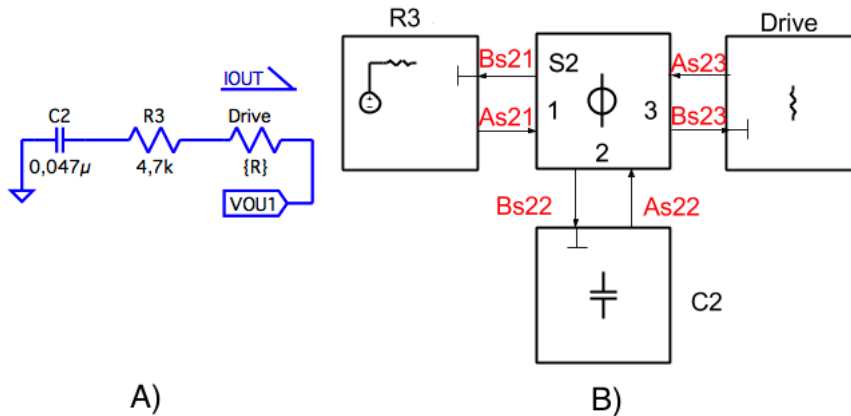
Figura 31 – A) Circuito não inversor B) Correspondente diagrama WDF



Na Figura 32 é mostrado o circuito conectado à porta inversora do amplificador. O diagrama é excitado pela tensão  $V_{OUT1}$  calculada no diagrama da Figura 31 e o dado a ser obtido é a corrente sobre os resistores, que é a corrente que passa pelo circuito de realimentação do amplificador. Essa corrente é calculada no domínio K conforme a definição da Equação 2.5, usando o resistor  $R_3$  como exemplo tem-se a Equação 3.2.

$$I_{OUT} = I_{R_{Drive}} = \frac{Bs_{23} - As_{23}}{2R_{Drive}} \quad (3.2)$$

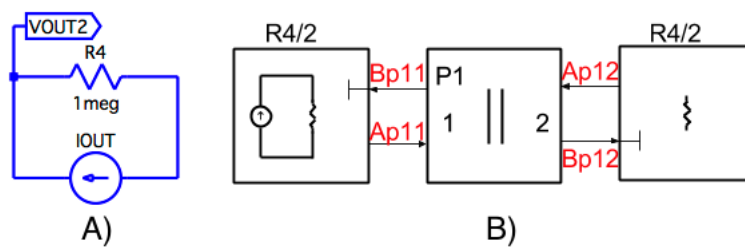
Figura 32 – A) Circuito inversor B) Correspondente diagrama WDF



Na Figura 33 aparece o circuito conectado à realimentação do amplificador. O diagrama é excitado pela corrente  $IOUT$  calculada no diagrama da Figura 32 e o dado a ser obtido é a tensão sobre o resistor que é a tensão de realimentação do amplificador. Essa tensão é calculada no domínio K conforme a definição da Equação 2.4 tendo como resultado a Equação 3.3. A multiplicação por 2 na equação da tensão de saída para esse diagrama é necessária pois o resistor  $R4$  está dividido em duas metades e só em uma sua tensão é calculada.

$$V_{OUT2} = V_{R4} = \frac{Bp12 - Ap12}{2} I_{OUT} \quad (3.3)$$

Figura 33 – A) Circuito de realimentação B) Correspondente diagrama WDF

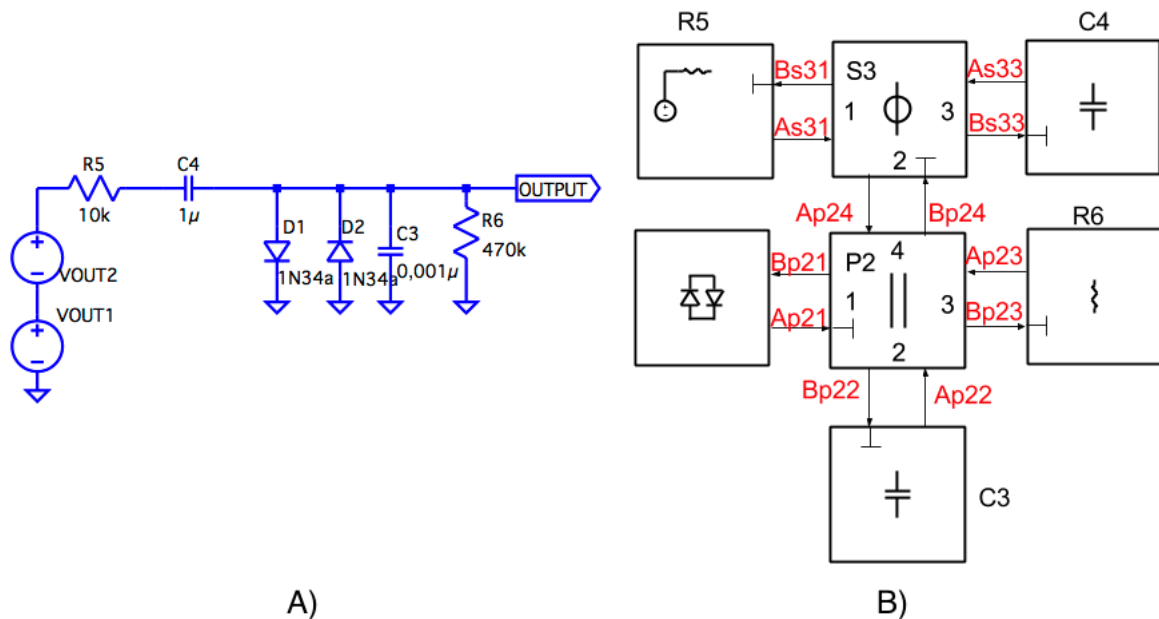


Na Figura 34 aparece o circuito conectado à saída do amplificador que é responsável pelo efeito de distorção. O diagrama é excitado pela soma das tensão  $VOUT1$  e  $VOUT2$ , calculadas nos diagramas das Figuras 31 e 33 respectivamente. O dado a ser obtido é a tensão sobre o resistor  $R6$ . Essa tensão é calculada no domínio K conforme a definição da Equação 2.4 obtendo-se a Equação 3.4.

$$OUTPUT = V_{R6} = \frac{Bp23 + Ap23}{2} (V_{OUT1} + V_{OUT2}) \quad (3.4)$$



Figura 34 – A) Circuito de distorção B) Correspondente diagrama WDF



Partindo da Equação 2.85, que indica qual a onda refletida de um par de diodos em antiparalelo, definiu-se os parâmetros  $I_s = 200 \times 10^{-12}$  e  $V_t = 56,63 \times 10^{-3}$  a fim de que esses sejam similares aos já citados para o diodo da simulação SPICE na Seção 3.2.

A função de lambert definida pelo Matlab (`lambertw(x)`) demora cerca de 0,045 segundos para retornar uma amostra calculada. Esse tempo é inviável para o modelo construído pois limita os sinais de entrada a terem uma frequência de amostragem máxima de  $22Hz$  para que se tenha uma resposta em tempo real. Para acelerar o cálculo desta resposta se criou uma tabela verdade, utilizando-se da função `interp(x, y, n)`, com valores pré calculados de saída da função de Lambert para  $10^6$  valores de entrada espalhados logarithmicamente entre 0,001 e 1000.

Estes diagramas foram implementados no Matlab 2012b e seu código fonte pode ser conferido no Anexo B

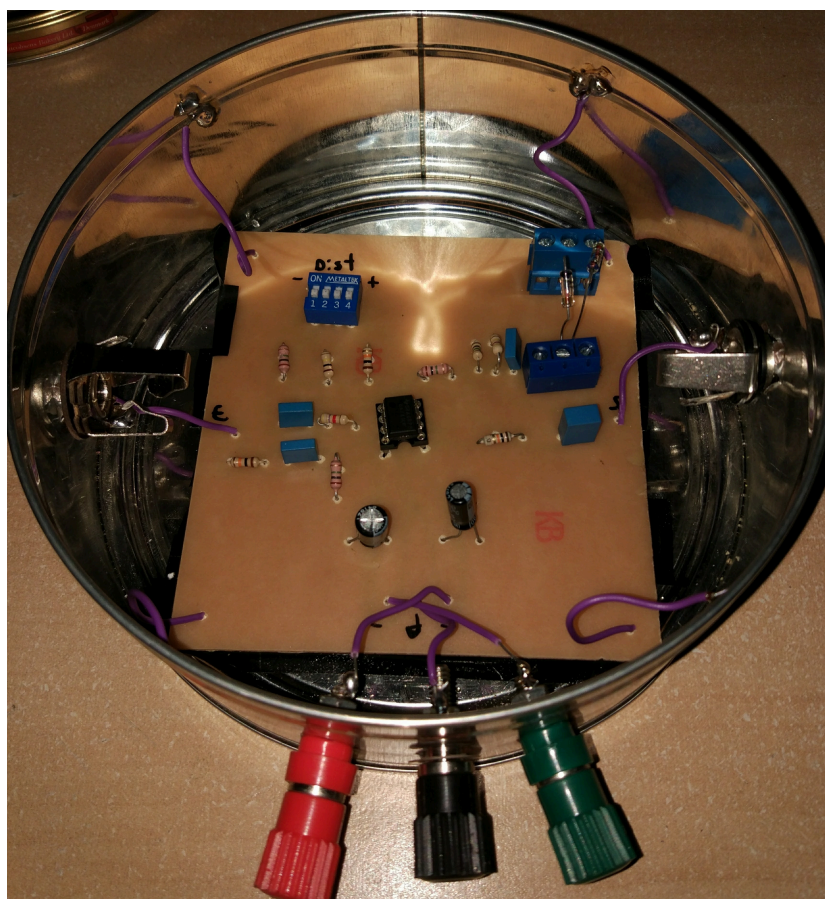
### 3.4 Circuito real construído

O circuito indicado na Figura 30 foi montado conforme indicado nas Figuras 35 e 36.

Figura 35 – Visão externa do circuito montado



Figura 36 – Visão interna do circuito montado



Foram utilizados conectores P10 como entrada e saída de sinal, pois estes são o padrão em placas de aquisição de áudio; 1 chave dip para a seleção do valor da resistência de drive, para facilitar a obtenção dos valores de  $10k\Omega$ ,  $100k\Omega$  e  $1M\Omega$ ; e a estrutura de metal que abriga o circuito foi usada como terra comum, afim de diminuir a quantidade de ruído no sinal de saída.

### 3.5 Análises feitas

Os circuitos foram excitados com senóides na nota Lá com amplitude  $200mV_{pp}$  em 8 diferentes oitavas ( $A1 = 55Hz$ ,  $A2=110Hz$ ,  $A3=220Hz$ ,  $A4=440Hz$ ,  $A5=880Hz$ ,  $A6=1760Hz$ ,  $A7=3520Hz$  e  $A8=7040Hz$ ), pois estes são os sinais que tipicamente são aplicados em circuitos de distorção de guitarra, e uma última senóide com frequência de  $1000Hz$ . Todos os sinais utilizados tem duração de 5 segundos, esse tempo foi escolhido para minimizar os efeitos transitórios e erros aleatórios na análise dos sinais de saída.

Estes sinais de entrada foram gerados utilizando o software Audacity com 16 bits de profundidade de áudio e uma frequência de amostragem de  $192kHz$ . O circuito real foi excitado pelos sinais citados acima através da placa de som do computador modelo MacBook Air 2013 capaz de gerar sons com frequência de amostragem de  $96kHz$  e sua saída foi obtida com uma placa de aquisição PreSonus Studio Live 16.4.2 capaz de amostrar sons com frequência de amostragem de  $44kHz$ .

Os sinais de saída do modelo WDF serão comparados pela sua onda no tempo e pela sua FFT às saídas dos circuitos real e simulado através do erro relativo percentual que é calculado conforme a Equação 3.5, onde  $y_{wdf}$  é o sinal de saída do modelo WDF e  $y$  o sinal de saída do modelo de referência (SPICE ou real).

$$Erro(\%) = \sqrt{\frac{(y - y_{wdf})^2}{y^2}} 100 \quad (3.5)$$

Afim de verificar os efeitos das não idealidades do amplificador operacional utilizado, um modelo SPICE com um amplificador idealizado (que possui apenas GBW não ideal) será comparado a outro com um modelo real do amplificador LM741.

Em trabalhos anteriores, como Paiva et al. (2012) e Werner et al. (2015), a comparação do modelo WDF com a simulação SPICE foi feita, já a comparação com um circuito real não foi encontrada na bibliografia.

As amostras utilizadas tem comprimento de 0,5 segundos e são suficientemente espaçadas do início das aquisições para desprezar qualquer efeito transitório. A análise de erro relativo percentual das FFTs será feita apenas na faixa de frequência de  $0Hz$  a  $22kHz$ , pois esta faixa corresponde à audição humana. Cada sinal de entrada será obtido

com o resistor de Drive usando os valores  $1M\Omega$ ,  $100k\Omega$  e  $10k\Omega$  afim de avaliar a resposta do circuito em diferentes níveis de distorção.

Outra análise feita foi sobre o tempo necessário para o cálculo da saída pela simulação SPICE e pelo modelo WDF. Tanto a simulação SPICE quanto o modelo WDF foram executados no mesmo computador, modelo MacBook Air 2013 com processador Intel Core i5 de 1,5GHz, com o objetivo de evitar diferenças no hardware utilizado.

Também foi feita uma análise qualitativa dos sinais de áudio gerados escutando-os.

## 4 Resultados e discussões

Nas próximas seções são apresentados os resultados obtidos para as análises descritas anteriormente e é feita uma discussão sobre as causas dos erros obtidos.

### 4.1 Resultados

#### 4.1.1 Comparação com simulação SPICE

As Figuras 37, 38 e 39 mostram as saídas sobrepostas no tempo do circuito SPICE simulado e do modelo WDF para um sinal de entrada de  $1000Hz$  e o erro relativo percentual entre esse dois sinais. É interessante notar que conforme a distorção aumenta (graças à diminuição no resistor de Drive) o erro entre o circuito SPICE simulado e o modelo WDF aumenta, isso pode ser explicado pela simplicidade do modelo de diodo utilizado no modelo Wave Digital Filter, que utiliza apenas os parâmetros da equação de Schockley (bem mais simples do que o modelo considerado pelo SPICE).

Figura 37 – Sinal e erro no domínio tempo entre modelo WDF e simulação SPICE para um sinal de  $1000Hz$  e resistor de Drive  $1M\Omega$

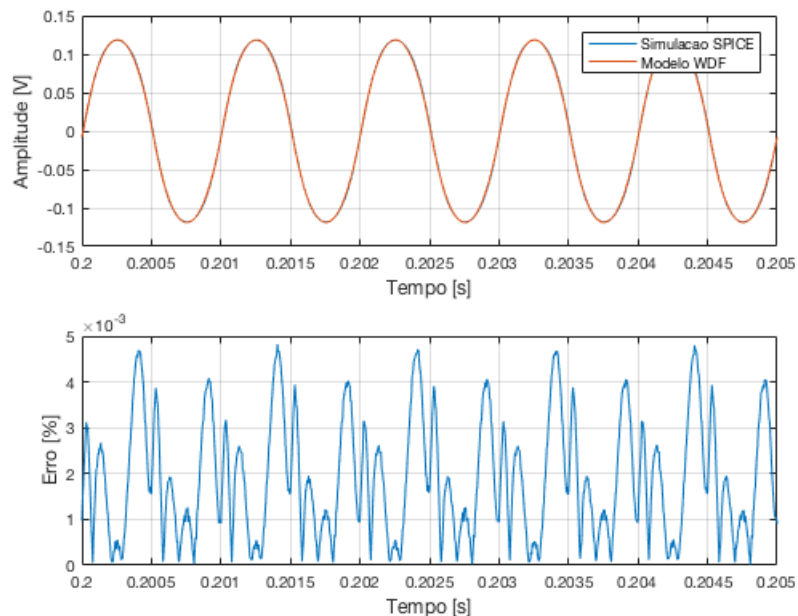


Figura 38 – Sinal e erro no domínio tempo entre modelo WDF e simulação SPICE para um sinal de  $1000Hz$  e resistor de Drive  $100k\Omega$

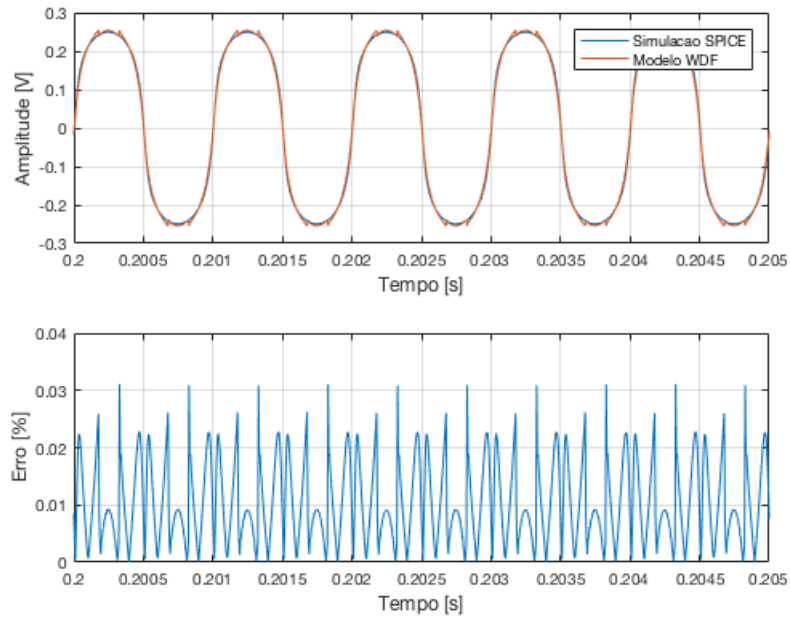
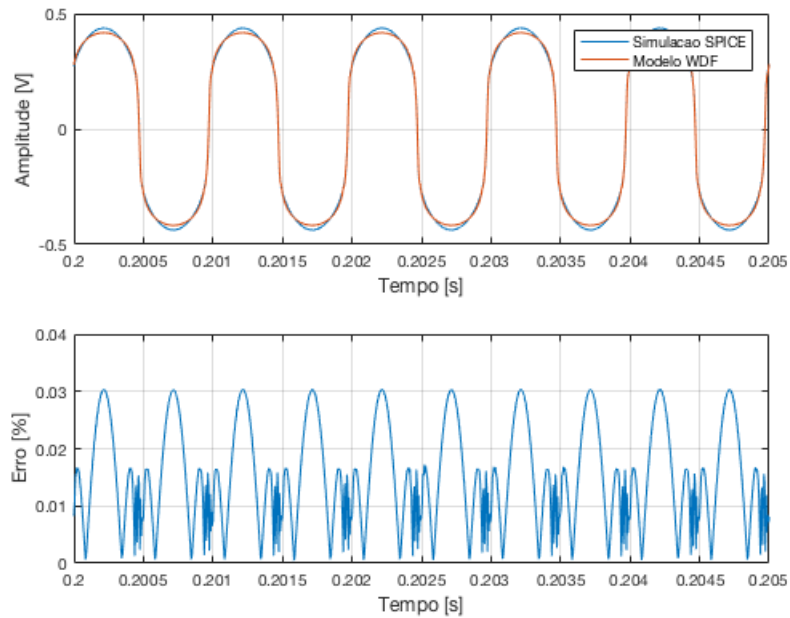


Figura 39 – Sinal e erro no domínio tempo entre modelo WDF e simulação SPICE para um sinal de  $1000Hz$  e resistor de Drive  $10k\Omega$



As Figuras 40, 41 e 42 mostram as saídas sobrepostas no tempo do circuito SPICE simulado e do modelo WDF para um sinal de entrada de  $7040Hz$  e o erro relativo percentual entre esses dois sinais. Os erros aumentam com o nível de distorção, assim como aconteceu com o sinal de entrada de  $1000Hz$ , e também é possível notar uma oscilação nos níveis

máximo e mínimo do sinal de saída do modelo WDF o que não está presente no sinal de saída do circuito SPICE, essa oscilação pode ser causada por uma não consideração da capacitância dos diodos no modelo de Schockley utilizado.

Figura 40 – Sinal e erro no domínio tempo entre modelo WDF e simulação SPICE para um sinal de  $7040Hz$  e resistor de Drive  $1M\Omega$

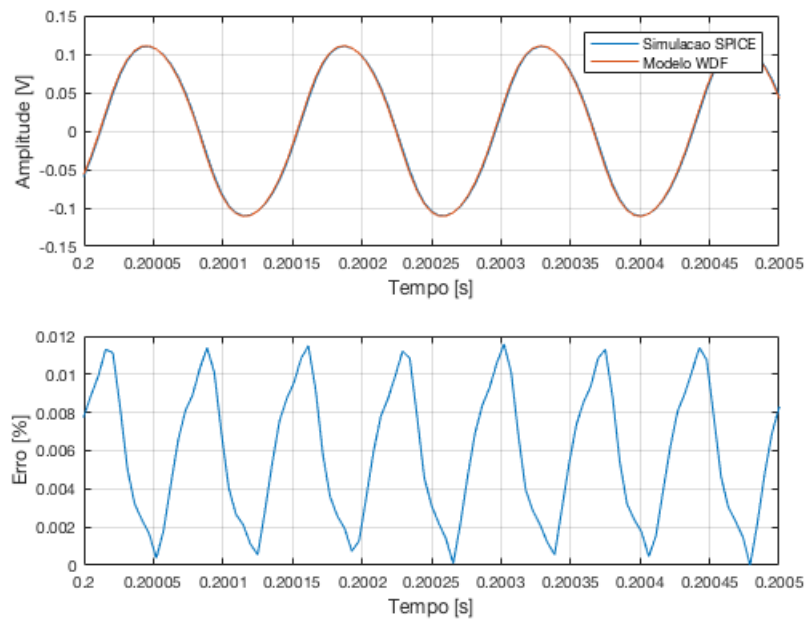


Figura 41 – Sinal e erro no domínio tempo entre modelo WDF e simulação SPICE para um sinal de  $7040Hz$  e resistor de Drive  $100k\Omega$

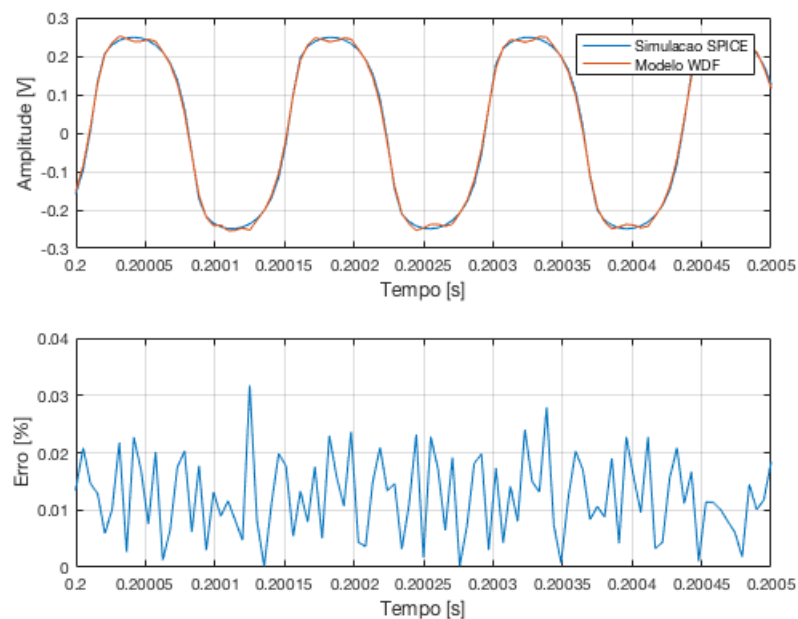
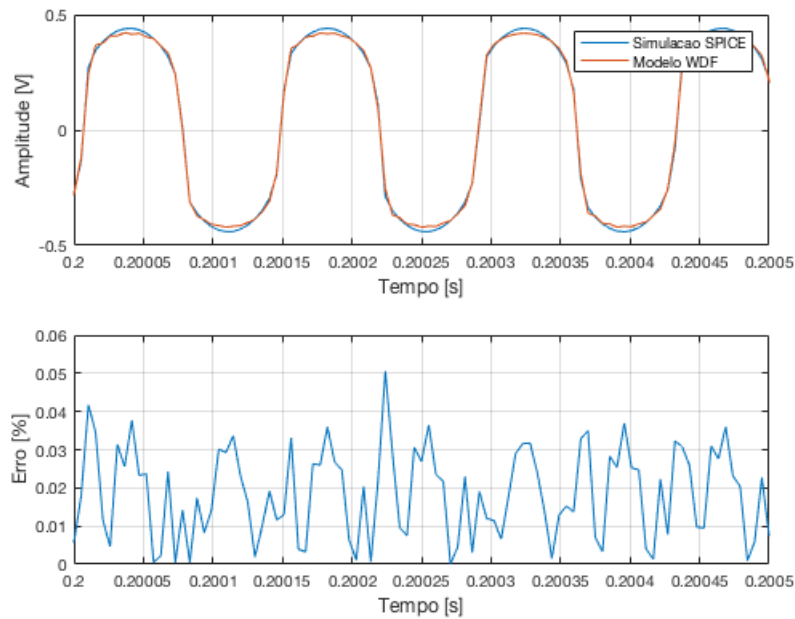


Figura 42 – Sinal e erro no domínio tempo entre modelo WDF e simulação SPICE para um sinal de  $7040Hz$  e resistor de Drive  $10k\Omega$



As Figuras 43, 44 e 45 mostram o erro relativo percentual no domínio tempo entre o circuito SPICE simulado e o modelo WDF para diferentes níveis de distorção, considerando sinais de entrada com frequências conforme descrito na Seção 3.5. Por esses resultados parece não haver grande variação do erro obtido com a mudança da frequência do sinal de entrada (uma variação de cerca de 1% na faixa de frequência escolhida), já a mudança no nível de distorção aplicado afeta o erro consideravelmente. Esse aumento do erro devido à maior distorção tem como causa o modelo simplificado do diodo no domínio W.



Figura 43 – Erro relativo percentual no tempo entre modelo WDF e simulação SPICE para diferentes frequências de entrada e resistor de drive Drive  $1M\Omega$

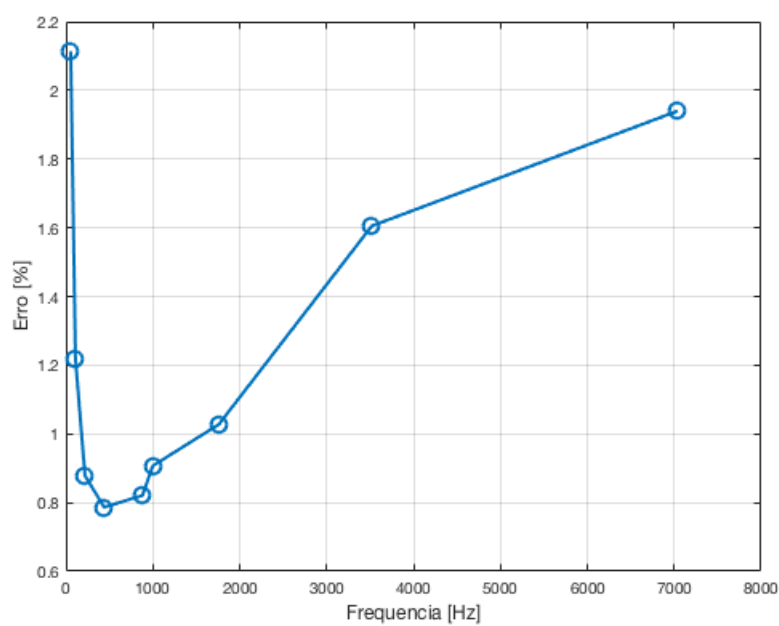


Figura 44 – Erro relativo percentual no tempo entre modelo WDF e simulação SPICE para diferentes frequências de entrada e resistor de drive Drive  $100k\Omega$

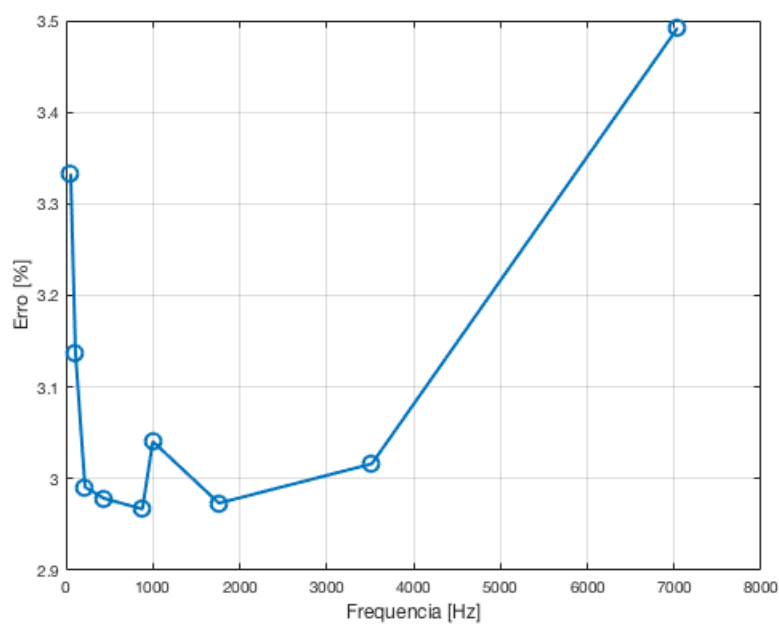
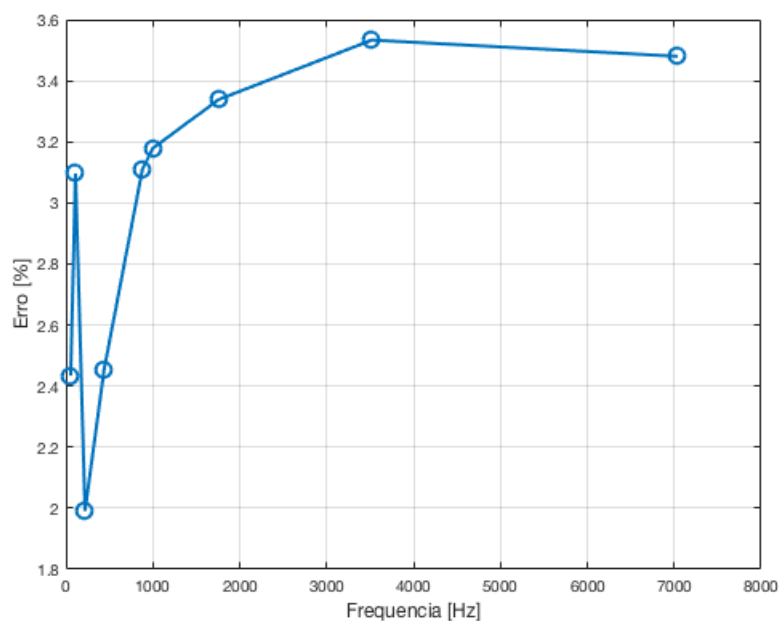


Figura 45 – Erro relativo percentual no tempo entre modelo WDF e simulação SPICE para diferentes frequências de entrada e resistor de drive Drive  $10k\Omega$



As Figuras 46, 47 e 48 mostram o erro relativo percentual no domínio frequência entre o circuito SPICE simulado e o modelo WDF para diferentes níveis de distorção, considerando sinais de entrada com frequências conforme descrito na Seção 3.5. De maneira semelhante à análise no domínio tempo, no domínio frequência o erro não parece variar consideravelmente com a frequência do sinal de entrada, mas apenas com a quantidade de distorção aplicada ao sinal de entrada.

Figura 46 – Erro relativo percentual em frequência entre modelo WDF e simulação SPICE para diferentes frequências de entrada e resistor de drive Drive  $1M\Omega$

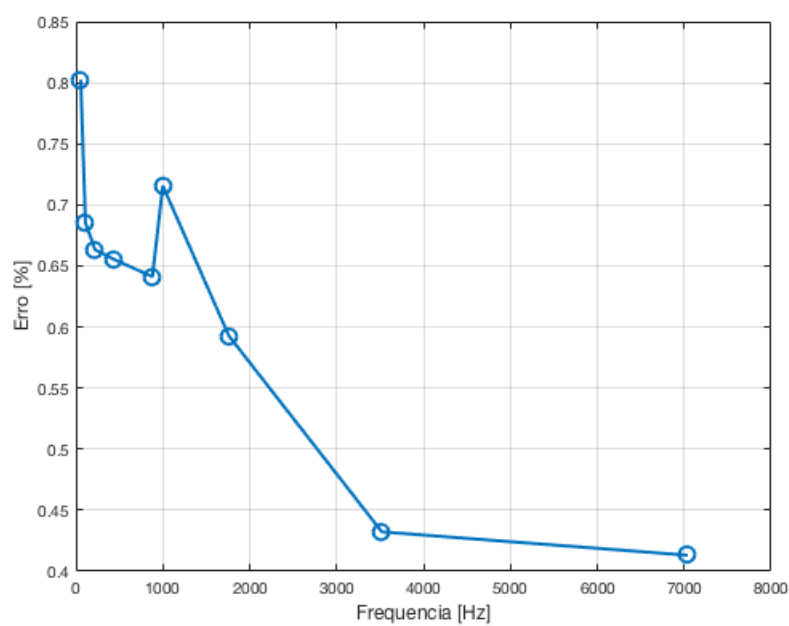


Figura 47 – Erro relativo percentual em frequência entre modelo WDF e simulação SPICE para diferentes frequências de entrada e resistor de drive Drive  $100k\Omega$

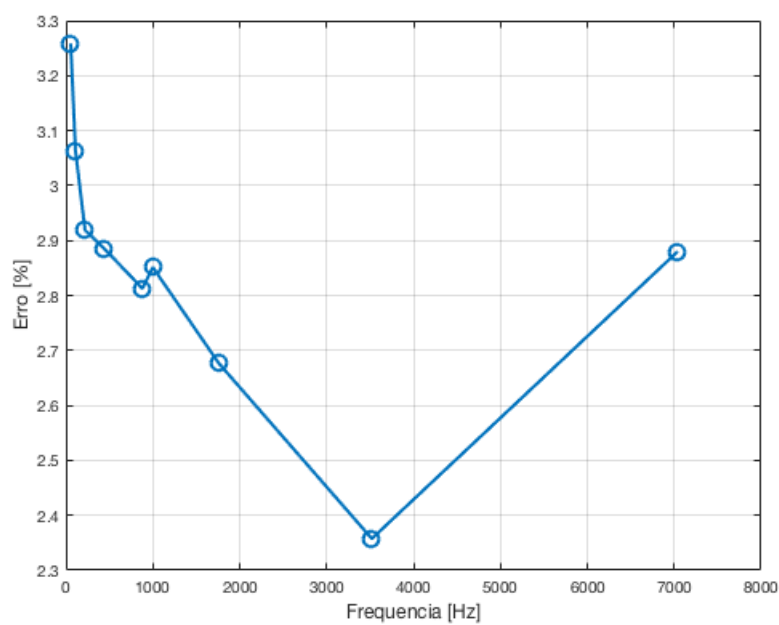
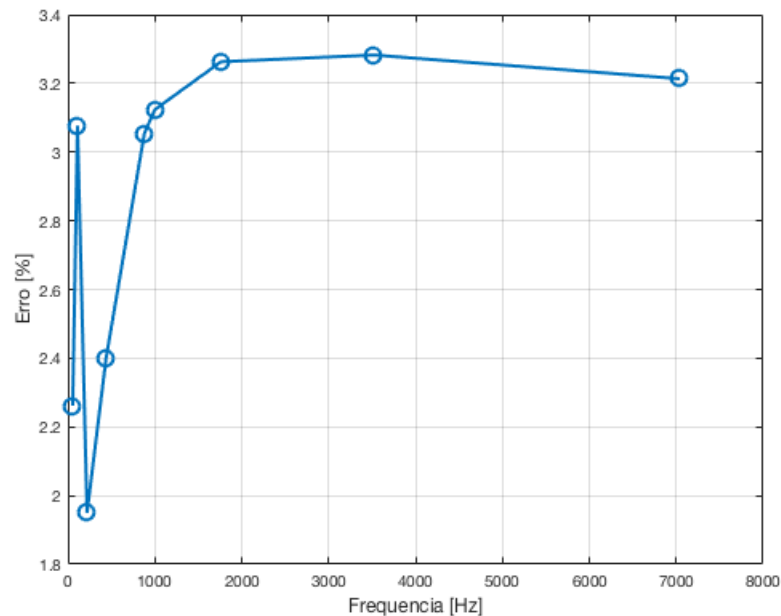


Figura 48 – Erro relativo percentual em frequência entre modelo WDF e simulação SPICE para diferentes frequências de entrada e resistor de drive Drive  $10k\Omega$



Outra comparação importante a ser feita entre o circuito SPICE simulado e o modelo WDF é o tempo necessário para obtenção das respostas dos mesmos. Enquanto o circuito em SPICE demorou 51,76 segundos para obter a saída para um seno de  $1kHz$  com duração de 5 segundos no software LTspice, o modelo WDF implementado no Matlab demorou 4,59 segundos para processar o mesmo sinal de entrada.

#### 4.1.2 Comparação entre amplificador operacional idealizado e modelo real

As Figuras 49 50 e 51 mostram o erro relativo percentual em frequência entre o circuito modelado em SPICE considerando um amplificador operacional idealizado (que possui apenas o GBW não infinito como não idealidade) e o mesmo circuito considerando um modelo de amplificador para o componente LM741.

Percebe-se nestas figuras que há uma relação entre a frequência do sinal de entrada e o erro entre os sinais de saída (o erro a dobra entre seu valor mínimo e máximo). Porém, não parece haver uma variação significativa do erro com a variação da distorção.

Figura 49 – Erro relativo percentual em frequência entre circuitos com amp op SPICE ideal e com modelo real para diferentes frequências de entrada e resistor de drive Drive  $1M\Omega$

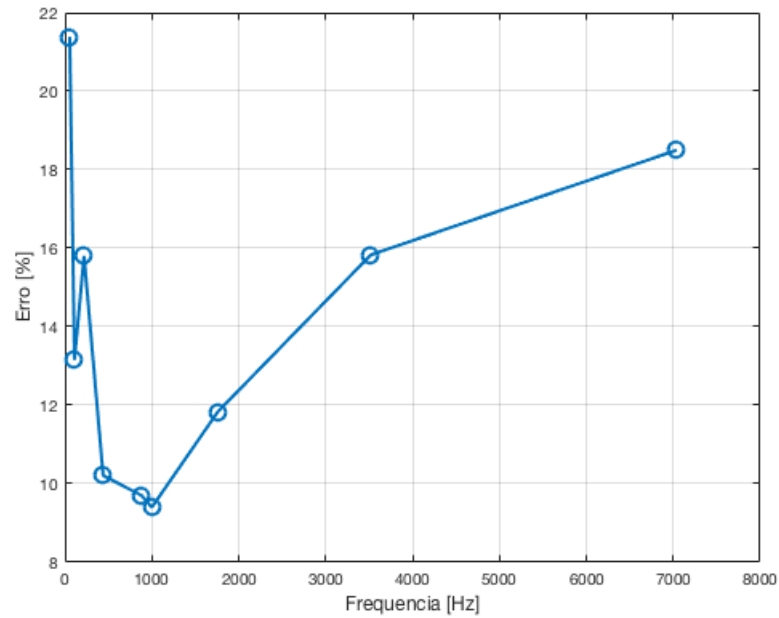


Figura 50 – Erro relativo percentual em frequência entre circuitos com amp op SPICE ideal e com modelo real para diferentes frequências de entrada e resistor de drive Drive  $100k\Omega$

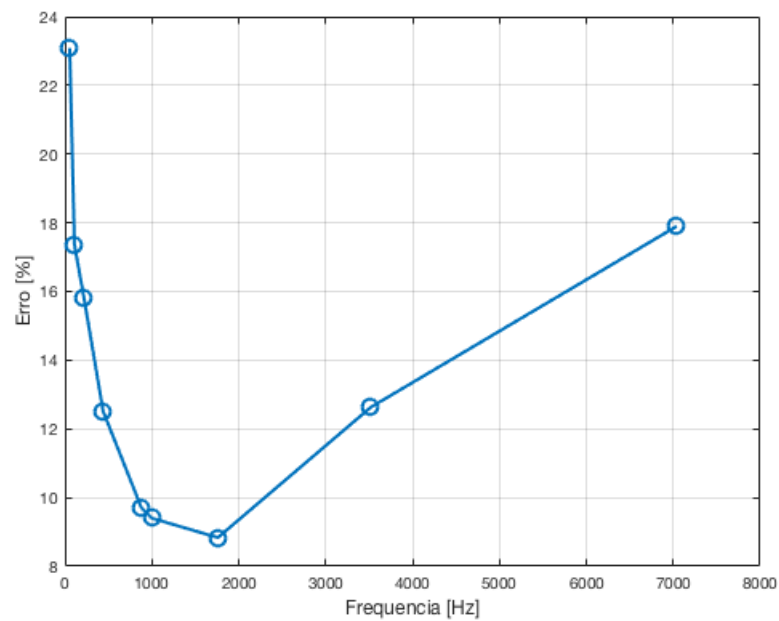
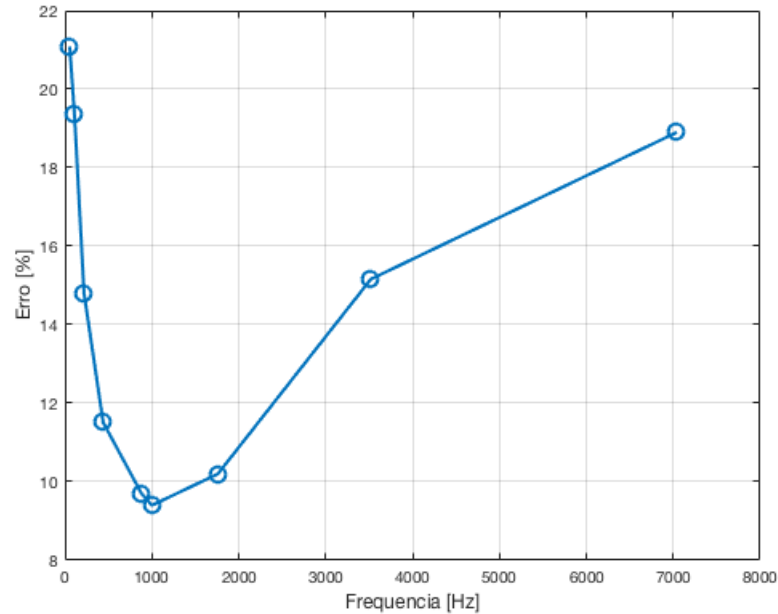


Figura 51 – Erro relativo percentual em frequência entre circuitos com amp op SPICE ideal e com modelo real para diferentes frequências de entrada e resistor de drive Drive  $10k\Omega$



### 4.1.3 Comparação com circuito real

No sinal de saída do circuito real foi observado uma alteração na fase do mesmo, algo não encontrado na resposta do modelo WDF, essa alteração na fase afeta a análise do erro relativo percentual no domínio tempo impossibilitando que seu resultado seja proporcional apenas à diferença entre as formas de onda, por isso esse circuito será avaliado apenas utilizando o erro relativo percentual no domínio frequência.

Nas Figuras 52, 53 e 54 são mostrados os erros relativos percentuais no domínio frequência entre o sinal de saída do modelo WDF e o sinal de saída obtido do circuito real para diferentes níveis de distorção, considerando sinais de entrada com frequências conforme descrito na Seção 3.5. Percebe-se que, assim como se visto na Seção 4.1.2, o erro varia conforme é alterada a frequência do sinal de entrada. Isso leva a crer que o erro é causado pelas não idealidades do amplificador operacional (como impedância de entrada não infinita, corrente de entrada não nula, ...) que são ignoradas no modelo WDF.

Figura 52 – Erro relativo percentual em frequência entre modelo WDF e circuito real para diferentes frequências de entrada e resistor de drive Drive  $1M\Omega$

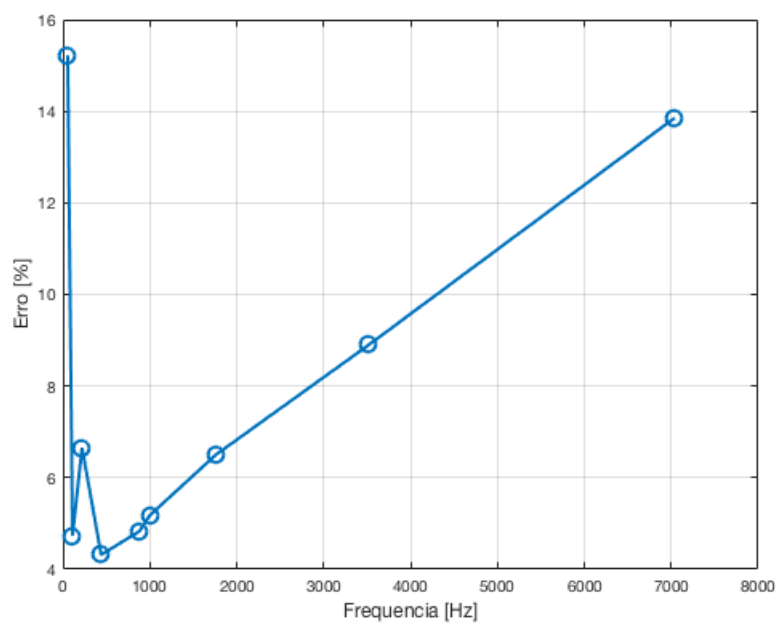


Figura 53 – Erro relativo percentual em frequência entre modelo WDF e circuito real para diferentes frequências de entrada e resistor de drive Drive  $100k\Omega$

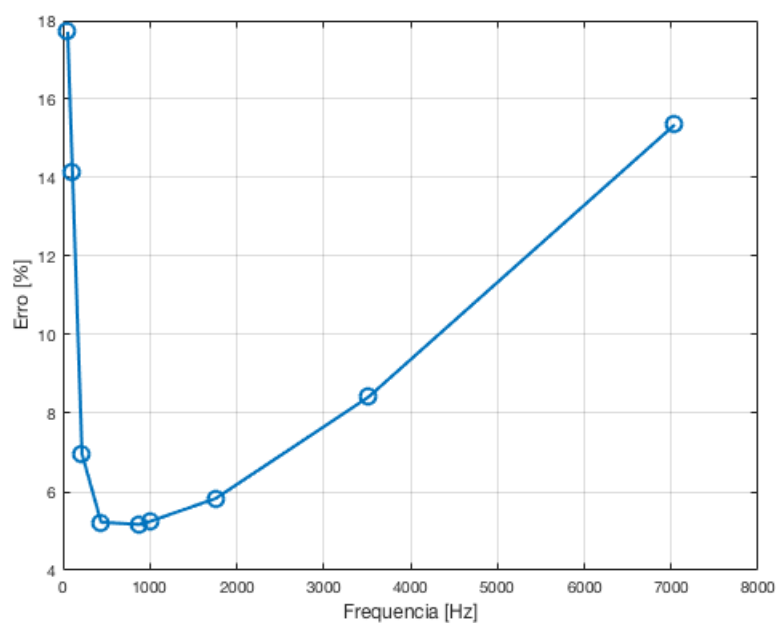
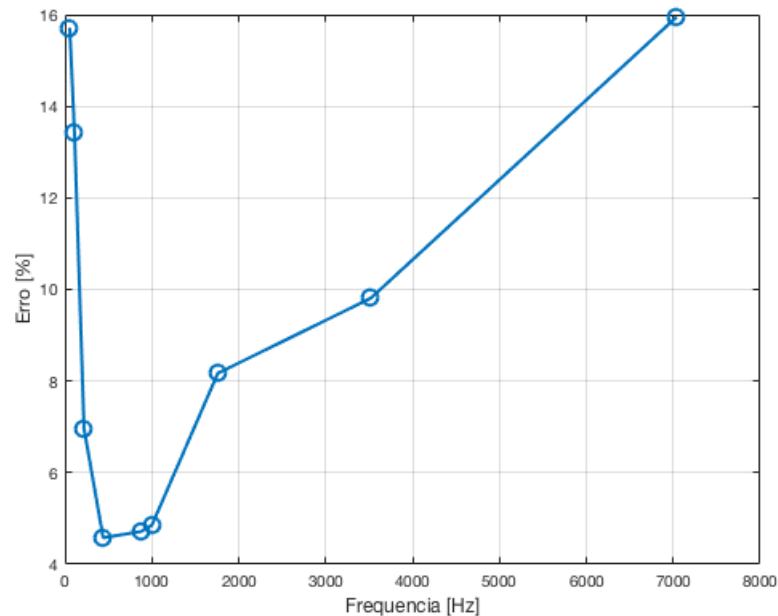


Figura 54 – Erro relativo percentual em frequência entre modelo WDF e circuito real para diferentes frequências de entrada e resistor de drive Drive  $10k\Omega$



#### 4.1.4 Análise dos áudios gerados

Escutando os sinais de saída em um primeiro momento eles parecem semelhantes, mas ao analisá-los com atenção percebe-se que o resultado do modelo WDF não é indiferenciável ao áudio gerado pelos demais métodos, pois este apresenta um ruído de alta frequência, o que o torna ruim. Caso o leitor deseje escutar alguns dos áudios gerados estes estão disponíveis em <<https://soundcloud.com/matheus-oliveira-da-silva-60993328/sets/saida-final-projeto-de-diplomacao>>

## 4.2 Discussões

Utilizando sinais senoidais em diferentes frequências como sinal de entrada, os resultados obtidos pelo método WDF para simulação de componentes não lineares mostraram-se melhores quando comparados à simulação SPICE do que em relação ao circuito real.

Quando comparado à simulação SPICE, obteve-se erros percentuais variando entre 0,8% e 3,5% no domínio tempo e entre 0,4% e 3,3% no domínio frequência. Esse erro não aparenta variar significativamente com a frequência do sinal de entrada, mas sim com a quantidade de distorção que se deseja aplicar ao mesmo. Isso indica que uma fonte de erro é o modelo de diodo utilizado no diagrama Wave Digital Filter, que é bastante simplificado quando comparado ao modelo utilizado na simulação SPICE.



Uma grande vantagem do modelo Wave Digital Filter em relação à simulação SPICE foi o tempo de computação do sinal de saída. Enquanto a simulação SPICE rodando no LTspice precisou de 51,76 segundos para obter a saída para um seno de  $1000Hz$  com duração de 5 segundos, o modelo WDF implementado no Matlab demorou 4,59 segundos para processar o mesmo sinal de entrada, isso mostra a possibilidade de utilizar modelos WDF para simulação de circuitos em tempo real.

Verificou-se uma grande variação de fase quando comparada a resposta do modelo WDF a do circuito real, o que tornou não interessante a análise de erro relativo percentual no tempo, já que a maior parte deste erro seria causada pela diferença de fase e não pela forma de onda dos sinais. No domínio da frequência o erro relativo percentual variou entre 4,5% e 18% e sendo relacionada com a frequência de entrada. Comparando esse erro com a análise de diferentes modelos de amplificador na simulação SPICE, percebe-se que as não idealidades do amplificador operacional real (como impedância de entrada não infinita e corrente de entrada não nula) afetaram a resposta do sistema real e o fato de o modelo WDF não simular essas não idealidades é um erro deste.

Quando analisados qualitativamente, os sinais gerados pelo modelo WDF possuem um ruído em alta frequência não presente nos áudios gerados pelos demais métodos. Como é possível diferenciar o modelo WDF dos demais, esse resultado é pior que o esperado (não ser possível distinguir entre os áudios).

## 5 Conclusões

O objetivo deste trabalho foi estudar e implementar o método de simulação de circuitos Wave Digital Filter aplicando-o a um circuito de distorção de áudio. As equações que regem componentes e conexões no domínio  $W$  foram obtidos algebricamente e foi feita uma revisão da literatura sobre o assunto.

O diagrama WDF foi desenvolvido utilizando os modelos de diodo e amplificador operacional desenvolvidos por Paiva et al. (2012). A resposta deste diagrama foi comparada com a resposta do circuito simulado utilizando SPICE e com a resposta de um circuito real construído utilizando como sinal de entrada senóides de diferentes frequências.

Os resultados obtidos através do método WDF foram satisfatórios em comparação à simulação SPICE, apresentando erro percentual máximo de 3,5% no domínio tempo e 3,3% no domínio frequência na faixa de frequências de entrada utilizada. Já na comparação com o circuito real os resultados não foram satisfatórios com um erro de fase que impossibilitou a análise no domínio tempo e um erro máximo de 18% no domínio frequência.

Percebeu-se que as maiores fontes de erro foram os modelos de diodo e amplificador operacional utilizados, pois estes representam componentes ideais que descartam imperfeições existentes nos componentes reais.

Outro resultado interessante é o tempo necessário para obtenção de uma resposta, a simulação SPICE demorou 10 vezes o tempo gasto pelo diagrama WDF para calcular a resposta de saída para um mesmo sinal de entrada.

Como trabalho futuro sugere-se o estudo de modelos mais complexos para amplificadores operacionais e diodos no domínio  $W$ , pois estes se mostraram a maior fonte de erro no modelo criado. Outro estudo interessante a ser feito é a implementação deste mesmo algoritmo em uma linguagem de programação de mais baixo nível afim de avaliar mais a fundo a possibilidade de utilizar modelos WDF para simulações com resposta em tempo real.

## Referências Bibliográficas

- ADANCHIK, V. S. *Binary Trees*. 2009. Disponível em: <<https://www.cs.cmu.edu/~adamchik/15-121/lectures/Trees/trees.html>>. Citado na página 41.
- BOGASON, O. *Wave Digital Notebook*. 2017. Disponível em: <[https://github.com/multivac61/wave\\_digital\\_notebook/blob/master/WDFs\\_in\\_circuit\\_emulation.ipynb](https://github.com/multivac61/wave_digital_notebook/blob/master/WDFs_in_circuit_emulation.ipynb)>. Citado 9 vezes nas páginas 19, 20, 21, 22, 23, 24, 25, 26 e 27.
- BOYLESTAD, R. L.; NASHELSKY, L.; LI, L. *Electronic devices and circuit theory*. [S.l.]: Prentice Hall Englewood Cliffs, NJ, 2002. v. 11. Citado na página 37.
- CORLESS, R. M. et al. On the lambertw function. *Advances in Computational Mathematics*, v. 5, n. 1, p. 329–359, Dec 1996. ISSN 1572-9044. Disponível em: <<https://doi.org/10.1007/BF02124750>>. Citado na página 36.
- FERREIRA, F. K. *Modelagem de sistemas de áudio não lineares a partir do método da varredura senoidal*. 2016. Citado na página 15.
- FETTWEIS, A. Wave digital filters: Theory and practice. v. 74, p. 270 – 327, 03 1986. Citado 4 vezes nas páginas 15, 16, 17 e 39.
- HAMM, R. O. Tubes versus transistors-is there an audible difference. *Journal of the audio engineering society*, Audio Engineering Society, v. 21, n. 4, p. 267–273, 1973. Citado na página 15.
- HAYKIN, S. S.; VEEN, B. V. *Signals and systems*. 2nd ed. ed. New York: Wiley, 2003. ISBN 0471164747 (cloth : alk. paper). Disponível em: <<http://www.loc.gov/catdir/description/wiley0310/2002027040.html>>. Citado na página 15.
- IDA, N. Reflection, transmission, and scattering of waves. In: \_\_\_\_\_. *Microwave NDT*. Dordrecht: Springer Netherlands, 1992. p. 103–151. ISBN 978-94-011-2739-4. Disponível em: <[https://doi.org/10.1007/978-94-011-2739-4\\_4](https://doi.org/10.1007/978-94-011-2739-4_4)>. Citado na página 18.
- KUBIN, G. Wave digital filters: Voltage, current, or power waves? In: *ICASSP '85. IEEE International Conference on Acoustics, Speech, and Signal Processing*. [S.l.: s.n.], 1985. v. 10, p. 69–72. Citado na página 19.
- MEERKOTTER, K.; SCHOLZ, R. Digital simulation of nonlinear circuits by wave digital filter principles. In: *IEEE International Symposium on Circuits and Systems*. [S.l.: s.n.], 1989. p. 720–723 vol.1. Citado na página 15.
- OPPENHEIM, A.; WILLSKY, A.; NAWAB, S. *Signals and Systems*. Prentice Hall, 1997. (Prentice-Hall signal processing series). ISBN 9780138147570. Disponível em: <<https://books.google.com.br/books?id=LwQqAQAAMAAJ>>. Citado 2 vezes nas páginas 15 e 21.
- PAIVA, R. C. D. et al. Emulation of operational amplifiers and diodes in audio distortion circuits. *IEEE Transactions on Circuits and Systems II: Express Briefs*, v. 59, n. 10, p. 688–692, Oct 2012. ISSN 1549-7747. Citado 8 vezes nas páginas 16, 34, 36, 37, 38, 39, 49 e 64.

- POPADIC, M.; LORITO, G.; NANVER, L. K. Analytical model of i-v characteristics of arbitrarily shallow p-n junctions. *IEEE Transactions on Electron Devices*, v. 56, n. 1, p. 116–125, Jan 2009. ISSN 0018-9383. Citado na página 35.
- SEDRA, A. S.; SMITH, K. C. *Microelectronic Circuits*. fifth. [S.l.]: Oxford University Press, 2004. Citado na página 34.
- TEXASINSTRUMENTS. *LM741 Datasheet*. 2018. Disponível em: <<http://www.ti.com/product/LM741>>. Citado na página 44.
- VEBERIC, D. Having fun with lambert w(x) function. *CoRR*, abs/1003.1628, 2010. Disponível em: <<http://arxiv.org/abs/1003.1628>>. Citado na página 36.
- WAMPLER, B. *MXR Distortion Plus Mods*. 2008. Disponível em: <<https://www.premierguitar.com/articles/mxr-distortion-plus-mods-1>>. Citado na página 43.
- WERNER, K. J. et al. Wave digital filter modeling of circuits with operational amplifiers. In: *2016 24th European Signal Processing Conference (EUSIPCO)*. [S.l.: s.n.], 2016. p. 1033–1037. Citado na página 37.
- WERNER, K. J. et al. An improved and generalized diode clipper model for wave digital filters. In: *Audio Engineering Society Convention 139*. [s.n.], 2015. Disponível em: <<http://www.aes.org/e-lib/browse.cfm?elib=17918>>. Citado 5 vezes nas páginas 34, 35, 36, 37 e 49.
- WERNER, K. J.; SMITH, J. O. An energetic interpretation of nonlinear wave digital filter lookup table error (invited paper). In: *2015 International Symposium on Signals, Circuits and Systems (ISSCS)*. [S.l.: s.n.], 2015. p. 1–4. Citado na página 36.
- YEH, D. *Tutorial on Wave Digital Filters*. 2008. Tutorial. Citado 2 vezes nas páginas 19 e 27.
- YEH, D.; SMITH, J. Simulating guitar distortion circuits using wave digital and nonlinear state-space formulations. 09 2008. Citado 5 vezes nas páginas 16, 17, 19, 24 e 27.
- ZÖLZER, U.; AMATRIAIN, X. *DAFX: digital audio effects*. Chichester: Wiley, 2002. ISBN 0471490784. Disponível em: <<http://www.loc.gov/catdir/description/wiley036/2002280336.html>>. Citado na página 15.

# Anexos

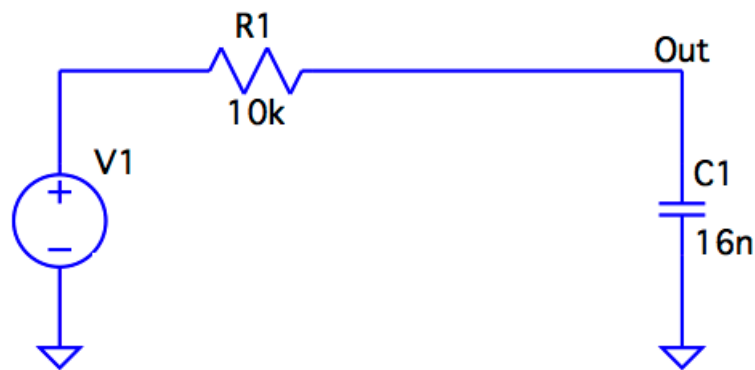
# ANEXO A – Exemplos de circuitos simples em WDF

Neste anexo serão dados como exemplo a resolução de dois circuitos simples com o objetivo de facilitar a compreensão do método de simulação WDF.

## A.0.1 Circuito RC série

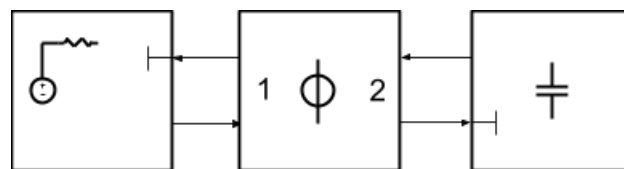
O primeiro circuito a ser modelado é um RC série, conforme o descrito na Figura 55.

Figura 55 – Circuito RC série de exemplo



O primeiro passo para a simulação deste circuito em WDF é a modelagem de seus componentes no domínio W. Junta-se a fonte de tensão e a resistência em um modelo, o capacitor em outro e estes são interligados por um conector série, conforme pode ser visto na Figura 56.

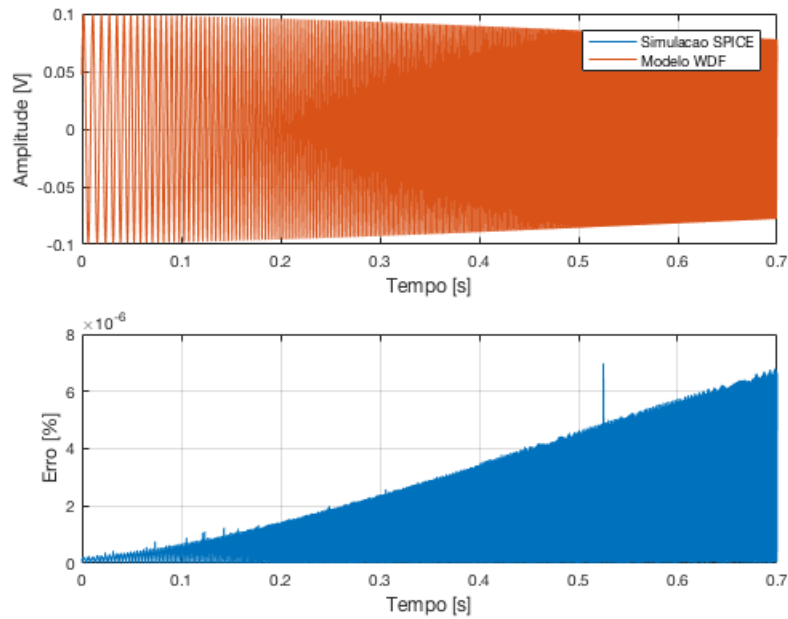
Figura 56 – Diagrama WDF para circuito RC série



Se define então as resistências de porta para cada modelo. Conforme descrito na Seção 2.1.2 para um resistor em série com uma fonte de tensão se utiliza a impedância do resistor como resistência de porta e para um capacitor a resistência de porta é dada por  $\frac{1}{2f_s C}$ . Tendo os valores de resistência de porta para todos os componentes conectados à conexão série é possível calcular os fatores  $\gamma$  que serão utilizados.

Faz-se então um loop com o tamanho do sinal de entrada para que este seja propagado pelas conexões de acordo com as relações descritas na seção 2.1.3. A Figura 57 mostra a saída para este modelo WDF sobreposta à simulação SPICE do mesmo circuito, além do erro percentual entre esses dois sinais, para uma entrada chirp com frequência variando linearmente entre  $1Hz$  e  $1000Hz$  e amplitude constante de 0,2 pico a pico.

Figura 57 – Comparação entre SPICE e WDF para circuito RC série



Segue abaixo o código Matlab criado para a simulação deste circuito.

```
% Read input file with signal
[y fs] = audioread('Chirp.wav');
N = length(y);
Vin = y;

% Array of points, time and frequency for output plot
n=0:N-1;
t=n*ts;

% Impedance of resistor in series with voltage source
Rv = 10e3;

% Impedance of capacitor
C = 16e-9;
Rc = 1/(2*fs*C);

% Precalculates gamma to simplify logic
l2 = 2*Rc/(Rc+Rv);
```

```
% Initialize vectors
Clc = zeros(1,N+1);
B2 = zeros(1,N);
A2 = zeros(1,N);

% Iterates over input signal length
for i=1:N
%   Input to series conector port 1 from voltage source
    A1 = Vin(i);

%   Input to series conector port 2 from capacitor charge
    A2(i) = Clc(i);

%   Output to port 2 according to all ports inputs
    B2(i) = A2(i) - l2*(A2(i)+A1);

%   Updates capacitor charge for next iteration
    Clc(i+1) = B2(i);
end

% Calculates output voltage over the capacitor
Vc = (B2+A2)/2;

% Plots input and output voltages
plot(t,Vin,t,Vc);
grid
legend('Vin', 'Vc');

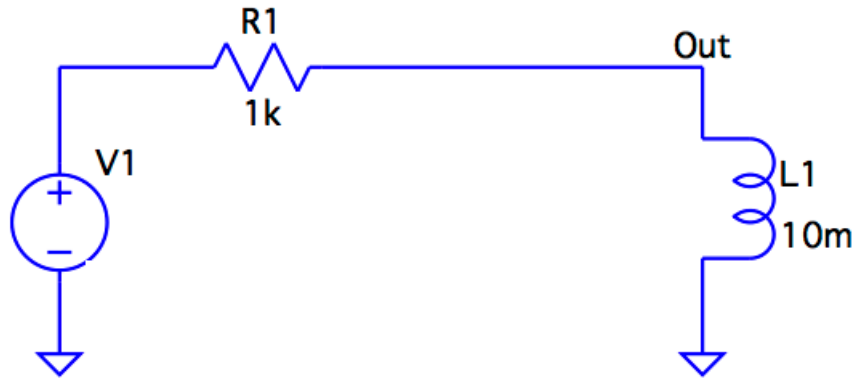
% Writes output file with result
audiowrite('RcSerieMat.wav',Vc,fs,'BitsPerSample',32);
```

## A.0.2 Circuito RL série

O próximo circuito a ser modelado é um RL série, conforme o descrito na Figura 58.

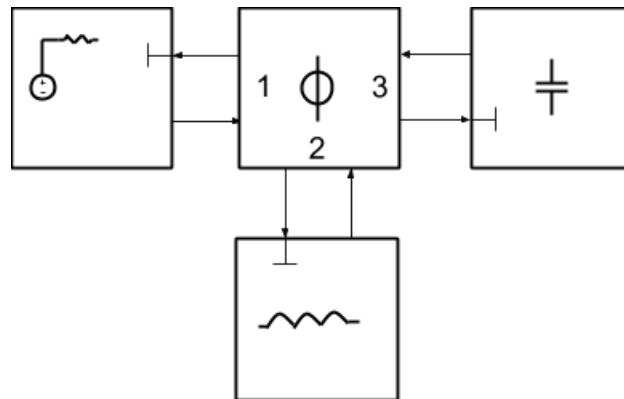


Figura 58 – Circuito RL série de exemplo



O primeiro passo para a simulação deste circuito em WDF é a modelagem de seus componentes no domínio W. Junta-se a fonte de tensão e a resistência em um modelo, o indutor em outro e estes são interligados por um conector série, conforme pode ser visto na Figura 59.

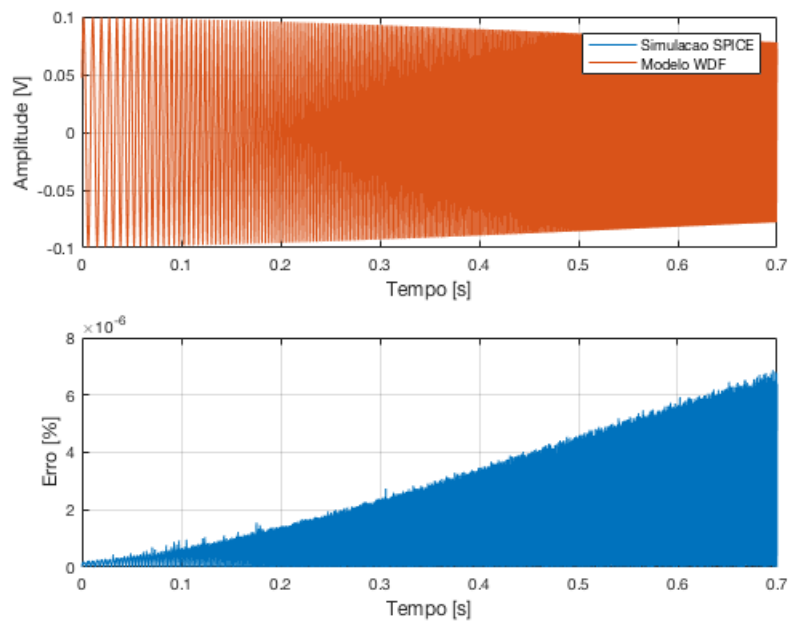
Figura 59 – Diagrama WDF para circuito RL série



Se define então as resistências de porta para cada modelo. Conforme descrito na Seção 2.1.2 para um resistor em série com uma fonte de tensão se utiliza a impedância do resistor como resistência de porta e para um indutor a resistência de porta é dada por  $2f_s C$ . Tendo os valores de resistência de porta para todos os componentes conectados à conexão série é possível calcular os fatores  $\gamma$  que serão utilizados.

Faz-se então um loop com o tamanho do sinal de entrada para que este seja propagado pelas conexões de acordo com as relações descritas na seção 2.1.3. A Figura 60 mostra a saída para este modelo WDF sobreposta à simulação SPICE do mesmo circuito, além do erro percentual entre esses dois sinais, para uma entrada chirp com frequência variando linearmente entre  $1Hz$  e  $1000Hz$  e amplitude constante de 0,2 pico a pico.

Figura 60 – Comparação entre SPICE e WDF para circuito RL série



Segue abaixo o código Matlab criado para a simulação deste circuito.

```
% Read input file with signal
[y fs] = audioread('Chirp.wav');
N = length(y);
Vin = y

% Array of time for output plot
n=0:N-1;
t=n*ts;

% Impedance of resistor in series with voltage source
Rv = 10e3;

% Impedance of capacitor
C = 16e-9;
Rc = 1/(2*fs*C);

% Impedance of inductor
L = 1e-6;
Rl = 2*fs*L;

% Precalculates gammas to simplify logic
l2 = 2*Rl/(Rc+Rv+Rl);
l3 = 2*Rc/(Rc+Rv+Rl);
```

```

% Initialize vectors
L1c = zeros(1,N+1);
C1c = zeros(1,N+1);
B3 = zeros(1,N);
A3 = zeros(1,N);

% Iterates over input signal length
for i=1:N
%   Input to series conector port 1 from voltage source
    A1 = Vin(i);

%   Input to series conector port 2 from inductor charge
    A2 = -L1c(i);

%   Input to series conector port 2 from capacitor charge
    A3(i) = C1c(i);

%   Output to port 2 according to all ports inputs
    B2 = A2 - l2*(A1+A2+A3(i));

%   Updates inductor charge for next iteration
    L1c(i+1) = B2;

%   Output to port 3 according to all ports inputs
    B3(i) = A3(i) - l3*(A1+A2+A3(i));

%   Updates capacitor charge for next iteration
    C1c(i+1) = B3(i);
end

% Calculates output voltage over the capacitor
Vc = (B3+A3)/2;

% Plots input and output voltages
plot(t,Vin,t,Vc);
grid
legend('Vin','Vc');

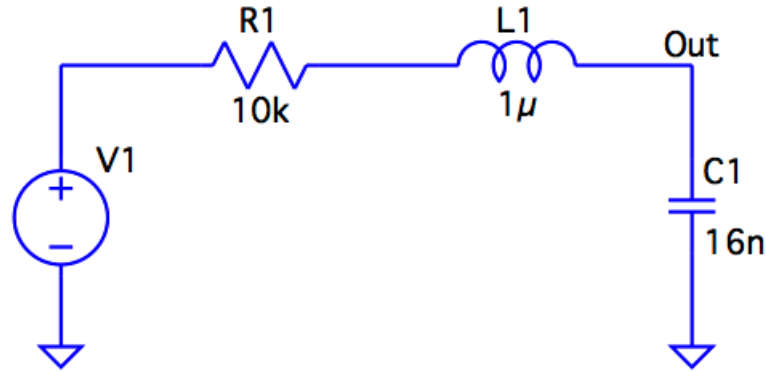
% Writes output file with result
audiowrite('RlcSerieMat.wav',Vc,fs,'BitsPerSample',32);

```

### A.0.3 Circuito RLC série

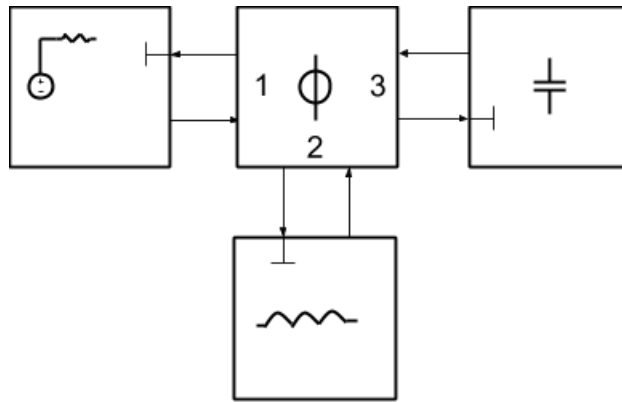
Também foi simulado como exemplo um circuito RLC série para verificar o funcionamento de indutores no domínio W. O circuito base utilizado está indicado na Figura 61.

Figura 61 – Circuito RLC série de exemplo



Para simular este circuito é necessária a modelagem de seus componentes no domínio W. Novamente, por simplicidade, a fonte de tensão é unida a um resistor série em um modelo único e o capacitor e indutor são modelados de acordo com o indicado na Seção 2.1.2. Estes modelos são interligados por um conector série de maneira análoga ao circuito simulado dando origem ao diagrama indicado na Figura 62.

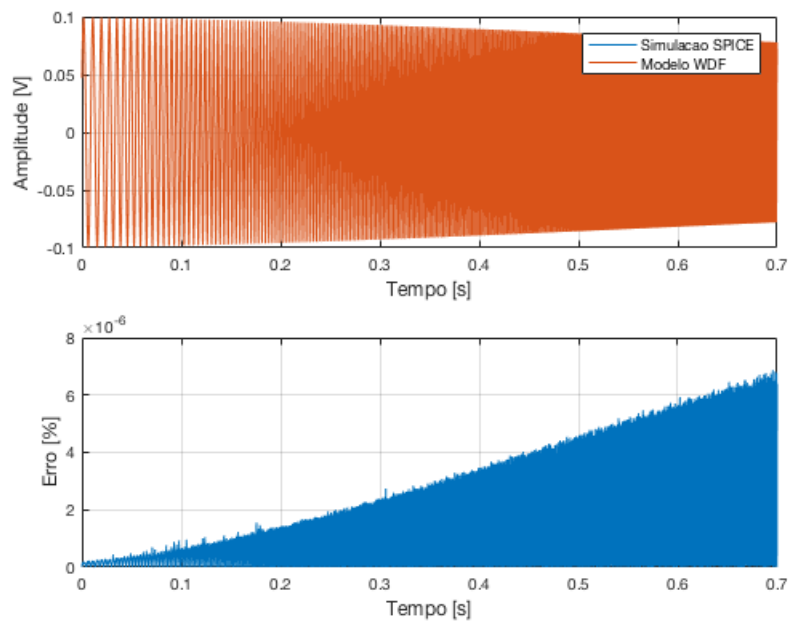
Figura 62 – Diagrama WDF para circuito RLC série



O próximo passo é definir as resistências de porta para cada modelo. Para um resistor em série com uma fonte de tensão se utiliza a impedância do resistor como resistência de porta, para um capacitor a resistência de porta é dada por  $\frac{1}{2f_s C}$  e para um indutor  $2f_s L$ . Tendo os valores de resistência de porta para todos os componentes conectados à conexão série é possível calcular os fatores  $\gamma$  que serão utilizados.

É necessário então um loop com o tamanho do sinal de entrada para que este seja propagado pelas conexões de acordo com as relações descritas na seção 2.1.3. A Figura 63 mostra a saída para este modelo WDF sobreposta à simulação SPICE do mesmo circuito, além do erro percentual entre esses dois sinais, para uma entrada chirp com frequência variando linearmente entre  $1Hz$  e  $1000Hz$  e amplitude constante de 0,2 pico a pico.

Figura 63 – Comparação entre SPICE e WDF para circuito RLC série



Segue abaixo o código Matlab criado para a simulação deste circuito.

```
% Read input file with signal
[y fs] = audioread('Chirp.wav');
N = length(y);
Vin = y

% Array of time for output plot
n=0:N-1;
t=n*ts;

% Impedance of resistor in series with voltage source
Rv = 10e3;

% Impedance of capacitor
C = 16e-9;
Rc = 1/(2*fs*C);

% Impedance of inductor
L = 1e-6;
Rl = 2*fs*L;

% Precalculates gammas to simplify logic
l2 = 2*Rl/(Rc+Rv+Rl);
l3 = 2*Rc/(Rc+Rv+Rl);
```

```
% Initialize vectors
L1c = zeros(1,N+1);
C1c = zeros(1,N+1);
B3 = zeros(1,N);
A3 = zeros(1,N);

% Iterates over input signal lenght
for i=1:N
%   Input to series conector port 1 from voltage source
    A1 = Vin(i);

%   Input to series conector port 2 from inductor charge
    A2 = -L1c(i);

%   Input to series conector port 2 from capacitor charge
    A3(i) = C1c(i);

%   Output to port 2 according to all ports inputs
    B2 = A2 - l2*(A1+A2+A3(i));

%   Updates inductor charge for next iteration
    L1c(i+1) = B2;

%   Output to port 3 according to all ports inputs
    B3(i) = A3(i) - l3*(A1+A2+A3(i));

%   Updates capacitor charge for next iteration
    C1c(i+1) = B3(i);
end

% Calculates output voltage over the capacitor
Vc = (B3+A3)/2;

% Plots input and output voltages
plot(t,Vin,t,Vc);
grid
legend('Vin','Vc');

% Writes output file with result
audiowrite('RlcSerieMat.wav',Vc,fs,'BitsPerSample',32);
```

## ANEXO B – Função em Matlab para o modelo Wave Digital Filter

```

function Vout = MXRDistPlusNovo(y,fs,Drive)
% This function calculates the output of the circuit based on the MXR
% Distortion + effects pedal using a Wave Digital Filter model.
%
% Input parameters
%   y           - Input signal to be processed
%   fs          - Sampling frequency of the input signal y
%   Drive       - Resistance assigned to the Drive control potentiometer

% Calculates the length of the input signal
Vin = y;
N = length(Vin);

% Limits the values which can be chosen for the Drive resistor
if Drive > 1e6
    Drive = 1e6;
elseif Drive < 0
    Drive = 0;
end

%%
% Calculates the voltage in the non inverting output of the amp op

% Input signal definition
V = Vin;

% Components definitions
R1 = 10e3;
C1 = 0.01e-6;
Rc1 = 1/(2*fs*C1);
R2 = 1e6;

% Initializes the capacitor charge and output waves
C1c = zeros (1,N+1);
As13 = zeros (1,N);
Bs13 = zeros (1,N);

% Port resistances and scattering parameter of series conector 1
Rs11 = R1;

```

```

Rs12 = Rc1;
Rs13 = R2;
Ls11 = 2 * Rs11 / (Rs11 + Rs12 + Rs13);
Ls12 = 2 * Rs12 / (Rs11 + Rs12 + Rs13);
Ls13 = 2 * Rs13 / (Rs11 + Rs12 + Rs13);

% Iterates for input signal samples
for i=1:N
    % Inputs to series conector 1
    As11 = V(i);
    As12 = Clc(i);
    As13(i) = 0;

    % Output from series conector 1 to resistor R1 (irrelevant)
    Bs11 = As11 - Ls11 * (As11 + As12 + As13(i));

    % Output from series conector 1 to capacitor C1
    Bs12 = As12 - Ls12 * (As11 + As12 + As13(i));

    % Update the capacitor C1 charge for next cycle
    Clc(i+1) = Bs12;

    % Output from series conector 1 to resistor R2
    Bs13(i) = As13(i) - Ls13 * (As11 + As12 + As13(i));

end

% Calculates output voltage
Vout1 = (Bs13+As13)/2;

% % Plots for debugging
% figure(1)
% plot(t,Vout1,t,V);
% legend('Vout','Vin');
% grid

%%
% Calculates the current over the inverting input

% Input signal definition
V = Vout1;

% Definition of the components
R3 = 4.7e3;
C2 = 0.047e-6;
Rc2 = 1/(2*fs*C2);

```



```
Drive = Drive; %Variable resistor

% Initializes the capacitor charge and output waves
C2c = zeros (1,N+1);
As23 = zeros (1,N);
Bs23 = zeros (1,N);

% Port resistances and scattering parameter of series conector 1
Rs21 = R3;
Rs22 = Rc2;
Rs23 = Drive;
Ls21 = 2 * Rs21 / (Rs21 + Rs22 + Rs23);
Ls22 = 2 * Rs22 / (Rs21 + Rs22 + Rs23);
Ls23 = 2 * Rs23 / (Rs21 + Rs22 + Rs23);

% Iterates for input signal samples
for i=1:N
    % Inputs to series conector 1
    As21 = V(i);
    As22 = C2c(i);
    As23 = 0;

    % Output from series conector 2 to resistor R3 (irrelevant)
    Bs21 = As21 - Ls21 * (As21 + As22 + As23(i));

    % Output from series conector 2 to capacitor C2
    Bs22 = As22 - Ls22 * (As21 + As22 + As23(i));

    % Update the capacitor C2 charge for next cycle
    C2c(i+1) = Bs22;

    % Output from series conector 2 to Drive variable resistor
    Bs23(i) = As23(i) - Ls23 * (As21 + As22 + As23(i));
end

% Calculates output voltage
Iout = (Bs23-As23)/(2*Drive);

% % Plots for debugging
% figure(2)
% plot(t,Iout*1e6,t,V);
% legend('Iout*1e6','Vin');
% grid
```

```
%%
% Calculates the voltage over the realimentation

% Input signal definition
I = Iout;

% Definition of the components
R4d2 = 500e3;

% Initializes the capacitor charge and output waves
As22 = zeros (1,N);
Bs22 = zeros (1,N);
Ap2 = zeros (1,N);
Bp2 = zeros (1,N);

% Port resistances and scattering parameter of parallel conector
Rp11 = R4d2;
Gp11 = 1/Rp11;
Rp12 = R4d2;
Gp12 = 1/Rp12;
Lp11 = 2 * Gp1 / (Gp1 + Gp2);
Lp12 = 2 * Gp2 / (Gp1 + Gp2);

% Iterates for input signal samples
for i=1:N
%   Inputs to parallel conector 1
    Ap1 = R4d2*I(i);
    Ap12(i) = 0;

%   Output from parallel conector 1 to resistance in current source
%   (irrelevant)
    Bp11 = (Lp11*Ap11 + Lp12*Ap12(i)) - Ap11;

%   Output from parallel conector 1 to resistance in output
    Bp12(i) = (Lp11*Ap11 + Lp12*Ap12(i)) - Ap12(i);

end

% Calculates output voltage
Vout2 = 2*(Ap12+Bp12)/2;

% Plots for debugging
% figure(3)
% plot(t,Vout2,t,Vin);
% legend('Vout','Iin');
% grid
```

```
%%  
% Final WDF diagram which calculates distortion in diodes  
  
% Input signal definition  
V = Vout1+Vout2;  
  
% % Plots for debugging  
% plot(t,V,t,Vin);  
% legend('Vout','Vin');  
% grid  
  
% Components definitions  
R5 = 10e3;  
C3 = .001e-6;  
Rc3 = 1/(2*fs*C3);  
C4 = 1e-6;  
Rc4 = 1/(2*fs*C4);  
R6 = 470e3;  
  
% Diode characteristics  
Is = 200e-12;  
Vt = 2.19*25.85-3;  
  
% Initializes the capacitor charge and output waves  
C3c = zeros (1,N+1);  
C4c = zeros (1,N+1);  
As23 = zeros (1,N);  
Bs23 = zeros (1,N);  
v = zeros (1,N);  
lamb = zeros(1,N);  
  
% Port resistances and scattering parameter of series conector 3  
Rs31 = R5;  
Rs33 = Rc4;  
Rs32 = Rs31 + Rs33; % Port 2 of series conector 3 is RFP  
Ls31 = Rs31/Rs32;  
Ls33 = Rs33/Rs32;  
  
% Port resistances and scattering parameters of parallel conector 2  
Rp22 = Rc3;  
Gp22 = 1/Rp22;  
Rp23 = R6;  
Gp23 = 1/Rp23;  
Rp24 = Rs32; % Conected to series conector port  
Gp24 = 1/Rp24;
```

```

Gp21 = Gp22 + Gp23 + Gp24; %Port 1 of parallel conector 2 is RFP
Rp21 = 1/Gp21;
Lp22 = Gp22 / Gp21;
Lp23 = Gp23 / Gp21;
Lp24 = Gp24 / Gp21;

% Iterates for input signal samples
for i=1:N
    % Inputs to series conector 3
    As31 = V(i);
    As33 = C4c(i);
    % The input to the RFP port will be calculated with the return wave
    % from the diode nonlinearity

    % Inputs to parallel conector 2
    Ap22 = C3c(i);
    Ap23(i) = 0;
    Ap24 = -(As31 + As33); % Reflected wave from RFP port of series conector 3
    % The input to the RFP port will be calculated with the return wave
    % from the diode nonlinearity

    % Input to diode non linearity
    Bp21 = Lp22*Ap22 + Lp23*Ap23(i) + Lp24*Ap24;

    % Argument to lambert function
    v = ((Rp21*Is)/Vt)*exp((abs(Bp21)+Rp21*Is)/Vt);

    % Calculation of lambert function using lookup table (the values Y and
    % X is a pair of vectors pre calculated in the form Y = lambertw(X))
    lamb = interp1(X,Y,v);

    % Calculates the input to the parallel conector 2 back from the diodes
    Ap21 = sign(Bp21).*(abs(Bp21)+2*Rp21*Is-2*Vt.*lamb);

    % Outputs from parallel conector 2 to capacitor C3
    Bp22 = Bp21 + Ap21 - Ap22;

    % Update the capacitor C3 charge for next cycle
    C3c(i+1) = Bp22;

    % Outputs from parallel conector 2 to resistor R6
    Bp23(i) = Bp21 + Ap21 - Ap23(i);

    % Outputs from parallel conector 2 to series conector 3
    Bp24 = Bp21 + Ap21 - Ap24;

```

```
%      Outputs from series conector 1 to resistor R5 (irrelevant)
Bs31 = As31 - Ls31*(Bp24-Ap24);

%      Outputs from series conector 1 to capacitor C4
Bs33 = As33 - Ls33*(Bp24-Ap24);

%      Updates capacitor C4 charge for next cycle
C4c(i+1) = Bs33;

end

% Calculates output voltage
Vout = (Bp23+Ap23)/2;

% % Plots for debugging
% figure(4)
% plot(t,Vin,t,Vout);
% legend('Vout','Vin');
% grid
```